

CL1360 单级 PFC 设计指导

作者	RSH
日期	2013/7/19
版本	V0.1
更改记录	

一、	摘要.....	3
1.	芯片特征.....	3
2.	应用领域.....	3
3.	引脚功能定义.....	3
4.	芯片工作原理.....	4
二、	设计指导.....	8
1.	启动电路设计.....	8
2.	线性补偿和负载补偿设计.....	10
3.	开路保护或 OVP 设计.....	11
4.	过流保护设计.....	12
5.	短路保护设计.....	13
6.	变压器设计.....	15
7.	设计实例.....	15

一、 摘要

本文介绍了CL1360的特征和详细的工作原理，描述一种采用CL1360的单级PFC的设计方法。

1. 芯片特征

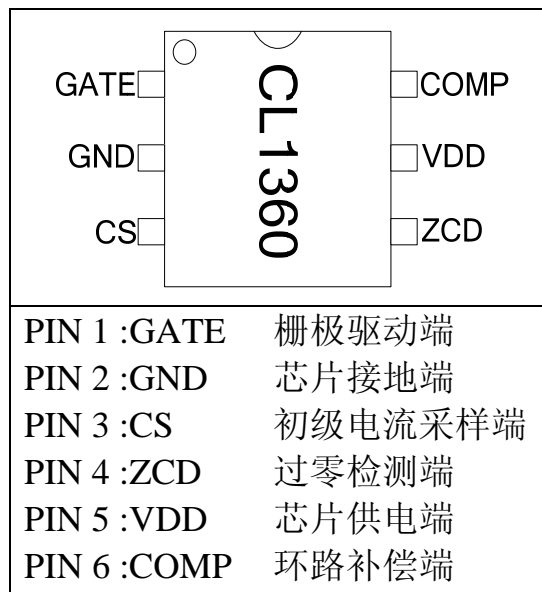
CL1360是一款应用于LED驱动的单级PFC控制芯片。

- 原边反馈，省去光耦、431简化外围电路
- 高PF，低THD。
- 电流精度高（芯片内置优异的线性补偿和负载补偿）
- LED开路、短路保护
- CS采样电阻开路保护

2. 应用领域

- LED照明

3. 引脚功能定义



4. 芯片工作原理

CL1360搭建的电路具有主动功率因数校正功能，是工作在临界连续模式反激式功率变换器。

CL1360是一款电压模式控制器(内建三角波),通过限制系统的带宽(远小于100Hz),达到恒定 T_{on} 的目的,从而使得初级峰值电流的包络正弦化,并跟随输入电压变化,最终降低应用电路的无功功率,提高功率因数,降低谐波电流。(见图1)

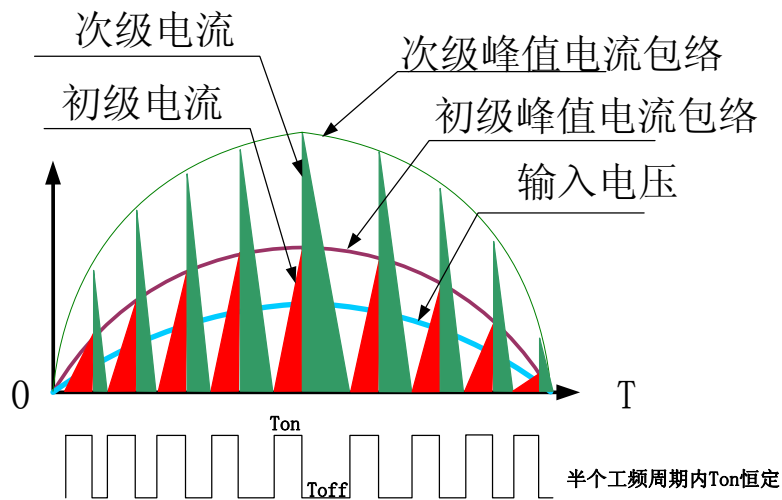


图 1

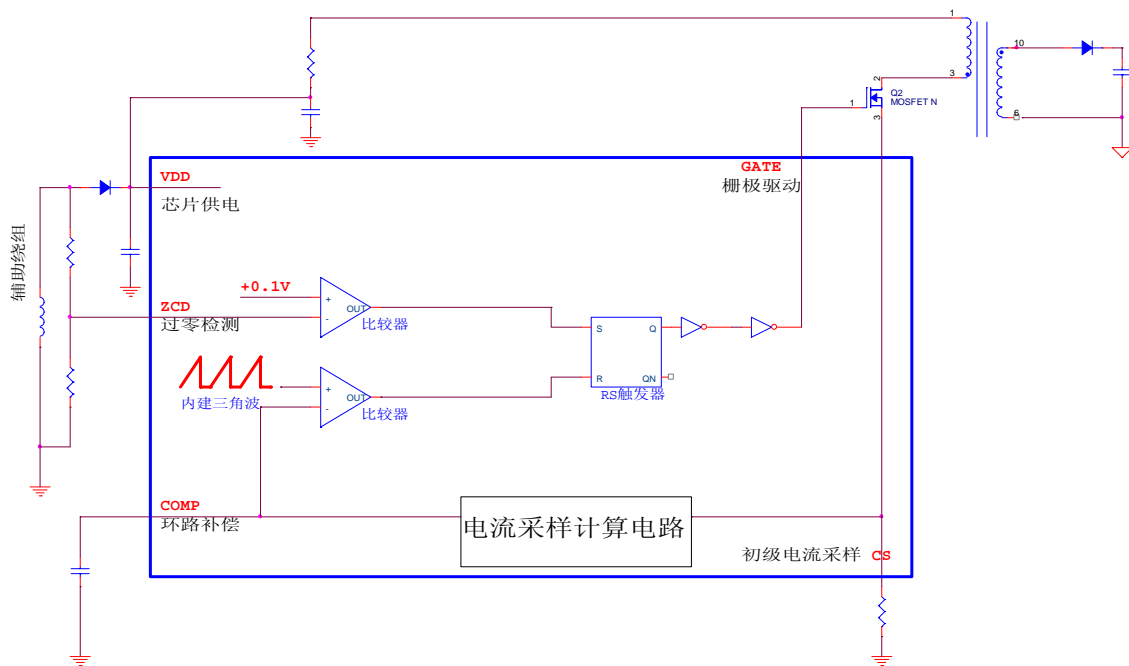


图 2、简单内部逻辑框图

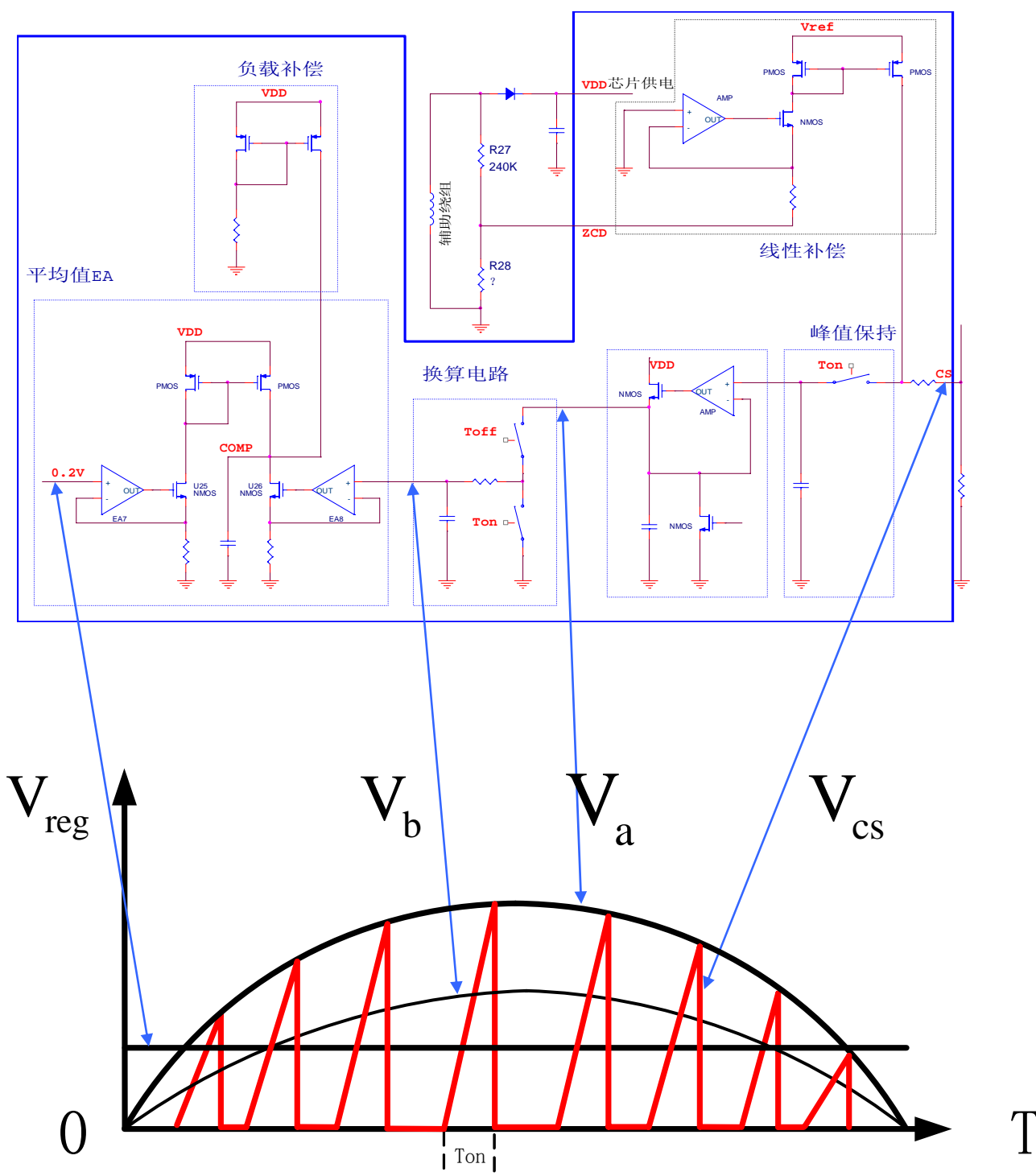


图 3、电流采样计算电路

CL1360 把初级电流采样 V_{CS} ，经过峰值保持电路，峰值包络变换电路，转化成 V_a ，

$$\text{经过换算电路，换算成 } V_b = \frac{V_a}{T} * T_{off} \text{ ——式 1}$$

然后经过平均值 EA，取 V_b 平均值，

$$V_{ref} = 0.2V = V_b * \frac{2}{\pi} = \frac{V_{cs-peak}}{T} * T_{off} * \frac{2}{\pi} = \frac{I_{p-p} * R_{cs}}{T} * T_{off} * \frac{2}{\pi} \text{ ——式 2 (此处 } V_b \text{ 为峰值，正弦波平均值换算应注意)}$$

$$\text{那么可以得出 } I_{p-p} * \frac{T_{off}}{T} * \frac{2}{\pi} = \frac{V_{ref}}{R_{cs}} \text{ ——式 3}$$

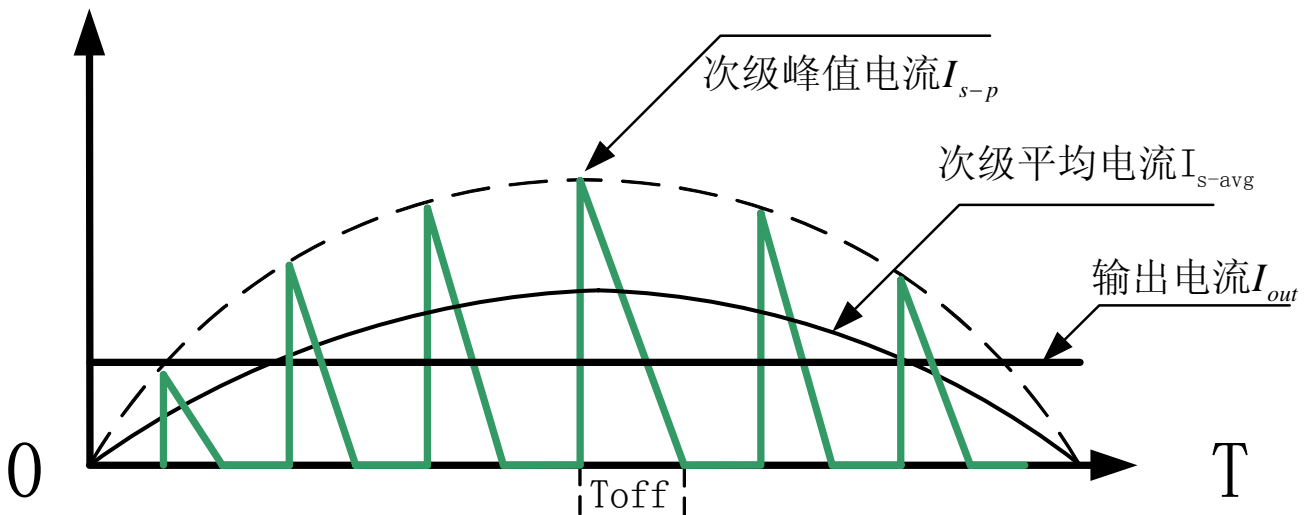


图 4、次级电流波形

$$\text{输出电流 } I_{out} = \frac{1}{2} * I_{s-p} * \frac{T_{off}}{T} * \frac{2}{\pi} \text{ ——式 4 (正弦波取平均)}$$

$$\text{变压器初次级之间电流变换公式 } I_{s-p} = n * I_{p-p} \text{ ——式 5}$$

$$\text{由式 3、4、5 得出 } I_{out} = \frac{1}{2} * n * \frac{V_{ref}}{R_{cs}} \text{ ——式 6}$$

由式 6 可以得出 $R_{cs} = \frac{1}{2} * n * \frac{V_{ref}}{I_{out}}$ ——式 7 (由于零电流检测延迟，实际值相比计算值小)

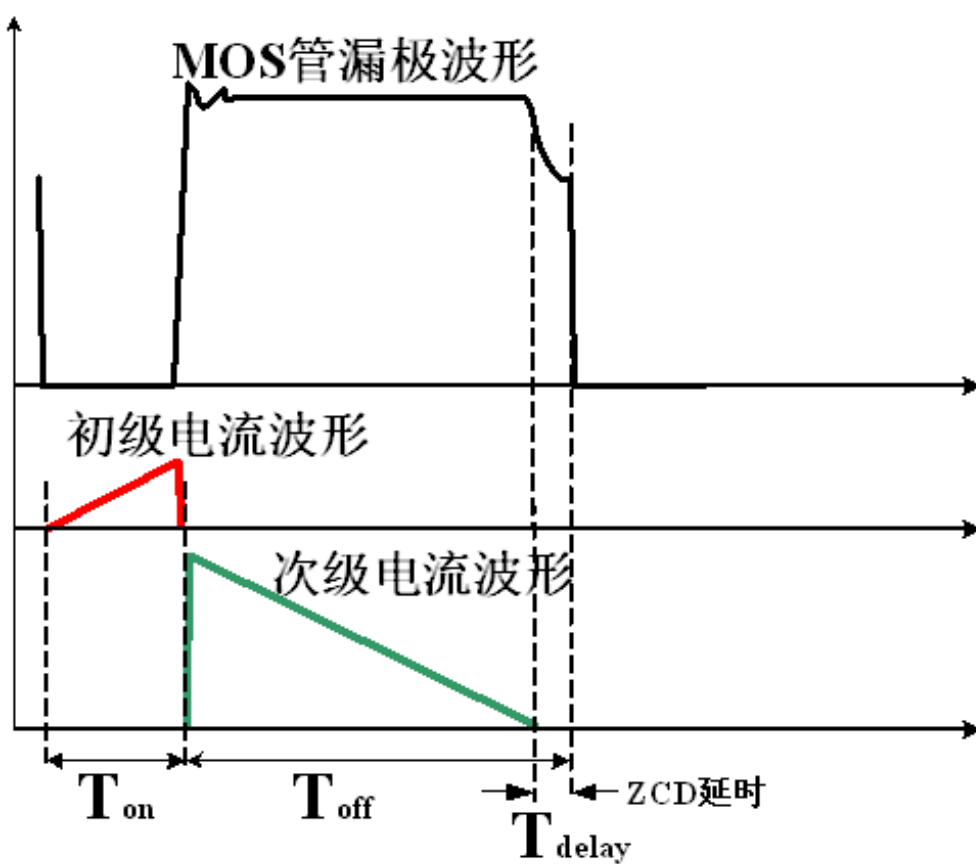


图 5、ZCD 延时

二、 设计指导

1. 启动电路设计

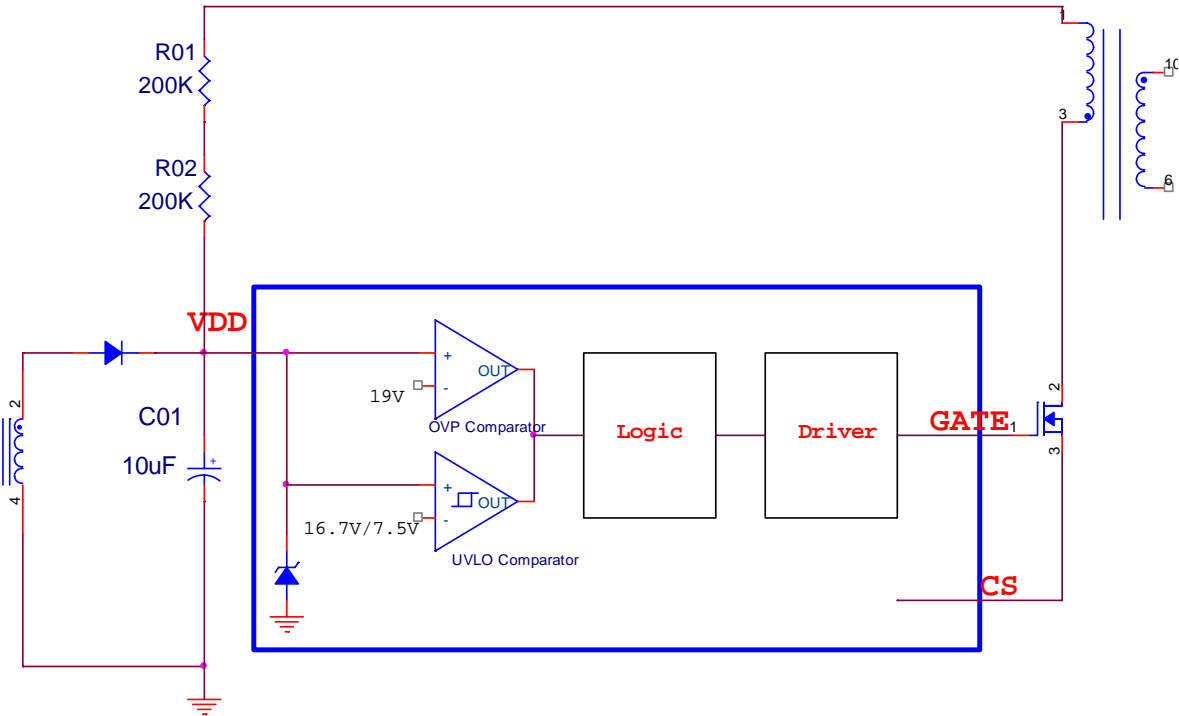


图 6、启动电路示意图

系统上电后，母线电压通过启动电阻(图中R1、R2)对芯片VDD脚外接电容（图中C1）充电，当VDD电压上升到启动阈值电压16.7V后，内部控制电路开始工作，COMP脚电压上拉到1.5V，芯片开始PWM控制，GATE脚输出驱动脉冲信号，完成启动过程。此后VDD电压由辅助绕组提供。

R1、R2通常选取200K至330K；C1通常选取10uF或22uF。

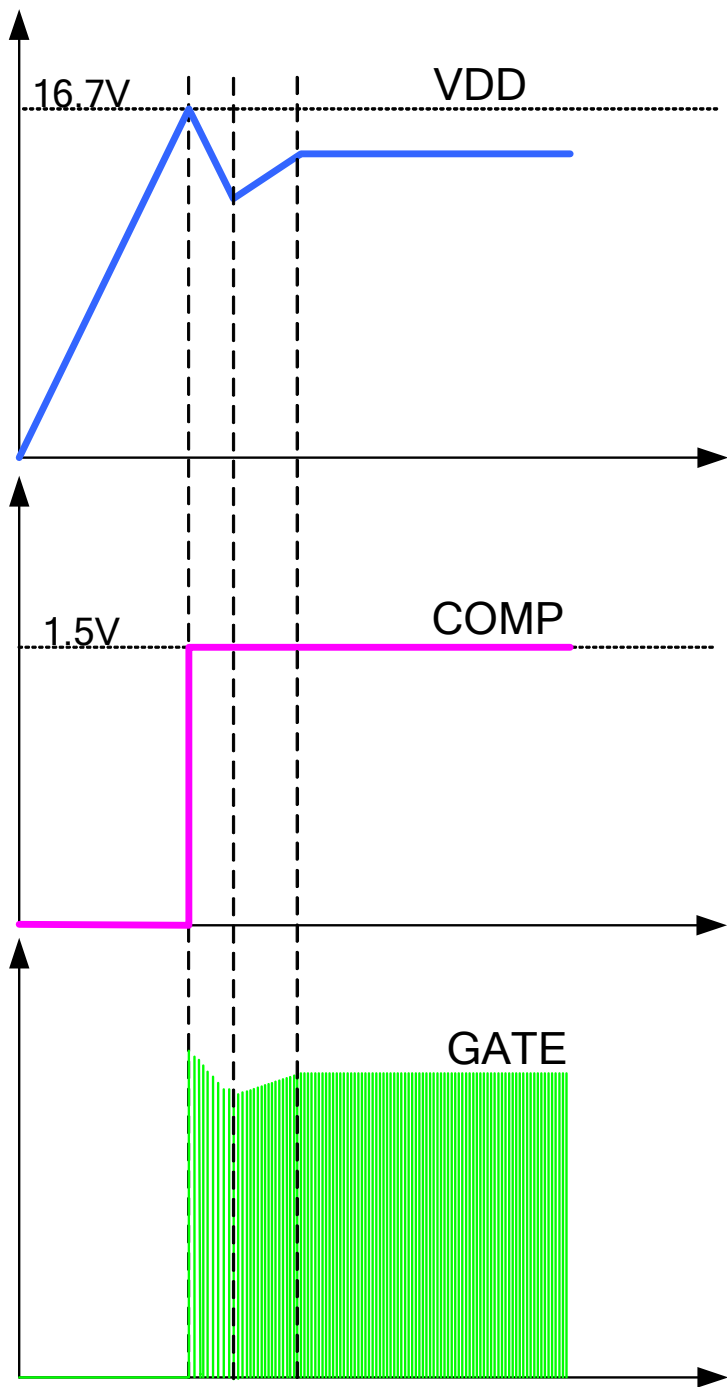


图 7、启动时序示意图

2. 线性补偿和负载补偿设计

由于关断延迟和ZCD延迟的影响，PSR类产品往往电流精度较差。为提高电流精度，CL1360芯片内部集成了线性补偿和负载补偿。（详情见图3和图8）

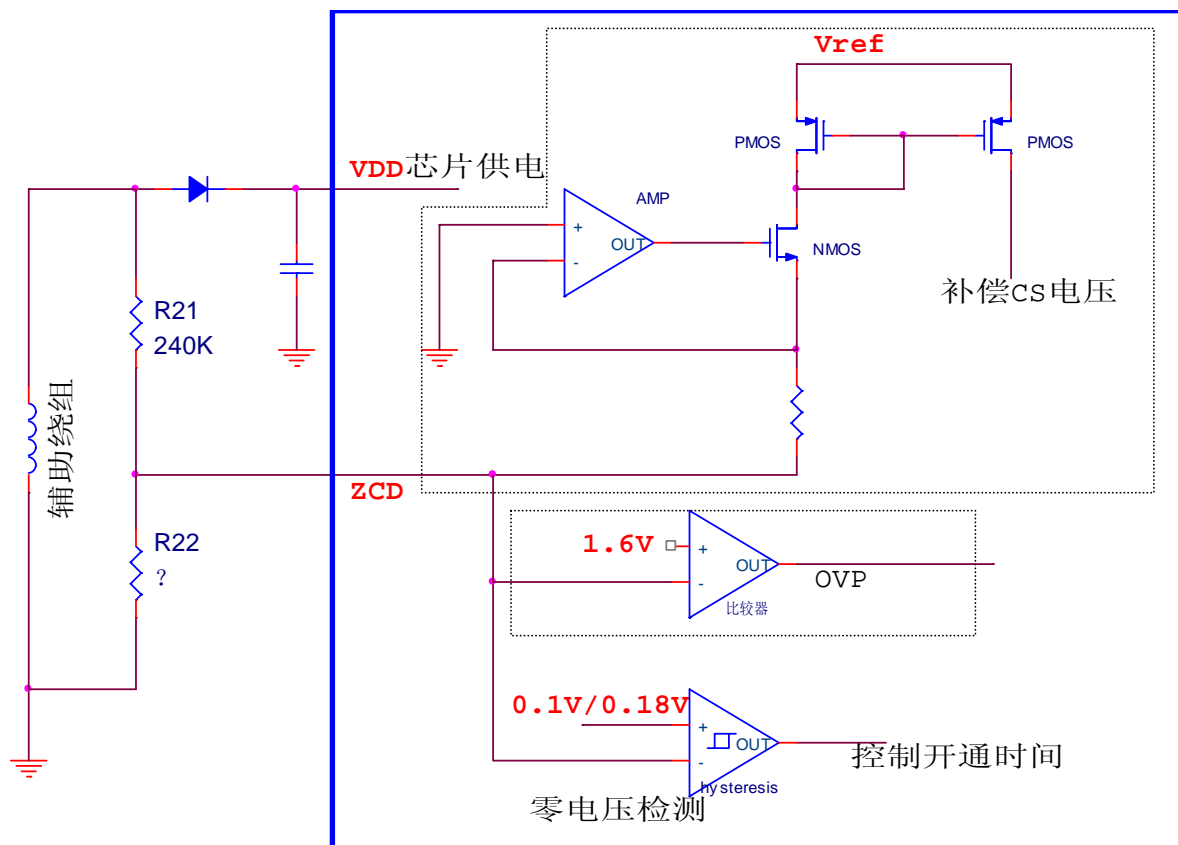


图 8、过零检测及线性补偿

如图8所示，线性补偿是通过R21调整，R21通常选用240K、270K、300K。如果高电压输入时，电流比低电压输入电流大，R21的阻值要调小，增大高电压输入时的补偿能力，压低高压输入时的输出电流。

如图3所示，负载补偿是通过内部检测VDD电压补偿输出电流。

3. 开路保护或OVP设计

CL1360有两种OVP机制，第一，检测VDD电压，当电压升高到19V OVP阈值时，发生保护。如图9所示。

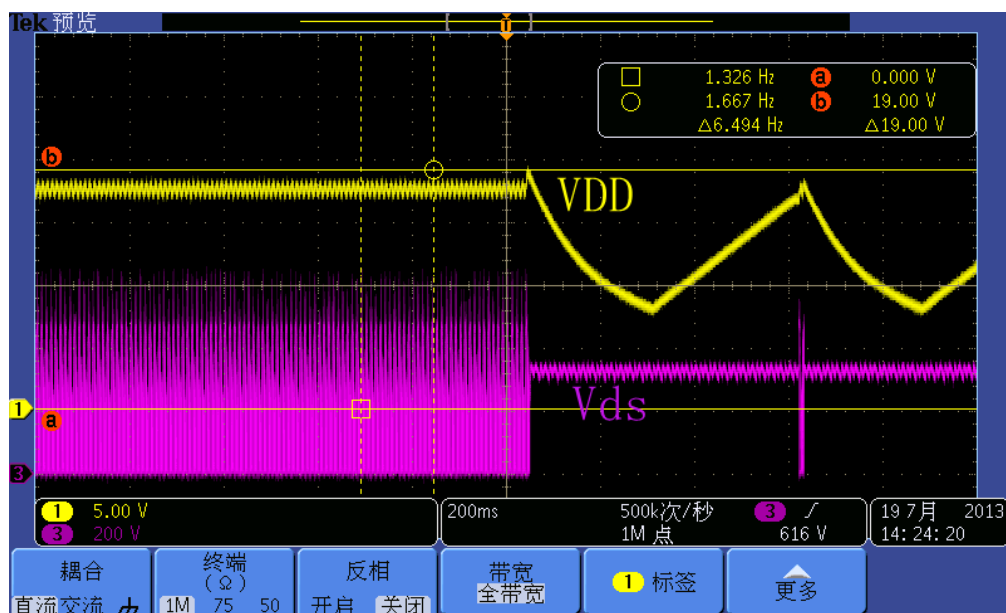


图 9、CL1360 的 VDD 实现 OVP

第二，检测芯片 ZCD 脚电压，当电压升高到 1.6V 阈值时，发生保护。如图 10 所示。

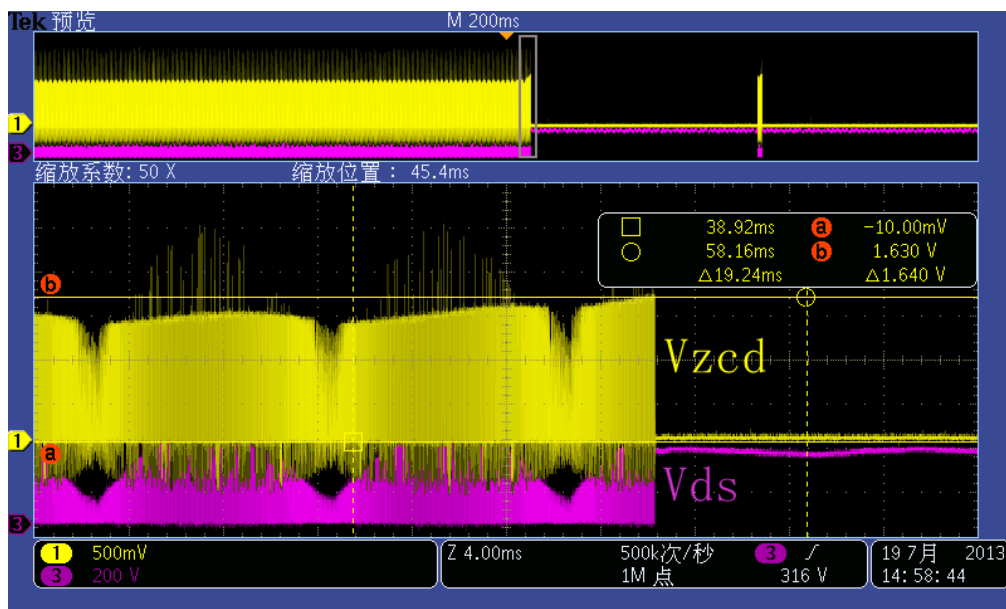


图 10、CL1360 的 ZCD 实现 OVP

4. 过流保护设计

输出过流时，CS峰值电压会比较高，当CS电压上升到1V保护阈值时，该开关周期立即停止，下个开关周期由ZCD正常触发，从而达到逐周期限流，保护功率开关管、变压器及输出续流二极管的目的。过流保护时Vcs、Vds波形及局部放大细节见图11、图12。

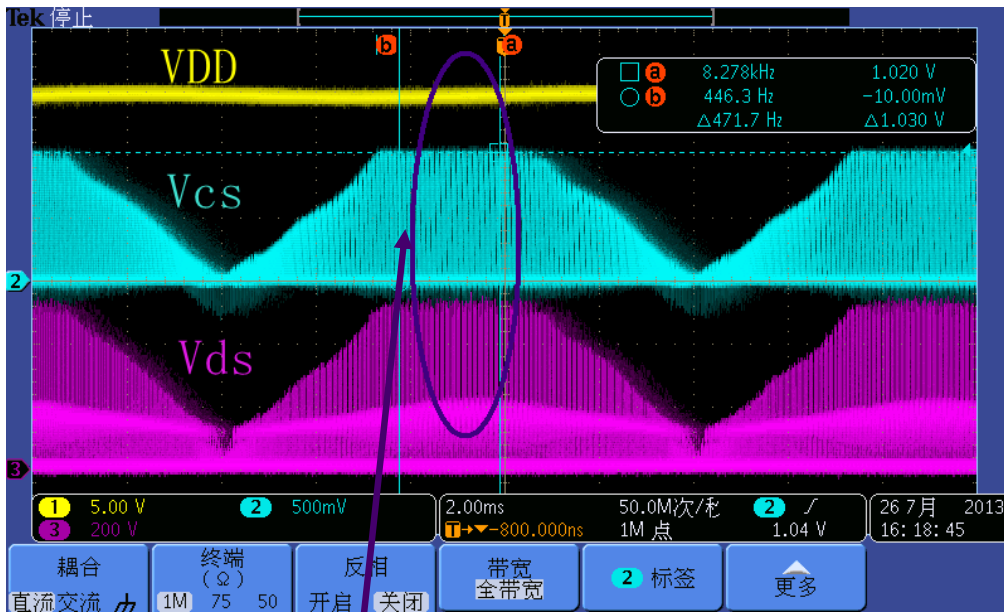


图11、CL1360逐周期限流保护

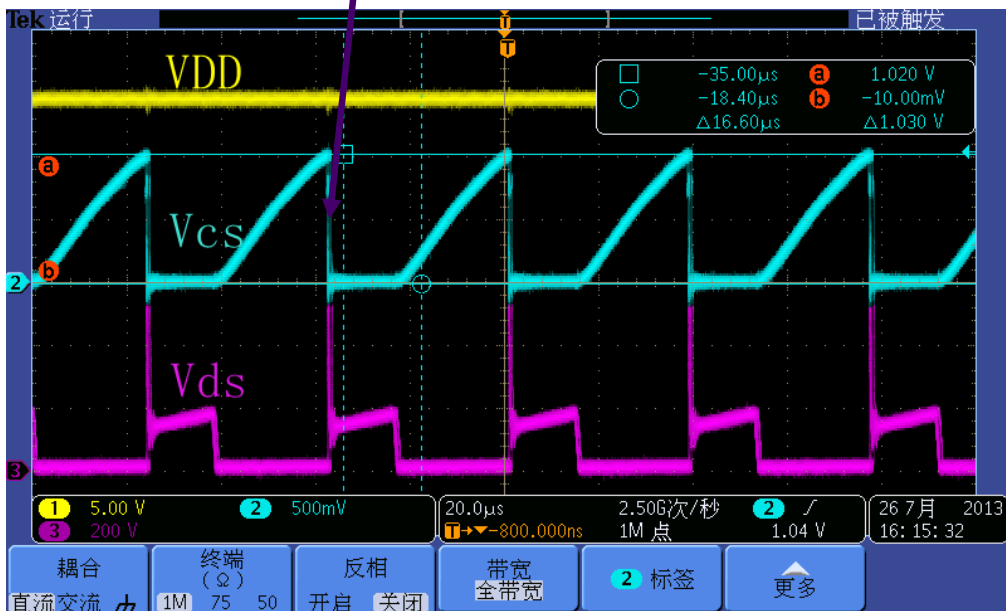


图12、CL1360逐周期限流保护局部放大

5. 短路保护设计

输出短路时，CS峰值电压会立即冲高到1V保护阈值（如图13）；短路后，系统工作在10kHz低频（见图14及图15细节放大波形），直到VDD电压掉至UVLO保护的开启阈值。

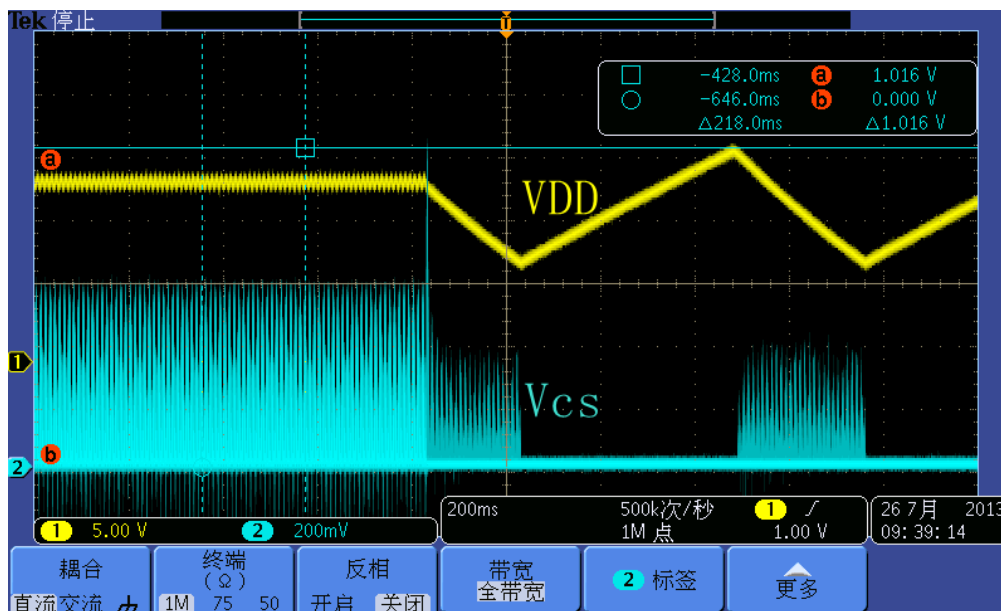


图 13、CL1360 的短路保护

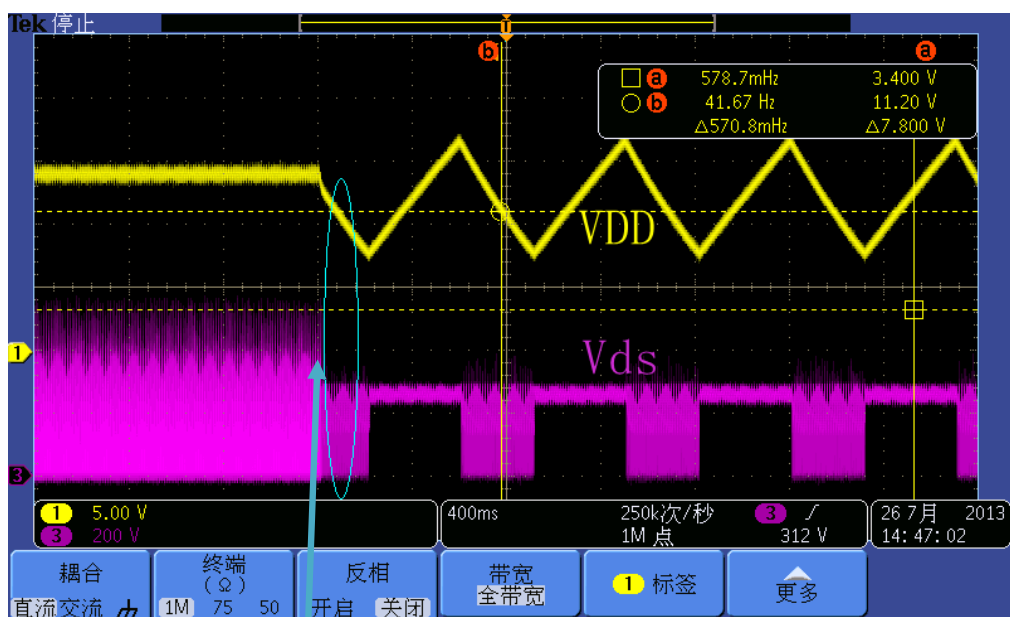


图 14、CL1360 短路保护时的 VDD 和 Vds 波形

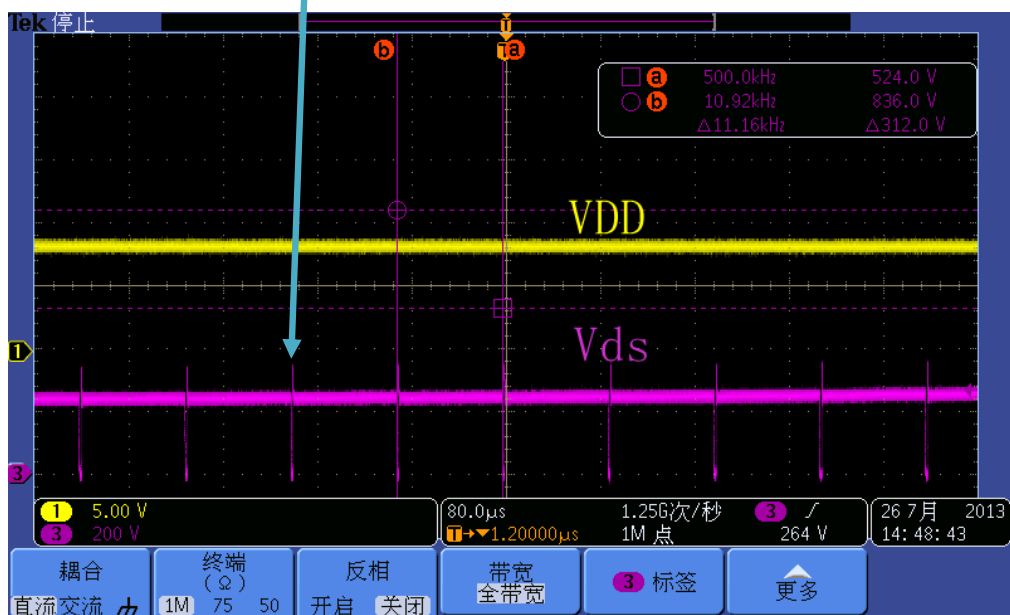


图 15、CL1360 短路保护时的 VDD 和 Vds 细节放大波形

CL1360 进入 OVP 或短路保护状态后，VDD 电压开始下降，当 VDD 掉至 UVLO 保护的开启阈值后，系统会重新启动。同时 CL1360 会不断检测系统状态，若异常情况仍然存在，则保护继续进行；若故障解除，则系统会重新开始正常工作。

6. 变压器设计

建议使用CL1360设计助手进行设计。

7. 设计实例

假设设计一款：输入90V~264V，输出电流为430mA，最大输出电压设为43V适用于内置T8灯管的LED驱动电源。

第一步：预估效率86%；选用EDDR2810变压器，EDDR2810变压器Ae为85mm²；把系统最小开关频率设为60K（注：推荐最小开关频率选择在35K-65K频率范围之内）；反射电压取132V；峰值磁通密度取0.26T。

第二步：利用CL1360设计助手计算出变压器理论参数，如图16。

交流输入参数设置		
最小输入电压: (V_{line}^{min})	90.00	V _{ac}
最高输入电压: (V_{line}^{max})	264.00	V _{ac}
输入交流电频率: (f_L)	50.00	Hz
输入功率: (P_{in})	21.50	Watt
输入电容选择: (C_I)	267	nF
输出参数设置		
输出电压: V_{out}	43.00	V _{dc}
输出电流: I_{out}	430	mA
最大输出电压纹波: (V_{r-p})	3.20	V
输出整流管压降: (V_f)	1.00	V
输出功率: P_{out}	18.49	Watt
输出滤波电容容量: (C_O)	451.65	uF
系统参数设计		
预估转换效率: (E_{ff})	86.00	%
最小开关频率: (f_{smin})	60.00	KHz
反射电压: (V_{OR})	132.00	V
漏感尖峰脉冲电压: (ΔV)	80.00	V
变压器参数设计		
变压器磁芯截面积: (A_e)	85.00	mm ²
变压器磁芯峰值磁通: (B_{peak})	0.260	T

图 16

第三步：参考变压器理论计算值，对变压器实际参数进行调整，调整范围正负10%。（图17）

初级电感量: (L_p)	0.87	μH	----->>>	根据参考值选择实际值 初级电感量	0.87	< >	μH	
初级匝数: (N_p)	48.1	T_s	----->>>	根据参考值选择实际值 初级匝数	48.1	< >	T_s	
次级匝数: (N_s)	16.0	T_s	----->>>	根据参考值选择实际值 次级匝数	16.0	< >	T_s	
辅助匝数: (N_{aux})	5.4	T_s	----->>>	根据参考值选择实际值 辅助匝数	5.0	< >	T_s	
				初级线径	0.27	< >	mm	->OK!
				初级并联股数	1	< >		
				初级绕组电流密度	6.6		A/mm^2	->OK!
				次级线径	0.36	< >	mm	->OK!
				次级并联股数	1	< >		
				次级绕组电流密度	8.6		A/mm^2	->OK!
				趋肤深度	0.25		mm	->OK
				实际系统参数				
				VCC电压	13.7		V	->OK!
				最小开关频率: (f_{swmin})	62.1		KHz	->OK!
				磁芯峰值磁通密度: (B_{peak})	0.26		T	->OK!
				磁芯最大峰值磁通密度: (B_{sat})	0.327		T	->OK!
				反射电压: (VOR)	132.0		V	->OK
				最小峰值电压与反射电压比率: (Kv)	0.93			
				初级峰值电流: (I_{P-PEAK})	1.23		A	->OK!
				初级有效电流: (I_{P-RMS})	0.38		A	->OK
				初级MOS管最大应力: (V_{D_S})	585.35		V	->OK!
				次级峰值电流: (I_{S-PEAK})	3.24		A	->OK
				次级有效电流: (I_{S-RMS})	0.88		A	->OK
				次级整流管理论最大应力: ($V_{D_R_MAX}$)	167.43		V	->OK
				采样电阻设计				
				CS采样电阻: (R_{CS})	0.65		Ω	->OK
				CS最高电压: (V_{CS})	0.80		V	->OK!

图 17

第四步：对照原理图（图18），根据CL1360设计助手推荐的BOM表参数（图19），进行实际调试验证。

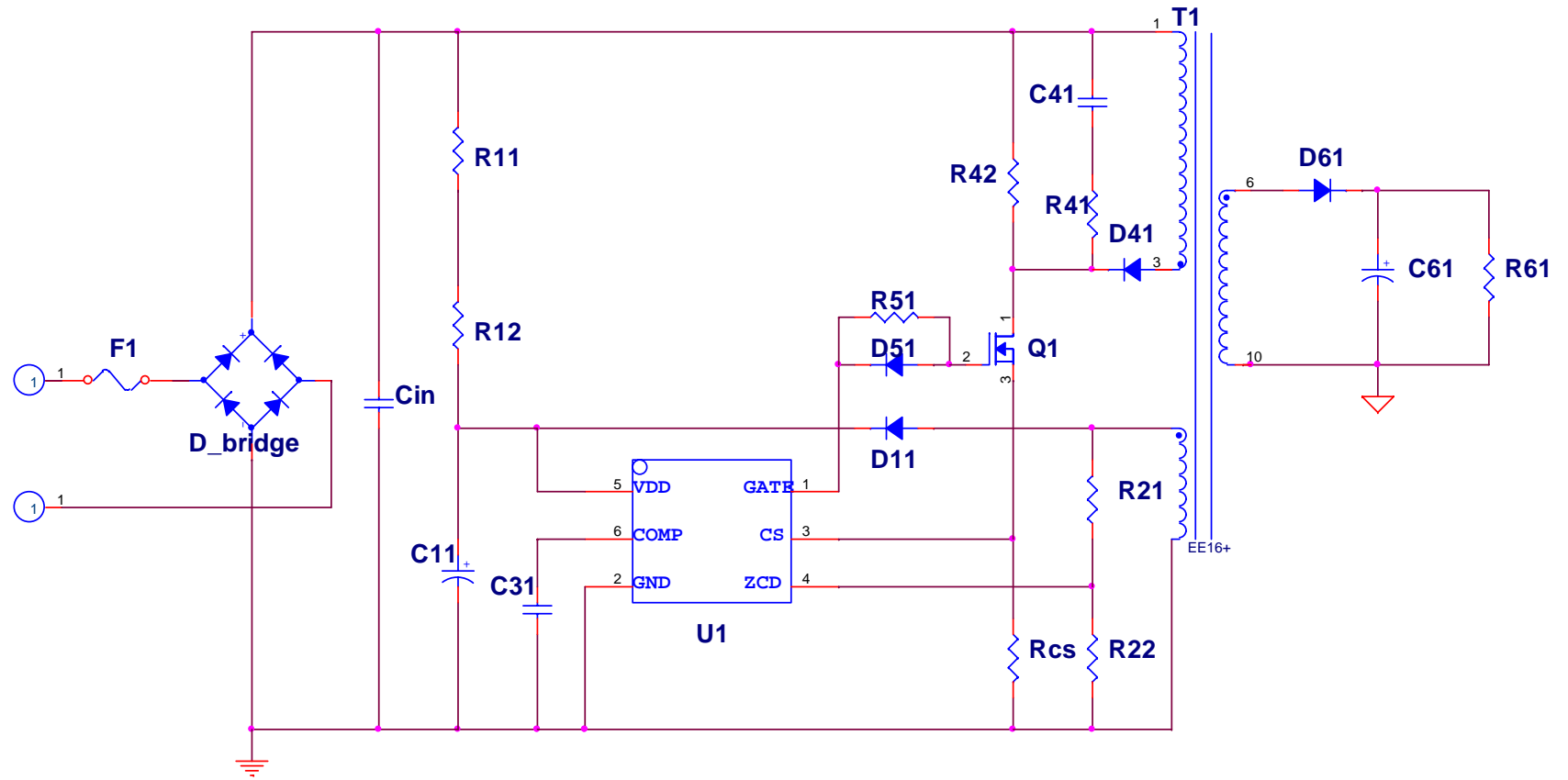


图 18

输入	Cin	267	nF	备注：此电容为总电容值，包括X电容。电容值太大，PF低；电容值太		
	D_bridge	耐压要求	推荐型号	DB106		
		过流要求				
启动部分	D11	推荐型号	FR107			
	R11	330.00	K			
	R12	330.00	K	备注：调节启动时间		
	C11	22.00	uF			
ZCD	R21	240.00	KΩ			
	R22	23.85	KΩ			
环路补偿	C31	1.00	uF			
CS电阻	Rcs	0.65	Ω	备注：由于ZCD检测延迟，实际取值与计算值略有出入，以调试为主。		
RRCD吸收	D41	推荐型号	1N4007			
	R41	65	Ω	备注：调试为主，理论计算为辅。		
	R42	25	KΩ	备注：调试为主，理论计算为辅。		
	C41	1.42	nF	备注：调试为主，理论计算为辅。		
功率管部分	D51	推荐型号	1N4148			
	R51	300.00	Ω	备注：调大该电阻可以优化EMI，缺点是减低效率，同时增加ZCD延迟。		
	Q1	耐压要求	推荐型号	CS4N65	额定耐压	650 V
过流要求				额定过流	4 A	
次级部分	D61	推荐型号	SR2200	额定耐压	200 V	
	C61	451.65	uF	额定过流	2 A	
	R61	20.00	KΩ	备注：按照千分之五满负载计算。		

图 19