



PIC12F683

数据手册

采用纳瓦技术的

8 引脚 8 位

CMOS 闪存单片机

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、KEELOQ 徽标、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、rPIC 和 SmartShunt 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Linear Active Thermistor、Migratable Memory、MXDEV、MXLAB、SEEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Mindī、MiWi、MPASM、MPLAB Certified 徽标、MPLIB、MPLINK、PICkit、PICDEM、PICDEM.net、PICLAB、PICtail、PowerCal、PowerInfo、PowerMate、PowerTool、REAL ICE、rLAB、Select Mode、Smart Serial、SmartTel、Total Endurance、UNI/O、WiperLock 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2007，Microchip Technology Inc. 版权所有。

**QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==**

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2002 认证。公司在 PIC[®] MCU 与 dsPIC[®] DSC、KEELOQ[®] 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

采用纳瓦技术的 8 引脚 8 位 CMOS 闪存单片机

高性能的 RISC CPU :

- 仅需学习 35 条指令 :
 - 除跳转指令外的所有其他指令均为单周期指令
- 工作速度 :
 - 振荡器 / 时钟的输入频率为 DC – 20 MHz
 - 指令周期为 DC – 200 ns
- 中断功能
- 8 级深硬件堆栈
- 直接、间接和相对寻址模式

单片机的特殊性能

- 高精度内部振荡器 :
 - 出厂时精度校准为 $\pm 1\%$ (典型值)
 - 可用软件选择的频率范围为 125 kHz 到 8 MHz
 - 可用软件调整
 - 双速启动
 - 适用于关键应用的晶振故障检测
 - 在节能模式下工作时进行时钟模式切换
- 节能的休眠模式
- 宽工作电压范围 (2.0V-5.5V)
- 工业级和扩展级温度范围
- 上电复位 (Power-on Reset , POR)
- 上电延时定时器 (Power-up Timer , PWRT) 和振荡器起振定时器 (Oscillator Start-up Timer , OST)
- 带软件控制选项的欠压复位 (Brown-out Reset , BOR)
- 增强型低电流看门狗定时器 (Watchdog Timer , WDT), 具有软件使能的片上振荡器 (可用软件通过完全预分频器选择标称值为 268 秒)
- 与上拉 / 输入引脚复用的主复位功能
- 可编程代码保护
- 高耐用性闪存 /EEPROM 单元 :
 - 闪存可经受 10 万次写操作
 - EEPROM 可经受 100 万次写操作
 - 闪存 / 数据 EEPROM 数据保存时间 : >40 年

低功耗特性

- 待机电流 :
 - 电压为 2.0V 时, 典型值为 50 nA
- 工作电流 :
 - 频率为 32 kHz, 电压为 2.0V 时, 典型值为 11 μ A
 - 频率为 4 MHz, 电压为 2.0V 时, 典型值为 220 μ A
- 看门狗定时器电流 :
 - 电压为 2.0V 时, 典型值为 1 μ A

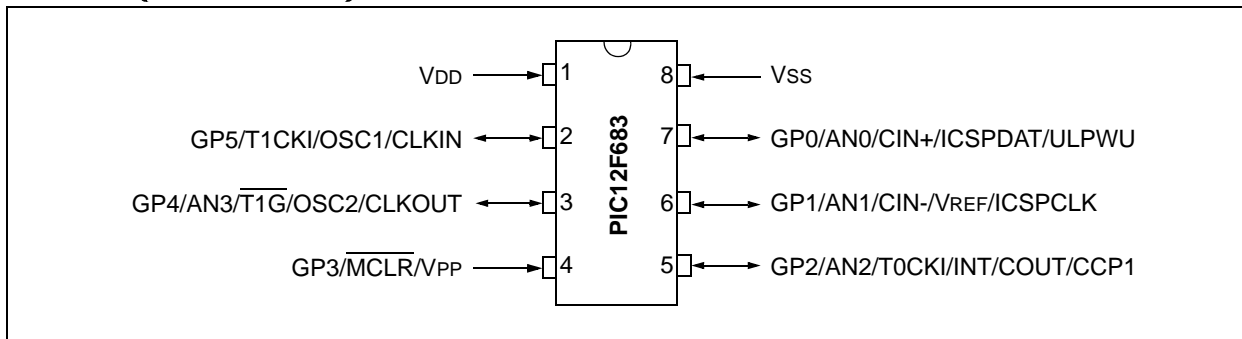
外设特性

- 6 个具有独立方向控制的 I/O 引脚 :
 - 高灌 / 拉电流可直接驱动 LED
 - 引脚电平变化中断
 - 独立的可编程弱上拉
 - GP0 上的超低功耗唤醒
- 模拟比较器模块带有 :
 - 一个模拟比较器
 - 可编程的片上参考电压 (CVREF) 模块 (占 VDD 的百分比)
 - 可从外部访问的比较器输入和输出
- A/D 转换器 :
 - 10 位分辨率和 4 路通道
- Timer0 : 带 8 位可编程预分频器的 8 位定时器 / 计数器
- 增强型 Timer1 :
 - 带有预分频器的 16 位定时器 / 计数器
 - 外部 Timer1 门控信号 (计数使能)
 - 如果选择了 INTOSC 模式, 可以使用 LP 模式下的 OSC1 或 OSC2 作为 Timer1 的时钟源
- Timer2 : 带 8 位周期寄存器、预分频器和后分频器的 8 位定时器 / 计数器
- 捕捉 / 比较 / PWM 模块 :
 - 16 位捕捉, 最大分辨率为 12.5 ns
 - 比较, 最大分辨率为 200 ns
 - 10 位 PWM, 最大频率为 20 kHz
- 通过两个引脚进行的在线串行编程 (In-Circuit Serial Programming™, ICSP™)

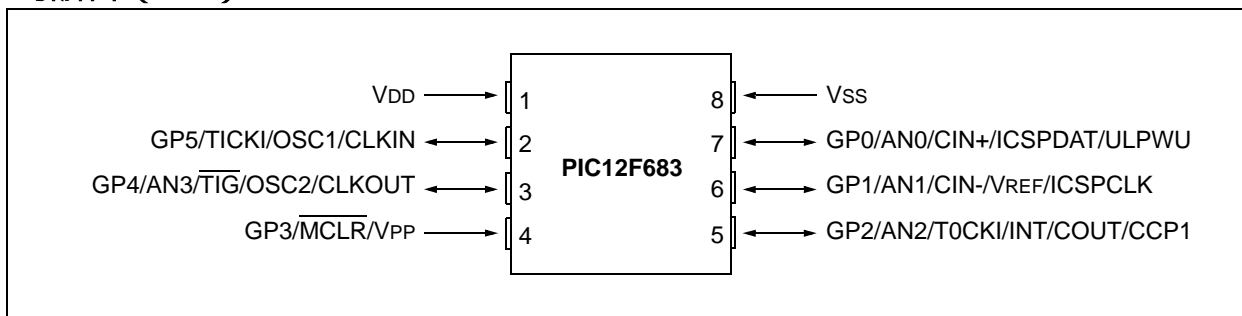
器件	程序存储器	数据存储器		I/O	10 位 A/D 转换器 (通道数)	比较器	定时器 8/16 位
	闪存 (字)	SRAM (字节)	EEPROM (字节)				
PIC12F683	2048	128	256	6	4	1	2/1

PIC12F683

8 引脚图 (PDIP 和 SOIC)



8 引脚图 (DFN)



8 引脚图 (DFN-S)

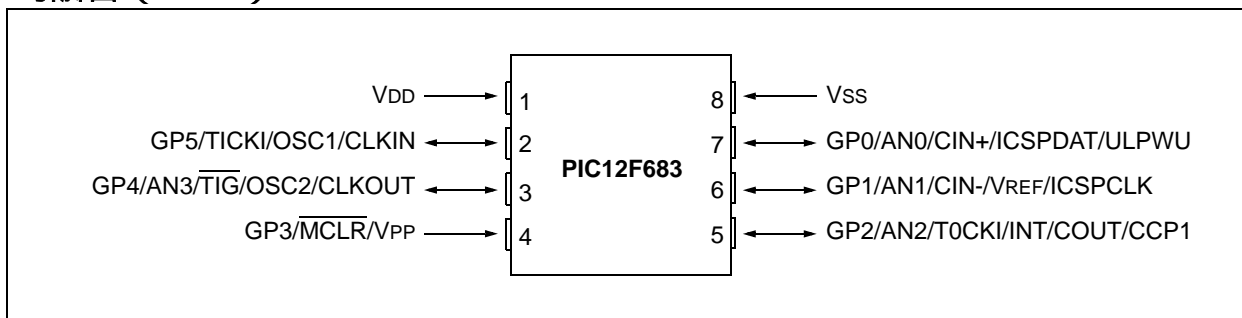


表 1: 8 引脚汇总

I/O	引脚	模拟器	比较器	定时器	CCP	中断	上拉	基本
GP0	7	AN0	CIN+	—	—	IOC	Y	ICSPDAT/ULPWU
GP1	6	AN1/VREF	CIN-	—	—	IOC	Y	ICSPCLK
GP2	5	AN2	COU	T0CKI	CCP1	INT/IOC	Y	—
GP3 ⁽¹⁾	4	—	—	—	—	IOC	Y ⁽²⁾	MCLR/VPP
GP4	3	AN3	—	T1G	—	IOC	Y	OSC2/CLKOUT
GP5	2	—	—	T1CKI	—	IOC	Y	OSC1/CLKIN
—	1	—	—	—	—	—	—	VDD
—	8	—	—	—	—	—	—	Vss

注 1: 仅为输入。

2: 仅当引脚配置为外部 MCLR 时。

目录

1.0 器件概述	5
2.0 存储器构成	7
3.0 振荡器模块（带故障保护时钟监视器）	19
4.0 GPIO 端口	31
5.0 Timer0 模块	41
6.0 带有门控电路的 Timer1 模块	44
7.0 Timer2 模块	49
8.0 比较器模块	51
9.0 模数转换器（ADC）模块	61
10.0 数据 EEPROM 存储器	71
11.0 捕捉 / 比较 / PWM（CCP）模块	75
12.0 CPU 的特殊功能	83
13.0 指令集综述	101
14.0 开发支持	111
15.0 电器规范	115
16.0 直流和交流特性图表	137
17.0 封装信息	159
附录 A：数据手册版本历史	165
附录 B：从其他 PIC® 器件移植	165
Microchip 网站	171
变更通知客户服务	171
客户支持	171
读者反馈表	172
产品标识体系	173

致 客 户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 CTRC@microchip.com，或将本数据手册后附的《读者反馈表》传真到 86-21-5407 5066。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

<http://www.microchip.com>

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号，例如：DS30000A 是 DS30000 的 A 版本。

勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 www.microchip.com 上注册。

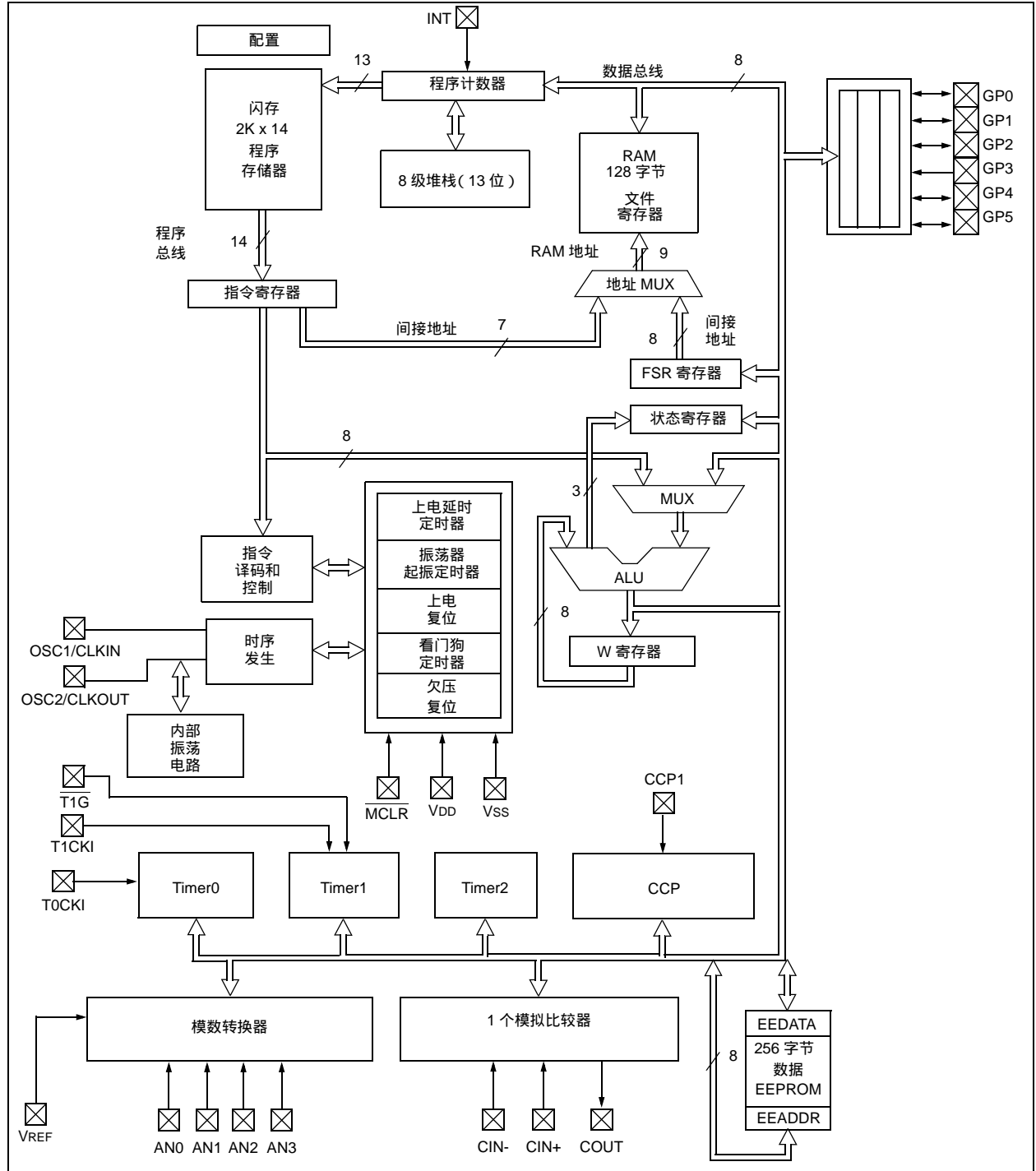
PIC12F683

注：

1.0 器件概述

本数据手册涵盖 PIC12F683 器件。该器件有 8 引脚 PDIP、SOIC 和 DFN-S 三类封装形式。图 1-1 给出了 PIC12F683 器件的框图。表 1-1 给出了其引脚排列说明。

图 1-1 : PIC12F683 框图



PIC12F683

表 1-1 : PIC12F683 器件的引脚排列说明

名称	功能	输入类型	输出类型	说明
VDD	VDD	电源	—	正电源
GP5/T1CKI/OSC1/CLKIN	GP5	TTL	CMOS	带可编程上拉和电平变化中断功能的 GPIO I/O
	T1CKI	ST	—	Timer1 时钟
	OSC1	XTAL	—	晶振 / 谐振器
	CLKIN	ST	—	外部时钟输入 /RC 振荡器连接
GP4/AN3/T1G/OSC2/CLKOUT	GP4	TTL	CMOS	带可编程上拉和电平变化中断功能的 GPIO I/O
	AN3	AN	—	A/D 通道 3 输入
	T1G	ST	—	Timer1 门控信号线
	OSC2	—	XTAL	晶振 / 谐振器
	CLKOUT	—	CMOS	Fosc/4 输出
GP3/MCLR/VPP	GP3	TTL	—	带电平变化中断的 GPIO 输入
	MCLR	ST	—	带内部上拉的主复位
	VPP	HV	—	编程电压
GP2/AN2/T0CKI/INT/COUT/CCP1	GP2	ST	CMOS	带可编程上拉和电平变化中断功能的 GPIO I/O
	AN2	AN	—	A/D 通道 2 输入
	T0CKI	ST	—	Timer0 时钟输入
	INT	ST	—	外部中断
	COUT	—	CMOS	比较器 1 输出
	CCP1	ST	CMOS	捕捉输入 / 比较输出 /PWM 输出
GP1/AN1/CIN-/VREF/ICSPCLK	GP1	TTL	CMOS	带可编程上拉和电平变化中断功能的 GPIO I/O
	AN1	AN	—	A/D 通道 1 输入
	CIN-	AN	—	比较器 1 输入
	VREF	AN	—	A/D 外部参考电压
	ICSPCLK	ST	—	串行编程时钟
GP0/AN0/CIN+/ICSPDAT/ULPWU	GP0	TTL	CMOS	带可编程上拉和电平变化中断功能的 GPIO I/O
	AN0	AN	—	A/D 通道 0 输入
	CIN+	AN	—	比较器 1 输入
	ICSPDAT	ST	CMOS	串行编程数据 I/O
	ULPWU	AN	—	超低功耗唤醒输入
VSS	VSS	电源	—	接地参考端

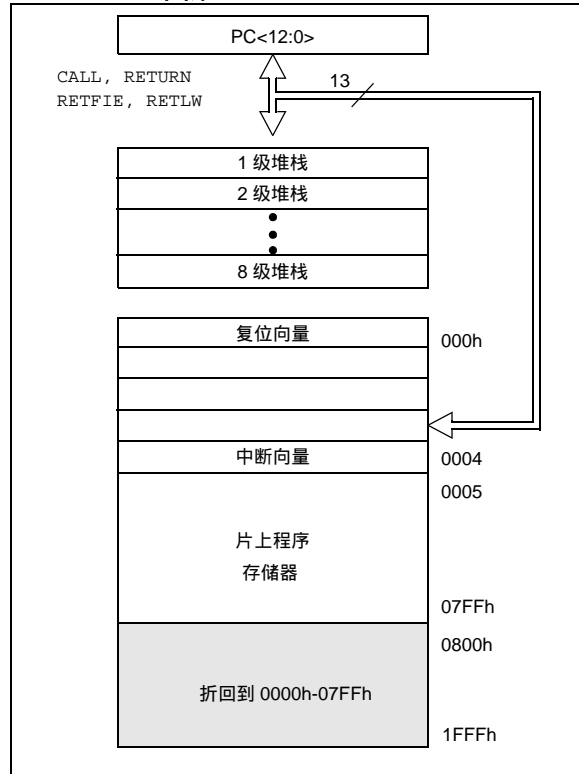
图注 : AN = 模拟输入或输出
TTL = TTL 兼容输入
HV = 高电压
CMOS = CMOS 兼容输入或输出
ST = 带 CMOS 电平的施密特触发信号输入
XTAL = 晶振

2.0 存储器构成

2.1 程序存储器构成

PIC12F683 具有一个 13 位程序计数器，能寻址 8K x 14 的程序存储空间。PIC12F683 中只有第一个 2K x 14 (0000h-07FFh) 空间是物理实现的。访问超过这些地址边界以外的单元将折回到第一个 2K x 14 空间。复位向量地址为 0000h，中断向量地址为 0004h (见图 2-1)。

图 2-1 : PIC12F683 器件的程序存储器映射和堆栈



2.2 数据存储器构成

数据存储器 (见图 2-2) 分成两个存储区 (bank)，其中包含通用寄存器 (General Purpose Register, GPR) 和特殊功能寄存器 (Special Function Register, SFR)。特殊功能寄存器位于每个存储区的前 32 个地址单元。Bank 0 中的寄存器单元 20h-7Fh 和 Bank 1 中的寄存器单元 A0h-BFh 是通用寄存器，以静态 RAM 的方式实现。Bank 1 中的寄存器单元 F0h-FFh 指向 Bank 0 中的地址单元 70h-7Fh。所有其他 RAM 都未实现，读取时将返回 0。状态寄存器的 RP0 是存储区选择位。

RP0

- 0 → 选择 Bank 0
- 1 → 选择 Bank 1

注： 状态寄存器的 IRP 和 RP1 为保留位，始终保持为 0。

PIC12F683

2.2.1 通用文件寄存器

在 PIC12F683 器件中文件寄存器是按 128 x 8 的形式构成的。可直接访问每个寄存器或通过指针寄存器（File Select Register, FSR）间接访问每个寄存器（见第 2.4 节“间接寻址、INDF 和 FSR 寄存器”）。

2.2.2 特殊功能寄存器

特殊功能寄存器是 CPU 和外设模块用来控制所需的器件操作的寄存器（见表 2-1）。这些寄存器都是以静态 RAM 的方式实现的。

特殊功能寄存器可分成两类：内核与外设。本章讲述与“内核”有关的特殊功能寄存器。那些与外设功能部件的操作有关的特殊功能寄存器将在相应的外设功能部件章节中讲述。

图 2-2： PIC12F683 器件的数据存储器映射

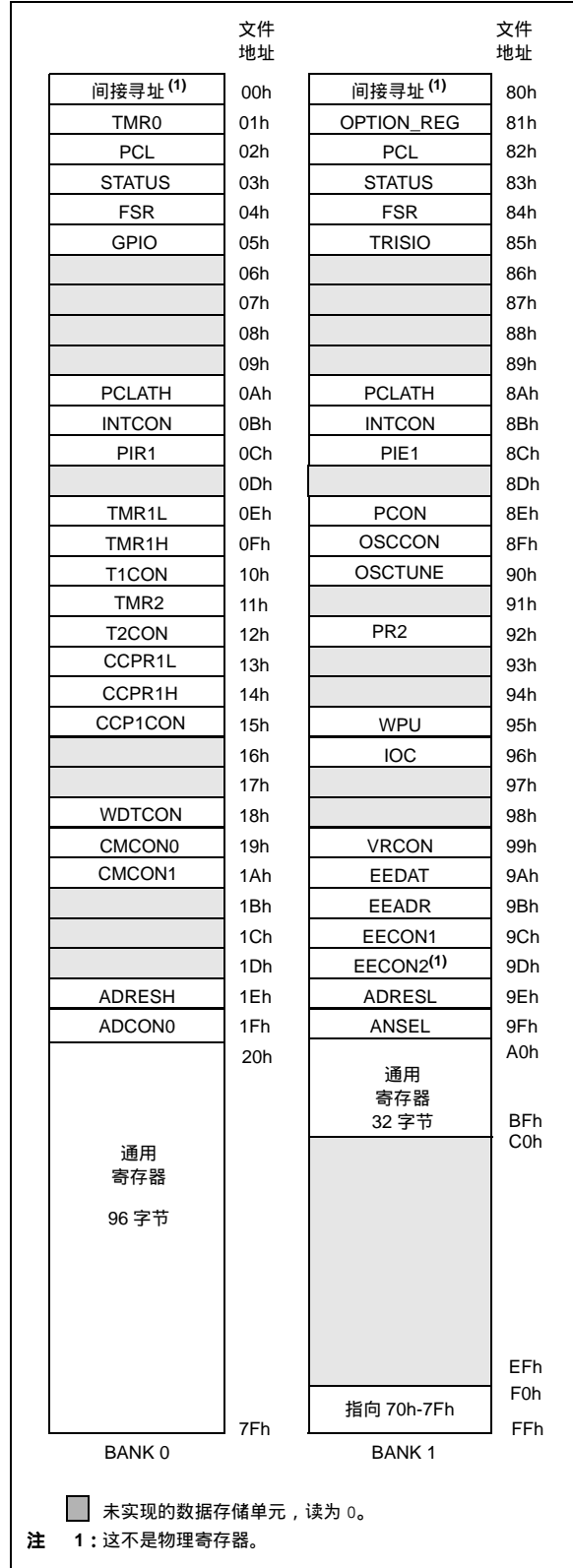


表 2-1 : PIC12F683 器件的特殊功能寄存器汇总, BANK 0

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	页码
Bank 0											
00h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 (不是物理寄存器)								xxxx xxxx	17, 90
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	41, 90
02h	PCL	程序计数器 (PC) 的低字节								0000 0000	17, 90
03h	STATUS	IRP ⁽¹⁾	RP1 ⁽¹⁾	RP0	\overline{TO}	\overline{PD}	Z	DC	C	0001 1xxxx	11, 90
04h	FSR	间接数据存储器地址指针								xxxx xxxx	17, 90
05h	GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--xx xxxx	31, 90
06h	—	未实现								—	—
07h	—	未实现								—	—
08h	—	未实现								—	—
09h	—	未实现								—	—
0Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器				---	0 0000	17, 90
0Bh	INTCON	GIE	PEIE	TOIE	INTE	GPIE	TOIF	INTF	GPIF	0000 0000	13, 90
0Ch	PIR1	EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF	000- 0000	15, 90
0Dh	—	未实现								—	—
0Eh	TMR1L	16 位 TMR1 低字节的保持寄存器								xxxxx xxxxx	44, 90
0Fh	TMR1H	16 位 TMR1 高字节的保持寄存器								xxxxx xxxxx	44, 90
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	47, 90
11h	TMR2	Timer2 模块寄存器								0000 0000	49, 90
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	50, 90
13h	CCPR1L	捕捉 / 比较 / PWM 寄存器 1 的低字节								xxxxx xxxxx	76, 90
14h	CCPR1H	捕捉 / 比较 / PWM 寄存器 1 的高字节								xxxxx xxxxx	76, 90
15h	CCP1CON	—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	75, 90
16h	—	未实现								—	—
17h	—	未实现								—	—
18h	WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000	97, 90
19h	CMCON0	—	COUT	—	CINV	CIS	CM2	CM1	CM0	-0-0 0000	56, 90
1Ah	CMCON1	—	—	—	—	—	—	T1GSS	CMSYNC	---- --10	57, 90
1Bh	—	未实现								—	—
1Ch	—	未实现								—	—
1Dh	—	未实现								—	—
1Eh	ADRESH	左对齐格式下 A/D 结果的高 8 位或右对齐格式下结果的高 2 位								xxxx xxxx	61, 90
1Fh	ADCON0	ADFM	VCFG	—	—	CHS1	CHS0	GO/DONE	ADON	00-- 0000	65, 90

图注： — = 未实现单元 (读为 0), u = 不变, x = 未知, q = 取值视情况而定, 阴影 = 未实现

注 1： IRP 和 RP1 位是保留位, 始终保持清零。

PIC12F683

表 2-2 : PIC12F683 器件的特殊功能寄存器汇总, BANK 1

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR 和 BOR 时的值	页码
Bank 1											
80h	INDF	使用 FSR 的内容对数据存储寄存器进行寻址来寻址此单元 (不是物理寄存器)								xxxx xxxx	17, 90
81h	OPTION_REG	GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	12, 90
82h	PCL	程序计数器 (PC) 的低字节								0000 0000	17, 90
83h	STATUS	IRP ⁽¹⁾	RP1 ⁽¹⁾	RP0	\overline{TO}	\overline{PD}	Z	DC	C	0001 1xxxx	11, 90
84h	FSR	间接数据存储寄存器地址指针								xxxx xxxx	17, 90
85h	TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	32, 90
86h	—	未实现								—	—
87h	—	未实现								—	—
88h	—	未实现								—	—
89h	—	未实现								—	—
8Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	17, 90
8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	13, 90
8Ch	PIE1	EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE	000- 0000	14, 90
8Dh	—	未实现								—	—
8Eh	PCON	—	—	ULPWUE	SBOREN	—	—	\overline{POR}	\overline{BOR}	--01 --qq	16, 90
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS ⁽²⁾	HTS	LTS	SCS	-110 x000	20, 90
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	24, 90
91h	—	未实现								—	—
92h	PR2	Timer2 模块周期寄存器								1111 1111	49, 90
93h	—	未实现								—	—
94h	—	未实现								—	—
95h	WPU ⁽³⁾	—	—	WPU5	WPU4	—	WPU2	WPU1	WPU0	--11 -111	34, 90
96h	IOC	—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	--00 0000	34, 90
97h	—	未实现								—	—
98h	—	未实现								—	—
99h	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	58, 90
9Ah	EEDAT	EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0	0000 0000	71, 90
9Bh	EEADR	EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0	0000 0000	71, 90
9Ch	EECON1	—	—	—	—	WRERR	WREN	WR	RD	---- x000	72, 91
9Dh	EECON2	EEPROM 控制寄存器 2 (非物理寄存器)								---- ----	72, 91
9Eh	ADRESL	左对齐格式下结果的低 2 位或右对齐格式下结果的低 8 位								xxxx xxxx	66, 91
9Fh	ANSEL	—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111	33, 91

图注: — = 未实现单元 (读为 0), u = 不变, x = 未知, q = 取值视情况而定, 阴影 = 未实现

- 注 1: RP1 和 IRP 位是保留位, 始终保持清零。
 2: 在双速启动并选择 LP、HS 或 XT 振荡模式时, OSCCON 寄存器的 OSTS 复位为 0。
 3: 当在配置字寄存器中将 MCLRE 置 1 时使能 GP3。

2.2.2.1 状态寄存器

如寄存器 2-1 所示，状态（STATUS）寄存器包含：

- ALU 的算术运算状态
- 复位状态
- 数据存储器（SRAM）的存储区选择位

和任何其他寄存器一样，状态寄存器也可以作为任何指令的目标寄存器。如果一条影响 Z、DC 或 C 位的指令以状态寄存器作为目标寄存器，将禁止对这 3 位进行写操作。根据器件逻辑，这些位会被置 1 或清零。此外，也不能写 TO 和 PD 位。因此，当执行一条把状态寄存器作为目标寄存器的指令后，状态寄存器的结果可能和预想的不一样。

例如，执行 CLRF STATUS 会清零该寄存器的高三位并将 Z 位置 1。从而使状态寄存器的值成为 000u u1uu（其中 u 表示不变）。

因此，建议仅使用 BCF、BSF、SWAPF 和 MOVWF 指令来改变状态寄存器，因为这些指令不影响任何状态位。欲知其他不会影响状态位的指令，请参见“指令集综述”。

注 1： PIC12F683 不使用状态寄存器的 IRP 位和 RP1 位，应保持这两位清零。建议不要使用这些位，因为那样会影响与未来产品的向上兼容性。

2： 在减法运算中，C 和 DC 位分别作为借位和辅助借位标志位。

寄存器 2-1： STATUS：状态寄存器

保留	保留	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
IRP	RP1	RP0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **IRP**：该位是保留的，应保持为 0
- bit 6 **RP1**：该位是保留的，应保持为 0
- bit 5 **RP0**：寄存器存储区选择位（用于直接寻址）
 1 = Bank 1（80h – FFh）
 0 = Bank 0（00h – 7Fh）
- bit 4 **$\overline{\text{TO}}$** ：超时状态位
 1 = 发生了上电、执行了 CLRWDT 指令或 SLEEP 指令
 0 = 发生了 WDT 超时
- bit 3 **$\overline{\text{PD}}$** ：掉电标志位
 1 = 发生了上电或执行了 CLRWDT 指令
 0 = 执行了 SLEEP 指令
- bit 2 **Z**：全零标志位
 1 = 算术运算或逻辑运算结果为零
 0 = 算术运算或逻辑运算结果不为零
- bit 1 **DC**：辅助进位 / 借位标志位（ADDWF、ADDLW、SUBLW 和 SUBWF 指令），
 对于借位，极性是相反的。
 1 = 结果的第 4 个低位发生了进位
 0 = 结果的第 4 个低位未发生进位
- bit 0 **C**：进位 / 借位标志位⁽¹⁾（ADDWF、ADDLW、SUBLW 和 SUBWF 指令）
 1 = 结果的最高位发生了进位
 0 = 结果的最高位未发生进位

注 1： 对于借位，极性是相反的。减法指令通过加上第二个操作数的二进制补码实现。对于移位指令（RRF 和 RLF），此位的值来自源寄存器的最高位或最低位。

PIC12F683

2.2.2.2 选项寄存器

选项（OPTION）寄存器是可读写的寄存器，包含可以对以下各项进行配置的各种控制位：

- TMR0/WDT 预分频器
- 外部 GP2/INT 中断
- TMR0
- GPIO 上的弱上拉

注： 要为 Timer0 指定 1:1 的预分频比，应将选项寄存器的 PSA 位置 1，以将预分频器分配给 WDT。请参见第 5.1.3 节“软件可编程的预分频器”。

寄存器 2-2： OPTION_REG：选项寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

图注：

R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

- bit 7 **$\overline{\text{GPPU}}$** ：GPIO 上拉使能位
 1 = 禁止 GPIO 上拉
 0 = 按 WPU 寄存器中各个端口的锁存器值使能 GPIO 上拉
- bit 6 **INTEDG**：中断边沿选择位
 1 = INT 引脚的上升沿触发中断
 0 = INT 引脚的下降沿触发中断
- bit 5 **T0CS**：Timer0 时钟源选择位
 1 = T0CKI 引脚上信号的跳变沿作为时钟源
 0 = 内部指令周期时钟（Fosc/4）作为时钟源
- bit 4 **T0SE**：Timer0 时钟源边沿选择位
 1 = 在 T0CKI 引脚上电平的下降沿递增
 0 = 在 T0CKI 引脚上电平的上升沿递增
- bit 3 **PSA**：预分频器分配位
 1 = 将预分频器分配给 WDT
 0 = 将预分频器分配给 Timer0 模块
- bit 2-0 **PS<2:0>**：预分频比选择位

位值	TIMER0 分频比	WDT 分频比
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

注 1： 具有专用的 16 位 WDT 后分频器。更多信息，请参见第 12.6 节“看门狗定时器（WDT）”。

2.2.2.3 INTCON 寄存器

INTCON 寄存器是可读写的寄存器，包含 TMR0 寄存器溢出、GPIO 电平变化和外部 GP2/INT 引脚中断的各种允许和标志位。

注： 当有中断条件产生时，无论对应的中断允许位或全局允许位 INTCON 寄存器的 GIE 的状态如何，中断标志位都将置 1。用户软件应在允许一个中断之前，确保先将相应的中断标志位清零。

寄存器 2-3： INTCON：中断控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE	PEIE	TOIE	INTE	GPIE	TOIF	INTF	GPIF
bit 7							bit 0

图注：

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7 **GIE**：全局中断允许位
1 = 允许所有未屏蔽的中断
0 = 禁止所有中断
- bit 6 **PEIE**：外设中断允许位
1 = 允许所有未屏蔽的外设中断
0 = 禁止所有外设中断
- bit 5 **TOIE**：Timer0 溢出中断允许位
1 = 允许 Timer0 溢出中断
0 = 禁止 Timer0 溢出中断
- bit 4 **INTE**：GP2/INT 外部中断允许位
1 = 允许 GP2/INT 外部中断
0 = 禁止 GP2/INT 外部中断
- bit 3 **GPIE**：GPIO 电平变化中断允许位 ⁽¹⁾
1 = 允许 GPIO 电平变化中断
0 = 禁止 GPIO 电平变化中断
- bit 2 **TOIF**：Timer0 溢出中断标志位 ⁽²⁾
1 = Timer0 寄存器已经溢出（必须由软件清零）
0 = Timer0 寄存器没有溢出
- bit 1 **INTF**：GP2/INT 外部中断标志位
1 = 发生了 GP2/INT 外部中断（必须由软件清零）
0 = 未发生 GP2/INT 外部中断
- bit 0 **GPIF**：GPIO 电平变化中断标志位
1 = 至少一个 GPIO<5:0> 引脚的电平状态发生了改变（必须由软件清零）
0 = 没有一个 GPIO<5:0> 引脚的电平状态发生改变

注 **1**：必须同时使能 IOC 寄存器。
2：当 TMR0 计满回零时，TOIF 位置 1。复位时 TMR0 的状态不会改变，它应该在清零 TOIF 位之前被初始化。

PIC12F683

2.2.2.4 PIE1 寄存器

PIE1 寄存器包含中断允许位，如寄存器 2-4 所示。

注： 要允许任何一个外设中断，必须将 INTCON 寄存器的 PEIE 位置 1。

寄存器 2-4 : PIE1 : 外设中断允许寄存器 1

R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE
bit 7							bit 0

图注：

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

- bit 7 **EEIE** : EE 写完成中断允许位
1 = 允许 EE 写完成中断
0 = 禁止 EE 写完成中断
- bit 6 **ADIE** : A/D 转换器 (A/D Converter , ADC) 中断允许位
1 = 允许 ADC 中断
0 = 禁止 ADC 中断
- bit 5 **CCP1IE** : CCP1 中断允许位
1 = 允许 CCP1 中断
0 = 禁止 CCP1 中断
- bit 4 **未实现** : 读为 0
- bit 3 **CMIE** : 比较器中断允许位
1 = 允许比较器 1 中断
0 = 禁止比较器 1 中断
- bit 2 **OSFIE** : 振荡器故障中断允许位
1 = 允许振荡器故障中断
0 = 禁止振荡器故障中断
- bit 1 **TMR2IE** : Timer 2 与 PR2 匹配中断允许位
1 = 允许 Timer 2 与 PR2 匹配中断
0 = 禁止 Timer 2 与 PR2 匹配中断
- bit 0 **TMR1IE** : Timer 1 溢出中断允许位
1 = 允许 Timer 1 溢出中断
0 = 禁止 Timer 1 溢出中断

2.2.2.5 PIR1 寄存器

PIR1 寄存器包含中断标志位，如寄存器 2-5 所示。

注： 当有中断条件产生时，无论对应的中断允许位或全局允许位 INTCON 寄存器的 GIE 的状态如何，中断标志位都将置 1。用户软件应在允许一个中断之前，确保先将相应的中断标志位清零。

寄存器 2-5： PIR1：外设中断请求寄存器 1

R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF
bit 7							bit 0

图注：

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7 **EEIF**：EEPROM 写操作中断标志位
1 = 写操作完成（必须由软件清零）
0 = 写操作尚未完成或尚未启动
- bit 6 **ADIF**：A/D 转换器中断标志位
1 = A/D 转换完成
0 = A/D 转换尚未完成或尚未启动
- bit 5 **CCP1IF**：CCP1 中断标志位
捕捉模式：
1 = 发生了 TMR1 寄存器捕捉（必须由软件清零）
0 = 未发生 TMR1 寄存器捕捉
比较模式：
1 = 发生了 TMR1 寄存器比较匹配（必须由软件清零）
0 = 未发生 TMR1 寄存器比较匹配
PWM 模式：
在此模式下未使用。
- bit 4 **未实现**：读为 0
- bit 3 **CMIF**：比较器中断标志位
1 = 比较器 1 输出已更改（必须由软件清零）
0 = 比较器 1 输出未更改
- bit 2 **OSFIF**：振荡器故障中断标志位
1 = 系统振荡器发生故障，改由 INTOSC 提供时钟输入（必须由软件清零）
0 = 系统时钟正常运行
- bit 1 **TMR2IF**：Timer 2 与 PR2 匹配中断标志位
1 = Timer 2 与 PR2 发生了匹配（必须由软件清零）
0 = Timer 2 与 PR2 未发生匹配
- bit 0 **TMR1IF**：Timer 1 溢出中断标志位
1 = Timer 1 寄存器已溢出（必须由软件清零）
0 = Timer 1 未溢出

PIC12F683

2.2.2.6 PCON 寄存器

电源控制 (PCON) 寄存器 (见表 12-2) 包含区分以下复位的标志位:

- 上电复位 ($\overline{\text{POR}}$)
- 欠压复位 (BOR)
- 看门狗定时器 (WDT) 复位
- 外部 MCLR 复位

PCON 寄存器还用于控制超低功耗唤醒和软件使能 BOR。

PCON 寄存器中的位如寄存器 2-6 所示。

寄存器 2-6: PCON : 电源控制寄存器

U-0	U-0	R/W-0	R/W-1	U-0	U-0	R/W-0	R/W-x
—	—	ULPWUE	SBOREN	—	—	$\overline{\text{POR}}$	$\overline{\text{BOR}}$
bit 7							bit 0

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

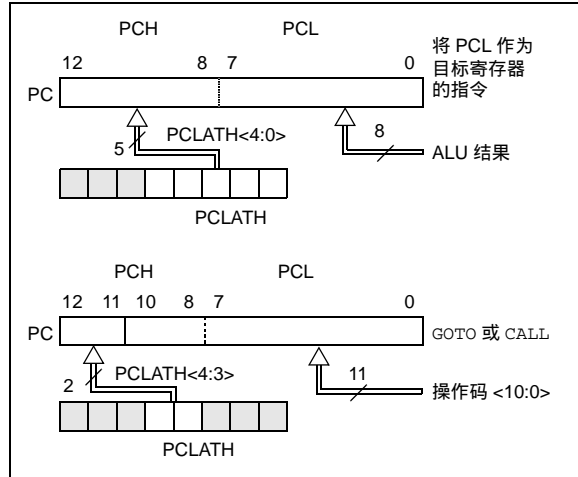
- bit 7-6 **未实现**: 读为 0
- bit 5 **ULPWUE**: 超低功耗唤醒使能位
 - 1 = 允许超低功耗唤醒
 - 0 = 禁止超低功耗唤醒
- bit 4 **SBOREN**: 软件 BOR 使能位⁽¹⁾
 - 1 = 使能 BOR
 - 0 = 禁止 BOR
- bit 3-2 **未实现**: 读为 0
- bit 1 **POR**: 上电复位状态位
 - 1 = 未发生上电复位
 - 0 = 发生了上电复位 (必须在发生上电复位后由软件置 1)
- bit 0 **BOR**: 欠压复位状态位
 - 1 = 未发生欠压复位
 - 0 = 发生了欠压复位 (必须在发生上电或欠压复位后由软件置 1)

注 1: 当配置字寄存器中的 $\text{BOREN}\langle 1:0 \rangle = 01$ 时允许使用该位对 $\overline{\text{BOR}}$ 进行控制。

2.3 PCL 和 PCLATH

程序计数器 (Program Counter, PC) 为 13 位计数器。它的低字节来自可读写的 PCL 寄存器。高字节 (PC<12:8>) 来自 PCLATH, 不可直接读写。任何复位都将清零 PC。图 2-3 给出的是装载 PC 的两种情况。图 2-3 中上方的示例给出了在写 PCL (PCLATH<4:0> PCH) 时, 装载 PC 的过程。图 2-3 中下方的示例给出了在执行 CALL 或 GOTO 指令时装载 PC (PCLATH<4:3> PCH) 的过程。

图 2-3 : 在不同情况下装载 PC



2.3.1 计算 GOTO

计算 GOTO 是通过向程序计数器加一个偏移量来实现的 (ADDWF PCL)。当通过使用计算 GOTO 的方法进行表读操作时, 要注意表地址是否超过了 PCL 的物理存储边界 (每块 256 个字节)。请参见应用笔记 AN556, “Implementing a Table Read” (DS00556)。

2.3.2 堆栈

PIC12F683 系列器件有一个 8 级深 x 13 位宽的硬件堆栈 (见图 2-1)。该堆栈既不占用程序存储空间也不占用数据存储空间, 且栈指针不能读写。当执行 CALL 指令或由于中断导致程序跳转时, PC 的值会被压入堆栈。当执行 RETURN、RETLW 或 RETFIE 指令时, PC 值从堆栈弹出。PCLATH 的值不受压栈或出栈操作的影响。

此堆栈是作为循环缓冲器使用的。也就是说, 压栈 8 次之后, 第 9 次压栈时进栈的数据将覆盖第 1 次压栈存储的数据。而第 10 次压栈时进栈的数据将覆盖第 2 次压栈存储的数据, 依此类推。

- 注 1:** 没有用于表示堆栈上溢或堆栈下溢条件的状态位。
注 2: 没有称为 PUSH 或 POP 的指令或助记符。这两个操作是在执行 CALL、RETURN、RETLW 和 RETFIE 指令或跳转到中断向量地址时发生的。

2.4 间接寻址、INDF 和 FSR 寄存器

INDF 寄存器不是物理寄存器。对 INDF 寄存器进行寻址将导致间接寻址。

使用 INDF 寄存器可以实现间接寻址。任何使用 INDF 寄存器的指令实际上访问的是由指针寄存器 (FSR) 所指向的寄存器。间接读 INDF 本身会返回 00h。而使用间接寻址对 INDF 寄存器进行写操作将导致执行一个空操作 (虽然可能会影响状态位)。有效的 9 位地址是通过连接 8 位 FSR 寄存器和状态寄存器的 IRP 位获得的, 如图 2-4 所示。

例 2-1 给出了使用间接寻址清零 RAM 单元 20h-2Fh 的简单程序。

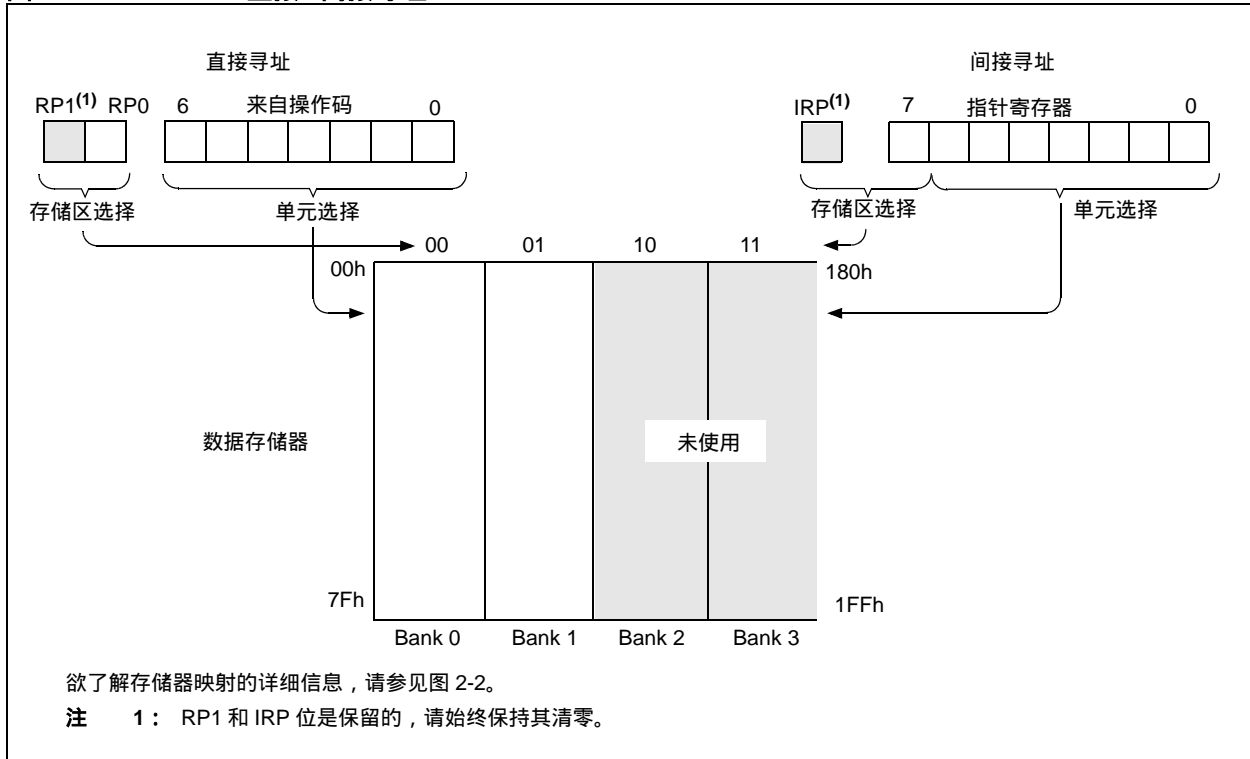
例 2-1 : 间接寻址

```

MOVLW 0x20 ;Initialize pointer
MOVWF FSR ;to RAM
NEXT   CLRF INDF ;Clear INDF register
       INCF FSR ;inc pointer
       BTFSS FSR,4 ;all done?
       GOTO NEXT ;No, clear next
CONTINUE ;Yes, continue
    
```

PIC12F683

图 2-4 : 直接 / 间接寻址 PIC12F683



3.0 振荡器模块（带故障保护时钟监视器）

3.1 概述

振荡器模块有很多时钟源可供选择，从而使其应用非常广泛，并可最大限度地提高性能和降低功耗。图 3-1所示为振荡器模块的框图。

时钟源可以配置为由外部振荡器、石英晶体谐振器、陶瓷谐振器以及阻容（RC）电路提供。此外，系统时钟源可以配置为由两个内部振荡器之一提供，并可以通过软件选择速度。其他时钟功能包括：

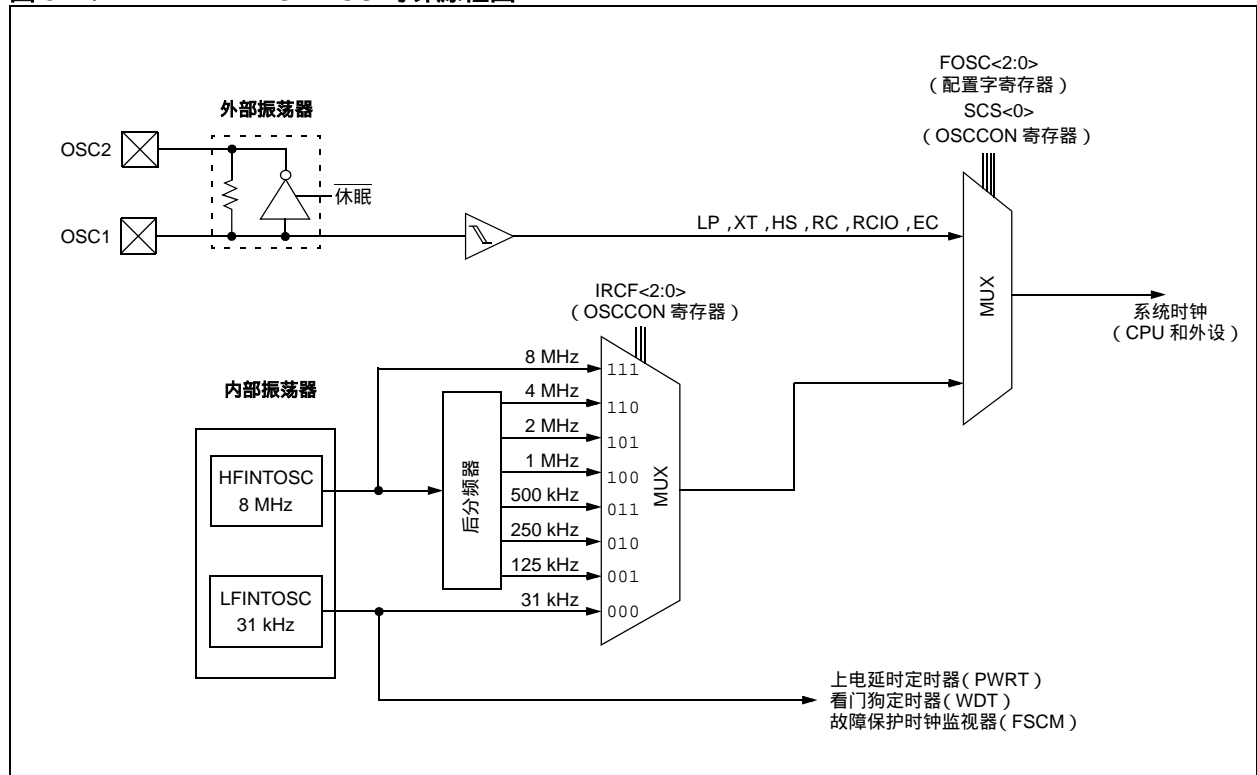
- 通过软件可以选择外部或内部系统时钟源。
- 双速时钟起振模式，使外部振荡器起振到代码执行之间的延时达到最小。
- 故障保护时钟监视器（Fail-Safe Clock Monitor，FSCM）旨在检测外部时钟源的故障（LP、XT、HS、EC 或 RC 模式）并自动切换到内部振荡器。

振荡器模块可被配置为以下八种时钟模式之一。

1. EC——OSC2/CLKOUT 为 I/O 引脚的外部时钟模式。
2. LP——32 kHz 低功耗晶体模式。
3. XT——中等增益晶体或陶瓷谐振器振荡模式。
4. HS——高增益晶体或陶瓷谐振器模式。
5. RC —— 外部阻容（RC）振荡器模式，且 OSC2/CLKOUT 为 $F_{osc}/4$ 输出
6. RCIO——OSC2/CLKOUT 为 I/O 引脚的外部阻容振荡器模式。
7. INTOSC——OSC2 作为 $F_{osc}/4$ 输出、OSC1/CLKIN 作为 I/O 引脚的内部振荡模式。
8. INTOSCIO —— OSC1/CLKIN 和 OSC2/CLKOUT 作为 I/O 引脚的内部振荡模式。

时钟源模式由配置字寄存器（Configuration Word register，CONFIG）中的 FOSC<2:0> 位配置。内部时钟可以由两个内部振荡器产生。HFINTOSC 是高频已校准的振荡器。LFINTOSC 是低频未校准的振荡器。

图 3-1： PIC® MCU 时钟源框图



PIC12F683

3.2 振荡器控制

振荡器控制（OSCCON）寄存器（图 3-1）控制系统时钟和频率选择项。OSCCON 寄存器包含下列位：

- 频率选择位（IRCF）
- 频率状态位（HTS 和 LTS）
- 系统时钟控制位（OSTS 和 SCS）

寄存器 3-1： OSCCON：振荡器控制寄存器

U-0	R/W-1	R/W-1	R/W-0	R-1	R-0	R-0	R/W-0
—	IRCF2	IRCF1	IRCF0	OSTS ⁽¹⁾	HTS	LTS	SCS
bit 7							bit 0

图注：

R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

bit 7 **未实现**：读为 0

bit 6-4 **IRCF<2:0>**：内部振荡器频率选择位

111 = 8 MHz
110 = 4 MHz（默认）
101 = 2 MHz
100 = 1 MHz
011 = 500 kHz
010 = 250 kHz
001 = 125 kHz
000 = 31 kHz（LFINTOSC）

bit 3 **OSTS**：振荡器起振延时状态位⁽¹⁾

1 = 器件依靠配置字寄存器的 OSC<2:0> 定义的外部时钟运行
0 = 器件依靠内部振荡器（HFINTOSC 或 LFINTOSC）运行

bit 2 **HTS**：HFINTOSC 状态位（高频——125 kHz 至 8 MHz）

1 = HFINTOSC 稳定
0 = HFINTOSC 不稳定

bit 1 **LTS**：LFINTOSC 状态位（低频——31 kHz）

1 = LFINTOSC 稳定
0 = LFINTOSC 不稳定

bit 0 **SCS**：系统时钟选择位

1 = 内部振荡器用作系统时钟
0 = 配置字寄存器的 FOSC<2:0> 定义的时钟源用作系统时钟

注 1：在双速启动并选择 LP、XT 或 HS 振荡模式或使能故障保护模式时，复位为 0。

3.3 时钟源模式

时钟源模式可以分为外部或内部两类。

- 外部时钟模式借助外部电路提供时钟源。如振荡器模块（EC 模式）、石英晶体谐振器或陶瓷谐振器（LP、XT 和 HS 模式）以及阻容（RC 模式）电路。
- 振荡器模块内部包含了内部时钟源。振荡器模块具有两个内部振荡器：8 MHz 高频内部振荡器（HFINTOSC）和 31 kHz 低频内部振荡器（LFINTOSC）。

可以通过 OSCCON 寄存器的系统时钟选择（System Clock Selection, SCS）位选择外部或内部时钟源（更多信息请参见第 3.6 节“时钟切换”）。

3.4 外部时钟模式

3.4.1 振荡器起振定时器（OST）

如果振荡器模块配置为 LP、XT 或 HS 模式，振荡器起振定时器（OST）将对 OSC1 进行 1024 次振荡计数。这发生在上电复位（POR）后且上电延时定时器（PWRT）延时已结束（如果配置了此延时）时或从休眠状态唤醒时。在这段时间内，程序计数器不进行递增计数，并且暂停程序执行。OST 确保使用石英晶体谐振器或陶瓷谐振器的振荡器电路已起振并且正在为振荡器模块提供稳定的系统时钟。在不同时钟源之间切换时需要一个延时以使新的时钟稳定下来。表 3-1 中显示了这些振荡器延时。

为了让外部振荡器起振和代码执行之间的延时缩到最短，可以选择双速时钟起振模式（见第 3.7 节“双速启动模式”）。

表 3-1： 振荡器延时示例

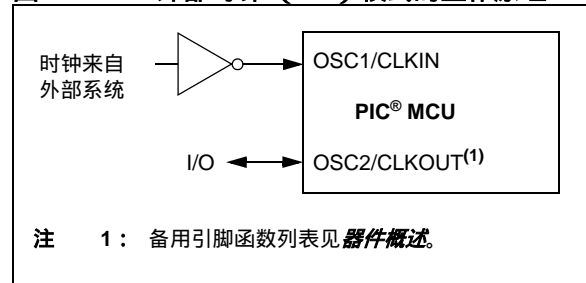
切换自	切换到	频率	振荡器延时
休眠 / POR	LFINTOSC HFINTOSC	31 kHz 125 kHz - 8 MHz	振荡器预热延时（TWARM）
休眠 / POR	EC 和 RC	DC - 20 MHz	2 个指令周期
LFINTOSC（31 kHz）	EC 和 RC	DC - 20 MHz	每个一周期
休眠 / POR	LP、XT 和 HS	32 kHz - 20 MHz	1024 个时钟周期（OST）
LFINTOSC（31 kHz）	HFINTOSC	125 kHz - 8 MHz	1 μs（大约）

3.4.2 EC 模式

外部时钟（External Clock, EC）模式将外部产生的逻辑电平作为系统时钟源。当在此模式下工作时，外部时钟源连接到 OSC1 输入且 OSC2 用作通用 I/O。图 3-2 显示了 EC 模式的引脚连接方式。

当选择 EC 模式时，振荡器起振定时器（OST）被禁止。因此，在上电复位（POR）后或从休眠状态唤醒后，不会有延时操作。由于 PIC® MCU 设计是全静态的，停止外部时钟输入可以在停止器件的同时使所有的数据保持原样。外部时钟重新起振之后，器件将恢复工作，如同未停止过一样。

图 3-2： 外部时钟（EC）模式的工作原理



PIC12F683

3.4.3 LP、XT 和 HS 模式

LP、XT 和 HS 模式支持使用石英晶体谐振器或陶瓷谐振器与 OSC1 和 OSC2 连接（图 3-3）。该模式选择内部反相放大器的低、中等或高增益设置以支持多种谐振器类型和速率。

LP 振荡模式选择内部反相放大器的最低增益设置。LP 模式的电流消耗是三种模式中最低的。此模式最适合于驱动 32.768 kHz 音叉式晶振（时钟晶振）。

XT 振荡模式选择内部反相放大器的中等增益设置。XT 模式的电流消耗在三种模式中处于中等水平。此模式最适合于驱动具有中等驱动电平规范的谐振器。

HS 振荡模式选择内部反相放大器的最高增益设置。HS 模式的电流消耗是三种模式中最高。此模式最适合于要求高电平驱动设置的谐振器。

图 3-3 和图 3-4 分别显示了石英晶体谐振器和陶瓷谐振器的典型电路。

- 注**
- 1: 石英晶振的特性取决于类型、封装以及制造商。用户应该查阅制造商的数据手册以获知规范和建议的应用场合。
 - 2: 请始终在应用要求的 VDD 和温度范围内验证振荡器的性能。
 - 3: 欲知振荡器设计帮助, 请参考以下 Microchip 应用笔记:
 - AN826, “Crystal Oscillator Basics and Crystal Selection for rPIC® and PIC® Devices” (DS00826)
 - AN849, “Basic PIC® Oscillator Design” (DS00849)
 - AN943, “Practical PIC® Oscillator Analysis and Design” (DS00943)
 - AN949, “Making Your Oscillator Work” (DS00949)

图 3-3 : 石英晶振工作原理 (LP、XT 或 HS 模式)

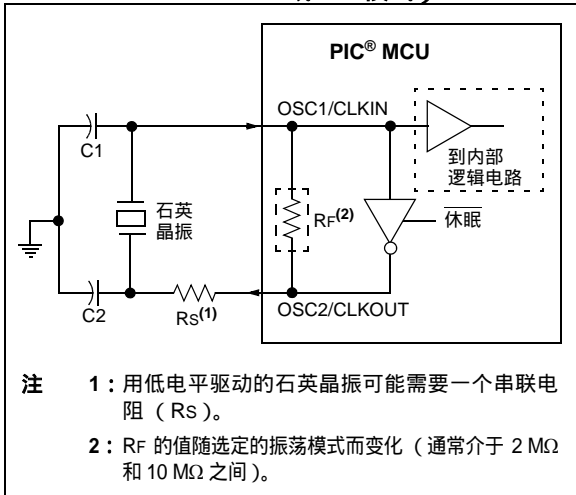
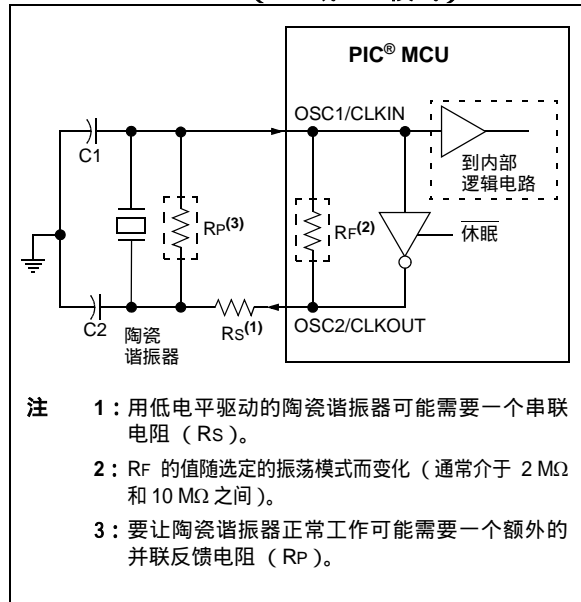


图 3-4 : 陶瓷谐振器的工作原理 (XT 或 HS 模式)

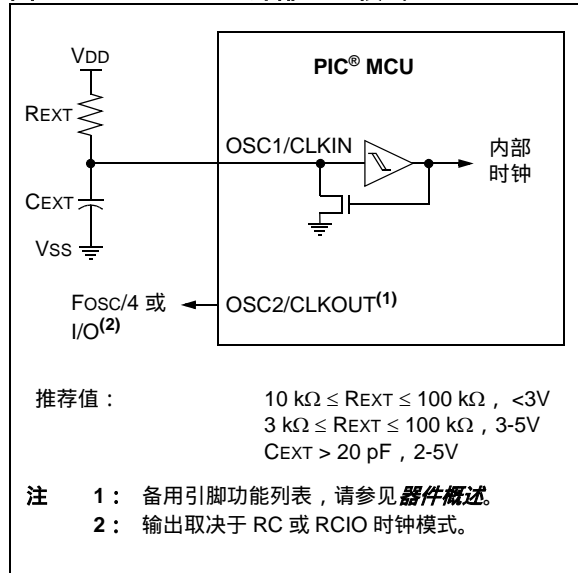


3.4.4 外部 RC 模式

外部阻容 (RC) 模式支持使用外部 RC 电路。当对时钟精度要求不高时,外部 RC 模式可以让设计人员在选择频率上有最大的灵活性,同时将成本保持在最低。有两种模式,RC 和 RCIO。

在 RC 模式下,RC 电路与 OSC1 相连。OSC2/CLKOUT 输出 RC 振荡器的四分频信号。此信号可以为外部电路、同步、校准、测试或其他应用要求提供时钟源。图 3-5 显示了外部 RC 模式的连接。

图 3-5 : 外部 RC 模式



在 RCIO 模式下,RC 电路与 OSC1 引脚相连。OSC2 引脚变成了额外的通用 I/O 引脚。

RC 振荡器的频率是供电电压、电阻 (R_{EXT})、电容 (C_{EXT}) 值以及工作温度的函数。其他影响振荡器频率的因素有：

- 门限电压变化
- 组件容差
- 电容封装差异

用户也需要考虑到使用的外部 RC 组件容差的变化。

3.5 内部时钟模式

PIC12F683 有两个独立的内部振荡器可配置或选定为系统时钟源。

1. **HFINTOSC** (高频内部振荡器) 已经过厂家校准,工作频率为 8 MHz。用户可以通过软件使用 OSCTUNE 寄存器 (寄存器 3-2) 对 HFINTOSC 的频率进行调节。
2. **LFINTOSC** (低频内部振荡器) 未经过厂家校准,工作频率为 31 kHz。

通过软件使用 OSCCON 寄存器的内部振荡器频率选择位 $IRCF<2:0>$ 可以选择系统时钟速率。

可以通过 OSCCON 寄存器的系统时钟选择 (System Clock Selection, SCS) 位选择外部或内部时钟源。更多信息,请参见第 3.6 节“时钟切换”。

3.5.1 INTOSC 和 INTOSCIO 模式

当使用配置字寄存器 (CONFIG) 中的振荡器选择或 $FOSC<2:0>$ 位对器件进行编程时,INTOSC 和 INTOSCIO 模式将内部振荡器配置为系统时钟源。更多信息,请参见第 12.0 节“CPU 的特殊性能”。

在 INTOSC 模式下,OSC1/CLKIN 引脚用作通用 I/O 引脚。OSC2/CLKOUT 引脚输出选定的内部振荡器频率的四分频信号。CLKOUT 信号可以为外部电路、同步、校准、测试或其他应用要求提供时钟源。

在 INTOSCIO 模式下,OSC1/CLKIN 和 OSC2/CLKOUT 引脚用作通用 I/O 引脚。

3.5.2 HFINTOSC

高频内部振荡器 (HFINTOSC) 是经过厂家校准的工作频率为 8 MHz 的内部时钟源。可以通过软件使用 OSC-TUNE 寄存器 (寄存器 3-2) 对 HFINTOSC 的频率进行调节。

HFINTOSC 的输出连接到后分频器和多路开关 (见图 3-1)。可以通过软件使用 OSCCON 寄存器的 $IRCF<2:0>$ 位在七种频率中选择一种频率。更多信息请参见第 3.5.4 节“频率选择位 ($IRCF$)”。

通过选择 8 MHz 和 125 kHz 之间的任何频率可以使能 HFINTOSC。完成这个操作需要执行以下步骤：首先设置 OSCCON 寄存器的 $IRCF<2:0>$ 位 $\neq 000$,然后将 OSCCON 寄存器的系统时钟源 (SCS) 位置 1 或者通过将配置字寄存器 (CONFIG) 的 IESO 位置 1 来使能双速启动。

OSCCON 寄存器的 HF 内部振荡器 (HTS) 位指示 HFINTOSC 是否稳定。

PIC12F683

3.5.2.1 OSCTUNE 寄存器

HFINTOSC 已经过厂家的校准,但是可以用软件通过写入 OSCTUNE 寄存器 (寄存器 3-2) 对其进行调节。

OSCTUNE 寄存器的默认值是 0。该值是一个 5 位的 2 的补码。

当修改了 OSCTUNE 寄存器时, HFINTOSC 频率将开始切换为新的频率。在此切换期间, 代码仍继续执行。不会有任何迹象表明时钟发生了变动。

OSCTUNE 不影响 LFINTOSC 的频率。依赖 LFINTOSC 时钟源频率工作的部件, 如上电延时定时器 (PWRT)、看门狗定时器 (WDT)、故障保护时钟监视器 (FSCM) 以及外设, 它们的工作不受频率更改的影响。

寄存器 3-2 : OSCTUNE : 振荡器调节电阻

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	
bit 7								bit 0

图注 :

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-5

未实现 : 读为 0

bit 4-0

TUN<4:0> : 频率调节位

01111 = 最高频率

01110 =

•

•

•

00001 =

00000 = 振荡器模块以校准后的频率运行。

11111 =

•

•

•

10000 = 最低频率

3.5.3 LFINTOSC

低频内部振荡器 (LFINTOSC) 是未经校准的工作频率为 31 kHz 的内部时钟源。

LFINTOSC 的输出连接到后分频器和多路开关 (见图 3-1)。通过软件使用 OSCCON 寄存器的 IRCF<2:0> 位可选择 31 kHz, 更多信息, 请参见第 3.5.4 节“频率选择位 (IRCF)”。LFINTOSC 输出的频率也是上电延时定时器 (PWRT)、看门狗定时器 (WDT) 和故障保护时钟监视器 (FSCM) 的时钟频率。

通过选择 31 kHz (OSCCON 寄存器的 IRCF<2:0> 位 = 000) 作为系统时钟源 (OSCCON 寄存器的 SCS 位 = 1) 或者使能以下任何一项可以使能 LFINTOSC:

- 配置字寄存器的双速启动 IESO 位 = 1 和 OSCCON 寄存器的 IRCF 位 = 000
- 上电延时定时器 (PWRT)
- 看门狗定时器 (WDT)
- 故障保护时钟监视器 (FSCM)

OSCCON 寄存器的 LF 内部振荡器 (LTS) 位指示 LFINTOSC 是否稳定。

3.5.4 频率选择位 (IRCF)

8 MHz 的 HFINTOSC 输出和 31 kHz 的 LFINTOSC 输出连接到后分频器和多路开关 (见图 3-1)。OSCCON 寄存器的内部振荡频率选择位 IRCF<2:0> 选择内部振荡器的输出频率。通过软件可以选择八种频率中的一种:

- 8 MHz
- 4 MHz (复位后的默认值)
- 2 MHz
- 1 MHz
- 500 kHz
- 250 kHz
- 125 kHz
- 31 kHz (LFINTOSC)

注: 发生任何复位后, OSCCON 寄存器的 IRCF<2:0> 位被设置为 110 且频率选择被设置为 4 MHz。用户可以修改 IRCF 位以选择不同的频率。

3.5.5 HF 和 LF INTOSC 时钟切换时序

当在 LFINTOSC 和 HFINTOSC 之间切换时, 新的振荡器可能已经被关闭以节省功耗 (见图 3-6)。在这种情况下, 在修改 OSCCON 寄存器的 IRCF<2:0> 位后需要一个延时, 之后频率选择才会生效。OSCCON 寄存器的 LTS 和 HTS 位会反映 LFINTOSC 和 HFINTOSC 振荡器的当前活动状态。频率选择的时序如下:

1. 修改 OSCCON 寄存器的 IRCF<2:0> 位。
2. 如果新时钟已关闭, 则开始时钟起振延时。
3. 时钟切换电路等待当前时钟的下降沿。
4. CLKOUT 保持低电平, 时钟切换电路等待新时钟的上升沿。
5. CLKOUT 现在与新的时钟连接。按要求更新 OSCCON 寄存器的 LTS 和 HTS 位。
6. 时钟切换完成。

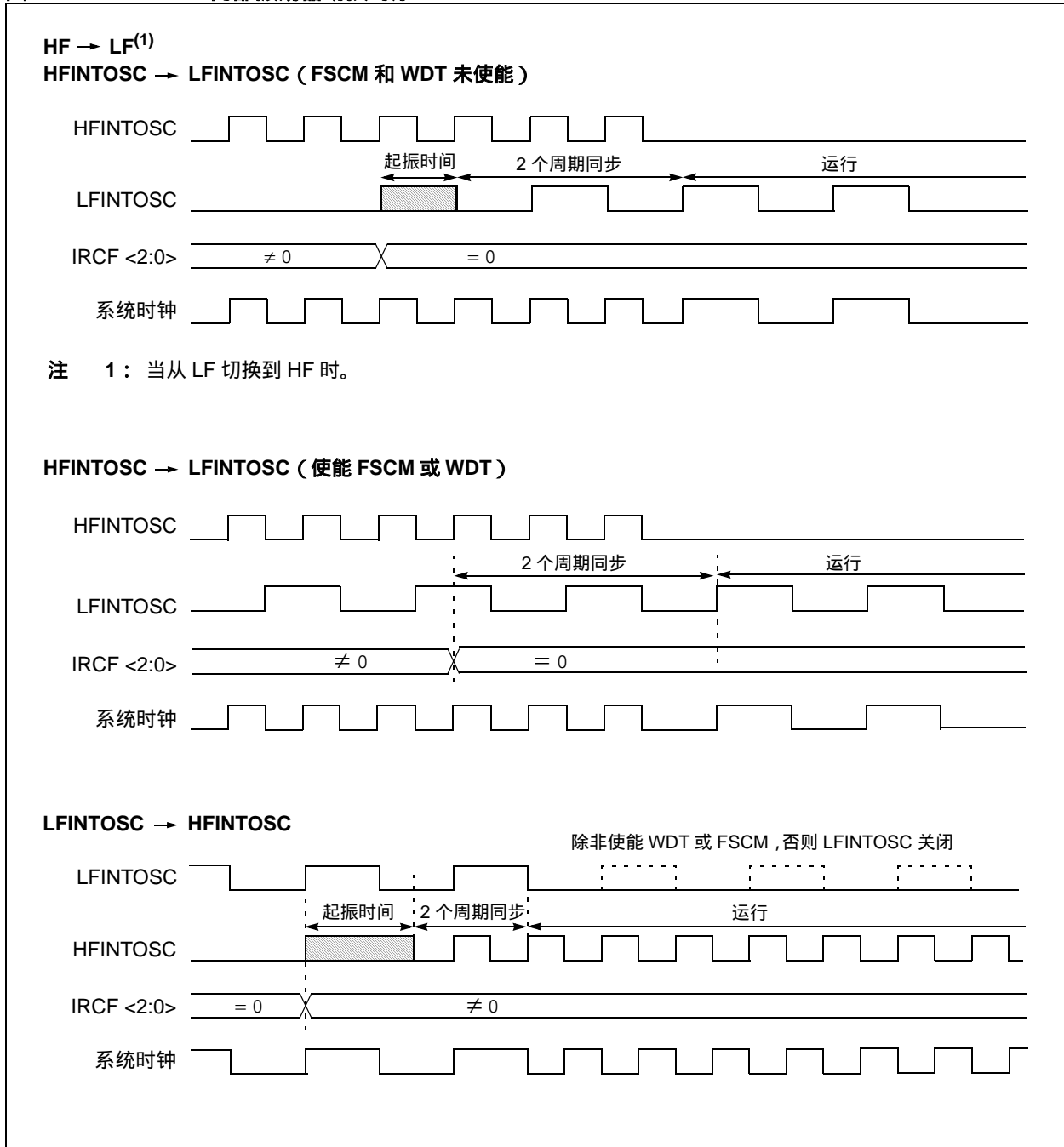
更多详细信息, 请参见图 3-1。

如果选定的内部振荡器速率在 8 MHz 和 125 kHz 之间, 在选择新的频率前没有起振延时。这是因为旧的和新的频率都是源于 HFINTOSC 并通过后分频器和多路开关输出。

起振延时规范在 *此数据手册的电气规范章节, 交流规范 (振荡器模块)* 中。

PIC12F683

图 3-6 : 内部振荡器切换时序



3.6 时钟切换

通过软件使用 OSCCON 寄存器的系统时钟选择 (SCS) 位可以在外部和内部时钟源之间切换系统时钟源。

3.6.1 系统时钟选择 (SCS) 位

OSCCON 寄存器的系统时钟选择 (SCS) 位选择供 CPU 和外设使用的系统时钟源。

- 当 OSCCON 寄存器的 SCS 位 = 0 时，系统时钟源由配置字寄存器 (CONFIG) 中的 FOSC<2:0> 位配置。
- 当 OSCCON 寄存器的 SCS 位 = 1 时，由 OSCCON 寄存器的 IRCF<2:0> 位选定的内部振荡器频率选择系统时钟源。复位后，OSCCON 寄存器的 SCS 位总是清零的。

注： 任何因双速启动或故障保护时钟监视器而引起的自动时钟切换均不更新 OSCCON 寄存器的 SCS 位。用户可以监视 OSCCON 寄存器的 OSTS 位以判断当前的系统时钟源。

3.6.2 振荡器起振延时状态位

OSCCON 寄存器的振荡器起振延时状态 (Oscillator Start-up Time-out Status, OSTS) 位指示系统时钟是来自配置字寄存器 (CONFIG) 的 FOSC 位定义的外部时钟源还是来自内部时钟源。特别当处于 LP、XT 或 HS 模式时，OSTS 指示振荡器起振定时器 (OST) 的延时已经结束。

3.7 双速启动模式

双速时钟起振模式通过使外部振荡器起振到代码执行之间的延时达到最小而进一步降低功耗。在大量利用休眠模式的应用程序中，双速启动使外部振荡器的起振时间不包含在唤醒所花费的时间内，并能降低器件的总功耗。

此模式允许应用程序从休眠状态唤醒，使用 INTOSC 作为时钟源来执行一些指令，然后返回休眠状态，无需等待主振荡器稳定后让其充当执行指令的时钟源。

注： 执行 SLEEP 指令会中止振荡器起振延时并使 OSCCON 寄存器的 OSTS 位保持清零。

当振荡器模块配置为 LP、XT 或 HS 模式时，则使能振荡器起振定时器 (OST) (见第 3.4.1 节“振荡器起振定时器 (OST)”)。OST 定时器会暂停程序执行，直到计满 1024 次振荡为止。双速启动在 OST 计数期间通过使用内部振荡器工作来最大限度地降低代码执行的延时。当 OST 计数达到 1024 次而 OSCCON 寄存器的 OSTS 位已置 1 时，程序执行切换到外部振荡器。

3.7.1 双速启动模式配置

通过下列设置配置双速启动模式：

- 配置字寄存器的 IESO = 1；内部 / 外部切换位 (使能双速启动模式)。
- OSCCON 寄存器的 SCS = 0。
- 配置字寄存器的 FOSC<2:0> 配置为 LP、XT 或 HS 模式。

发生下列事件后进入双速启动模式：

- 上电复位 (POR) 后，上电延时时器 (PWRT) 延时结束后，或者
- 从休眠状态唤醒。

如果外部时钟振荡器配置为除 LP、XT 或 HS 模式外的其他模式，则禁止双速启动。因为外部时钟振荡器在上电复位或从休眠状态退出后不需要稳定时间。

3.7.2 双速启动时序

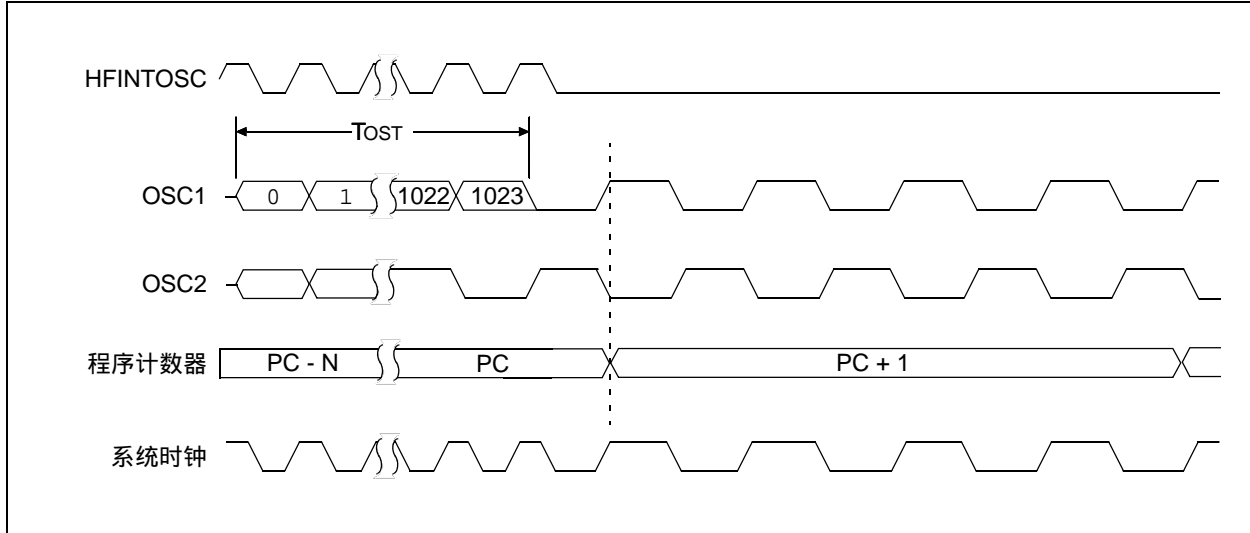
1. 发生上电复位或从休眠模式唤醒。
2. 以 OSCCON 寄存器的 IRCF<2:0> 位设置的内部振荡器频率开始执行指令。
3. OST 开始计数 1024 个时钟周期。
4. OST 延时结束，等待内部振荡器的下降沿。
5. 将 OSTS 置 1。
6. 系统时钟保持低电平，直到出现新时钟的下一个下降沿 (LP、XT 或 HS 模式)。
7. 系统时钟切换到外部时钟源。

PIC12F683

3.7.3 检查双速时钟状态

检查 OSCCON 寄存器的 OSTS 位的状态可以确定单片机是运行在配置字寄存器 (CONFIG) 的 FOSC<2:0> 位定义的外部时钟源还是内部振荡器。

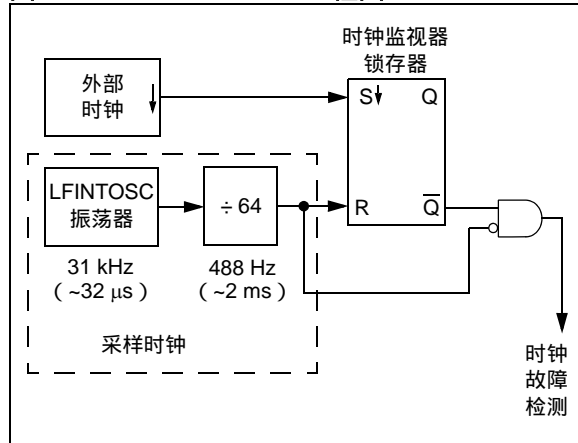
图 3-7 : 双速启动



3.8 故障保护时钟监视器

故障保护时钟监视器（FSCM）允许器件在发生外部振荡故障时继续运行。FSCM 可以检测振荡器起振定时器（OST）延时结束后的任何时刻发生的振荡器故障。通过将配置字寄存器（CONFIG）的 FCMEN 位置 1 使能 FSCM 功能。它适用于所有外部时钟选项（LP、XT、HS、EC、RC 和 RCIO 模式）。

图 3-8： FSCM 框图



3.8.1 故障保护检测

FSCM 模块通过比较外部振荡器和 FSCM 采样时钟来检测外部振荡器是否发生故障。采样时钟的频率为 LFINTOSC 频率的 64 分频比。见图 3-8。外部时钟锁存器锁存外部时钟的每一个下降沿。采样时钟则清除对采样时钟的每一个上升沿的锁存。在主时钟拉为低电平之前检测到采样时钟的一个完整半周期结束时，则表示发生了时钟故障。

3.8.2 故障保护的工作原理

当外部时钟出现故障时，FSCM 将内部时钟源用作器件时钟并且将 PIR1 寄存器的标志位 OSFIF 置 1。如果 PIE1 寄存器的 OSFIE 位也被置 1，则产生中断。器件固件于是可以采取步骤来降低由故障时钟引起的问题。除非器件固件成功地重新启动外部振荡器并切换回外部振荡器工作模式，否则系统时钟将继续使用内部时钟源。

FSCM 是否选择内部时钟源取决于 OSCCON 寄存器的 IRCF<2:0> 位的设置。这允许在故障发生之前配置内部振荡器。

3.8.3 清除故障保护条件

复位、执行 SLEEP 指令或将 OSCCON 寄存器的 SCS 位翻转都会清除故障保护条件。当 SCS 位翻转时，OST 重新启动。尽管 OST 仍在运行，但是器件继续使用 OSCCON 中选定的 INTOSC 作为系统时钟源。当 OST 延时结束时，故障保护条件被清零且器件使用外部时钟作为系统时钟源。OSFIF 标志位清零之前必须清除故障保护条件。

3.8.4 复位或从休眠状态唤醒

FSCM 旨在检测振荡器起振定时器（OST）延时结束后发生的振荡器故障。OST 用于从休眠状态唤醒后或者任何类型的复位之后。它不能用于 EC 或 RC 时钟模式下，所以复位和唤醒一结束，FSCM 立即开始时钟监视。当使能 FSCM 时，也使能了双速启动。因此，在 OST 运行时，器件总是执行程序代码。

注： 由于振荡器的起振时间范围很广，故障保护电路在振荡器起振期间（如在退出复位或休眠后）不工作。在一段适当的时间后，用户应检查 OSCCON 寄存器的 OSTSTS 位以校验振荡器起振和系统时钟切换是否已经成功完成。

PIC12F683

图 3-9 : FSCM 时序框图

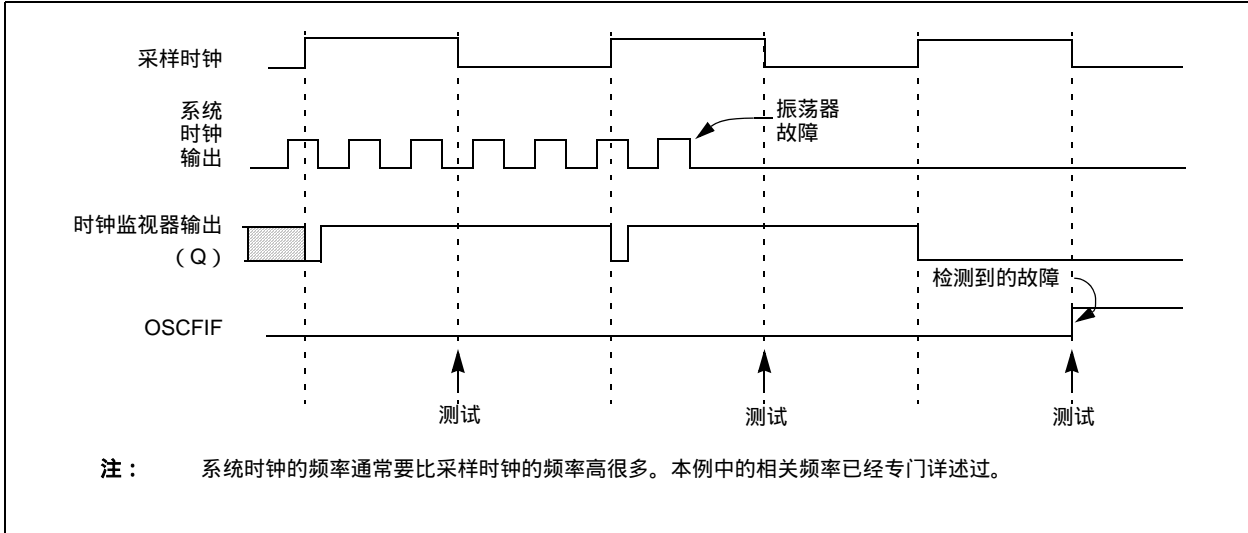


表 3-2 : 与时钟源相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值 ⁽¹⁾
CONFIG ⁽²⁾	CPD	CP	MCLRRE	PWRTÉ	WDTE	FOSC2	FOSC1	FOSC0	—	—
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000x
OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS	-110 x000	-110 x000
OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu
PIE1	EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE	000- 0000	000- 0000
PIR1	EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF	000- 0000	000- 0000

图注： x = 未知， u = 不变， - = 未实现单元（读为 0）。振荡器不使用阴影单元。

注 1： 正常工作期间其他（非上电延时）复位包括 MCLR 复位和看门狗定时器复位。

2： 寄存器所有位的操作方式请参见配置字寄存器（寄存器 12-1）。

4.0 GPIO 端口

此系列共有 6 个通用 I/O 引脚。根据使能的外设不同，有些（或所有）引脚不能作为通用 I/O。通常使能了一个外设后，相关的引脚就不能用作通用 I/O 引脚了。

4.1 GPIO 和 TRISIO 寄存器

GPIO 是 6 位宽的双向端口。它所对应的数据方向寄存器是 TRISIO。将 TRISIO 的一个位置 1 (= 1) 可以将相应的 GPIO 引脚配置为输入（即将对应的输出驱动器置于高阻模式）。清零 TRISIO 的一个位 (= 0) 可以将相应的 GPIO 引脚配置为输出（即将输出锁存器的内容从选定的引脚输出）。除 GP3 以外，它始终作为输入并且 TRISIO 位始终读为 1。例 4-2 说明了如何初始化 GPIO。

读 GPIO 寄存器读的是引脚的状态，而写该寄存器将会写入端口锁存器。所有写操作都是读 - 修改 - 写操作。

因此，写一个端口就意味着读该端口引脚的电平，修改读到的值，然后再将改好的值写入端口数据锁存器。当 MCLRE = 1 时，GP3 读为 0。

即使在 GPIO 引脚被用作模拟输入的时候，TRISIO 寄存器仍然控制 GPIO 引脚的方向。在用作模拟输入时，用户必须确保 TRISIO 寄存器中的位保持为置 1 状态。配置为模拟输入的 I/O 引脚始终读为 0。

注： 必须对 ANSEL 和 CMCON0 寄存器进行初始化，以将模拟通道配置为数字输入通道。配置为模拟输入的引脚将读为 0。

例 4-1： 初始化 GPIO

```
BANKSEL GPIO ;
CLRF GPIO ;Init GPIO
MOVLW 07h ;Set GP<2:0> to
MOVWF CMCON0 ;digital I/O
BANKSEL ANSEL ;
CLRF ANSEL ;digital I/O
MOVLW 0Ch ;Set GP<3:2> as inputs
MOVWF TRISIO ;and Set GP<5:4,1:0>
;as outputs
```

寄存器 4-1： GPIO：通用 I/O 寄存器

U-0	U-0	R/W-x	R/W-0	R-x	R/W-0	R/W-0	R/W-0
—	—	GP5	GP4	GP3	GP2	GP1	GP0
bit 7							bit 0

图注：

R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

bit 7-6 **未实现：** 读为 0

bit 5-0 **GP<5:0>：** GPIO I/O 引脚位
 1 = 端口引脚电压 > V_{IH}
 0 = 端口引脚电压 < V_{IL}

PIC12F683

寄存器 4-2 : TRISIO : GPIO 三态寄存器

U-0	U-0	R/W-1	R/W-1	R-1	R/W-1	R/W-1	R/W-1
—	—	TRISIO5 ^(2,3)	TRISIO4 ⁽²⁾	TRISIO3 ⁽¹⁾	TRISIO2	TRISIO1	TRISIO0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **未实现**：读为 0
 bit 5:4 **TRISIO<5:4>**：GPIO 三态控制位
 1 = GPIO 引脚配置为输入（三态）
 0 = GPIO 引脚配置为输出
 bit 3 **TRISIO<3>**：GPIO 三态控制位
 仅输入
 bit 2:0 **TRISIO<2:0>**：GPIO 三态控制位
 1 = GPIO 引脚配置为输入（三态）
 0 = GPIO 引脚配置为输出

注 1： TRISIO<3> 始终读为 1。
 2： TRISIO<5:4> 在 XT、HS 和 LP 振荡模式下始终读为 1。
 3： TRISIO<5> 在 RC、RCIO 和 EC 振荡模式下始终读为 1。

4.2 引脚的其他功能

PIC12F683 上的每个 GPIO 引脚都有电平变化中断和弱上拉功能。GP0 具有超低功耗唤醒功能。后面三章将介绍这些功能。

4.2.1 ANSEL 寄存器

ANSEL 寄存器用于配置 I/O 引脚为模拟输入模式，将 ANSEL 置为适当的高位将使引脚上的所有数字读为 0 且允许引脚上的模拟功能正确工作。

ANSEL 位的状态不影响数字输出功能。执行 TRIS 清零和 ANSEL 置 1 操作的引脚仍可作为数字输出使用，但是输入模式会变成模拟输入模式。这样当在受影响的端口上执行读 - 修改 - 写操作时会导致出现不希望发生的行为。

4.2.2 弱上拉

除了 GP3，每个 GPIO 引脚都有各自的可配置内部弱上拉电路。控制位 WPUx 使能或禁止每个弱上拉。请参见寄存器 4-3。当端口引脚配置为输出时，每个弱上拉电路会自动切断。在上电复位时，上拉被选项寄存器的 GPPU 位禁止。当 GP3 被配置为 MCLR 时，自动使能弱上拉；当 GP3 被配置为 I/O 引脚时，自动禁止弱上拉。无法使用软件对 MCLR 上拉进行控制。

4.2.3 电平变化中断

每个 GPIO 引脚都可以单独配置为电平变化中断引脚。控制位 IOCx 用于使能或禁止每个引脚的电平变化中断功能。请参见寄存器 4-5。上电复位时禁止引脚的电平变化中断功能。

对于已使能电平变化中断的引脚，将该引脚上的值与上次读 GPIO 时锁存的旧值进行比较。将与上次读操作“不匹配”的所有输出进行逻辑或运算，可将 INTCON 寄存器中的 GPIO 电平变化中断标志位 (GPIF) 置 1 (寄存器 2-3)。

该中断可将器件从休眠模式下唤醒。用户可在中断服务程序的使用以下方式清除中断：

- 对 GPIO 执行读或写操作。这将结束引脚电平不匹配条件，然后，
- 将标志位 GPIF 清零。

电平不匹配的条件会持续地将 GPIF 标志位置 1。读 GPIO 将结束这种不匹配条件，并允许 GPIF 标志位清零。锁存器将保持最后一次读取的值不受 MCLR 或欠压复位的影响。在这些复位之后，如果出现电平不匹配，GPIF 标志位将重新被置 1。

注： 如果在执行任何 GPIO 操作时，I/O 引脚的电平发生变化，则 GPIF 中断标志位不会被置 1。

寄存器 4-3 : ANSEL : 模拟选择寄存器

U-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-1	R/W-1
—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0
bit 7							bit 0

图注 :

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

bit 7 **未实现** : 读为 0

bit 6-4 **ADCS<2:0>** : A/D 转换时钟选择位
 000 = FOSC/2
 001 = FOSC/8
 010 = FOSC/32
 x11 = FRC (时钟源来自专用内部振荡器 , 频率最高可达 500 kHz)
 100 = FOSC/4
 101 = FOSC/16
 110 = FOSC/64

bit 3-0 **ANS<3:0>** : 模拟选择位
 在引脚 AN<3:0> 上的模拟或数字功能间选择对应的模拟方式。
 1 = 模拟输入。引脚分配为模拟输入引脚⁽¹⁾。
 0 = 数字 I/O。引脚分配为端口引脚或者特殊功能引脚。

注 1 : 将引脚设置为模拟输入可自动禁止数字输入电路、弱上拉和电平变化中断, 如果有的话。必须将相应的 TRIS 位置 1, 以允许外部控制引脚上的电压。

PIC12F683

寄存器 4-4 : WPU : 弱上拉寄存器

U-0	U-0	R/W-1	R/W-1	U-0	R/W-1	R/W-1	R/W-1
—	—	WPU5	WPU4	—	WPU2	WPU1	WPU0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **未实现**：读为 0
 bit 5-4 **WPU<5:4>**：弱上拉控制位
 1 = 使能上拉
 0 = 禁止上拉
 bit 3 **未实现**：读为 0
 bit 2-0 **WPU<2:0>**：弱上拉控制位
 1 = 使能上拉
 0 = 禁止上拉

- 注** 1：为了使能各个上拉必须使能全局 $\overline{\text{GPPU}}$ 。
 2：如果引脚处于输出模式（ $\text{TRISIO} = 0$ ），将自动禁止弱上拉。
 3：当配置字寄存器配置为 MCLR 时，使能 GP3 上拉；当配置字寄存器配置为 I/O 时，禁止 GP3 上拉。
 4：在 XT、LP 和 HS 模式下， $\text{WPU}<5:4>$ 始终读为 1。

寄存器 4-5 : IOC : 电平变化中断 GPIO 寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **未实现**：读为 0
 bit 5-0 **IOC<5:0>**：电平变化中断 GPIO 控制位
 1 = 允许电平变化中断
 0 = 禁止电平变化中断

- 注** 1：必须允许全局中断（ GIE ），才能允许各个中断。
 2：在 XT、HS 和 LP 振荡模式下， $\text{IOC}<5:4>$ 始终读为 0。

4.2.4 超低功耗唤醒

GP0 的超低功耗唤醒 (Ultra Low-Power Wake-up, ULPWU) 功能允许电压缓慢跌落, 从而可在不消耗额外电流的情况下, 产生 GP0 引脚的电平变化中断。通过将 PCON 寄存器的 ULPWUE 位置 1 选择这种模式。这会产生一个小的灌电流用于为 GP0 上的电容放电。

要使用这项功能, GP0 引脚需要配置为输出 1 以给电容充电、使能 GP0 的电平变化中断并且将 GP0 配置为输入。将 ULPWUE 位置 1 以开始放电, 同时执行 SLEEP 指令。当 GP0 上的电压降至 V_{IL} 以下时, 将产生一个中断, 从而唤醒器件。根据 INTCON 寄存器的 GIE 位状态的不同, 当发生中断事件时器件会跳转到中断向量 (0004h), 或执行下一条指令。更多信息, 请参见第 4.2.3 节“电平变化中断”和第 12.4.3 节“GPIO 中断”。

该功能提供了低功耗技术, 可周期性地唤醒休眠下的器件。延迟时间取决于 GP0 上 RC 电路的放电时间。要了解如何初始化超低功耗唤醒模块, 请参见例 4-2。

串联电阻提供了 GP0 引脚的过电流保护功能, 允许通过软件对延时进行校准 (见图 4-1)。可用定时器测量电容的充放电时间。然后调整充电时间以提供所需的中断延时。该技术可补偿温度、电压和元件精度所带来的影响。超低功耗唤醒外设还可以被配置为简单可编程低压检测设备或温度传感器。

注： 欲知更多信息, 请参见应用笔记 AN879, “Using the Microchip Ultra Low-Power Wake-up Module” (DS00879)。

例 4-2： 超低功耗唤醒初始化

```

BANKSEL CMCON0      ;
MOVLW   H'7'        ;Turn off
MOVWF   CMCON0      ;comparators
BANKSEL ANSEL       ;
BCF     ANSEL,0     ;RA0 to digital I/O
BCF     TRISA,0     ;Output high to
BANKSEL PORTA       ;
BSF     PORTA,0     ;charge capacitor
CALL   CapDelay    ;
BANKSEL PCON        ;
BSF     PCON,ULPWUE ;Enable ULP wake-up
BSF     IOCA,0     ;Select RA0 IOC
BSF     TRISA,0     ;RA0 to input
MOVLW   B'10001000' ;Enable interrupt
MOVWF   INTCON     ; and clear flag
SLEEP                                     ;Wait for IOC
NOP                                         ;
    
```

PIC12F683

4.2.5 引脚说明及框图

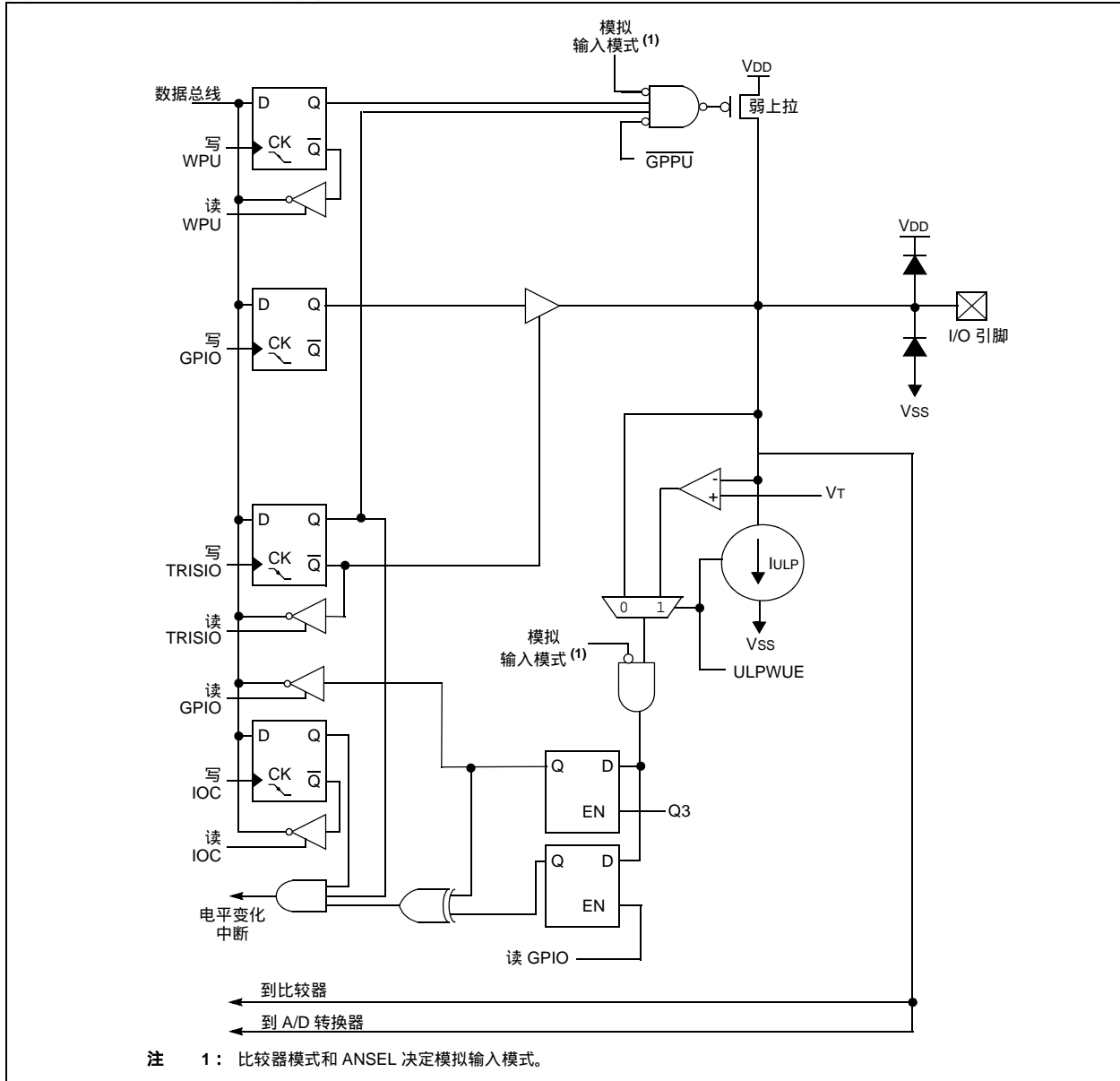
每个 GPIO 引脚都与其他功能复用。这里将简要地描述这些引脚和与它们复用的功能。欲知有关各个功能的特定信息，如比较器或 A/D 转换器，请参见此数据手册中的相应章节。

4.2.5.1 GP0/AN0/CIN+/ICSPDAT/ULPWU

图 4-1 是该引脚的框图。GP0 引脚可以被配置为以下功能之一：

- 通用 I/O
- ADC 的模拟输入
- 比较器的模拟输入
- 在线串行编程数据
- 超低功耗唤醒的模拟输入

图 4-1： GP0 框图

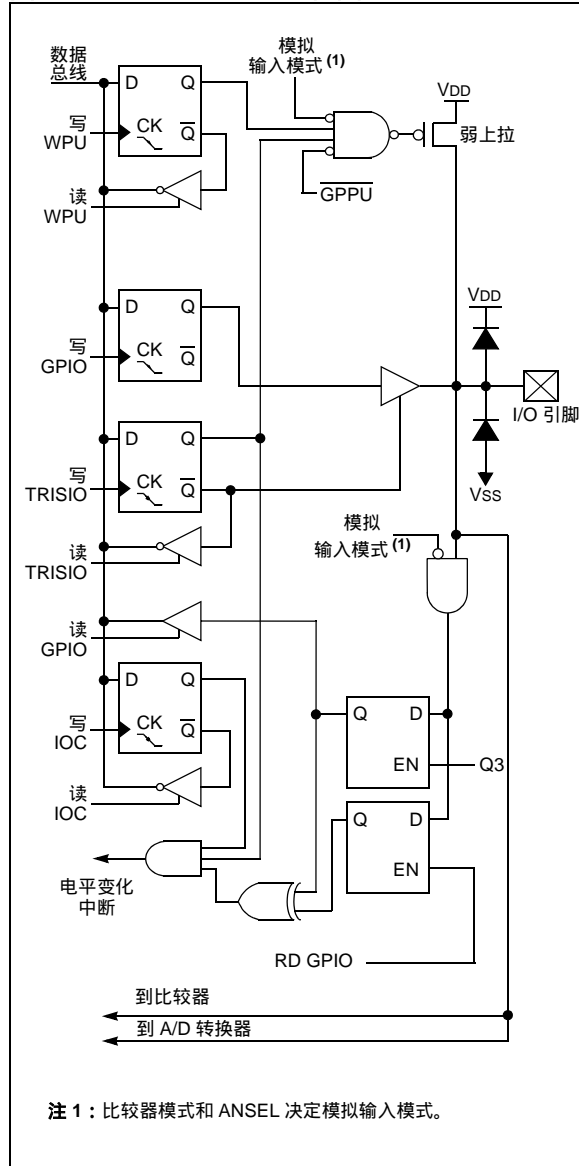


4.2.5.2 GP1/AN1/CIN-/VREF/ICSPCLK

图 4-2 是该引脚的框图。GP1 引脚可以被配置为以下功能之一：

- 通用 I/O
- ADC 的模拟输入
- 比较器的模拟输入
- ADC 的参考电压输入
- 在线串行编程时钟

图 4-2： GP1 框图

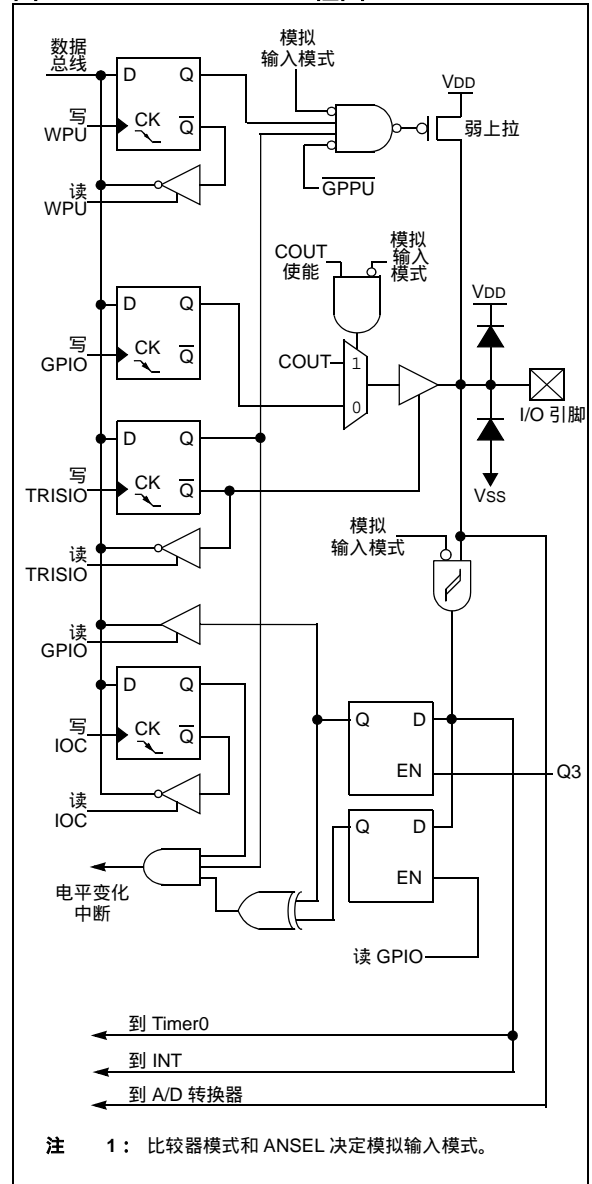


4.2.5.3 GP2/AN2/T0CKI/INT/COU/CCP1

图 4-3 是该引脚的框图。GP2 引脚可以被配置为以下功能之一：

- 通用 I/O
- ADC 的模拟输入
- Timer0 的时钟输入
- 外部边沿触发中断
- 比较器的数字输出
- CCP 的数字输入 / 输出（见第 11.0 节“捕捉 / 比较 / PWM (CCP) 模块”）。

图 4-3： GP2 框图



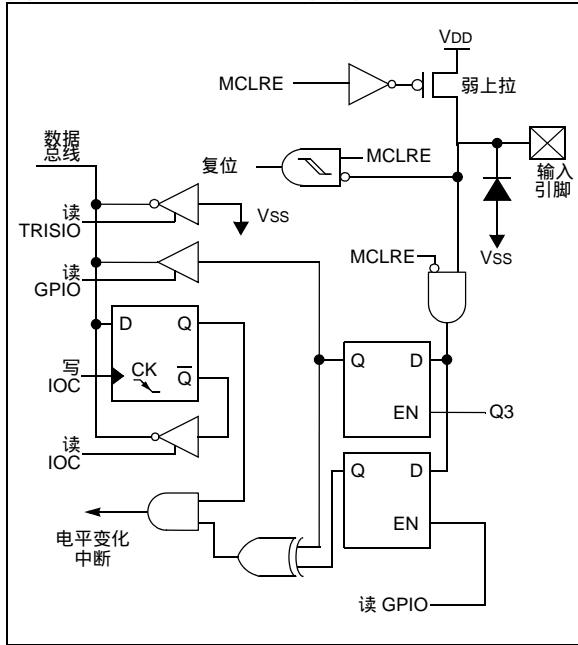
PIC12F683

4.2.5.4 GP3/MCLR/VPP

图 4-4 是该引脚的框图。GP3 引脚可以被配置为以下功能之一：

- 通用输入
- 带弱上拉的主复位

图 4-4： GP3 框图

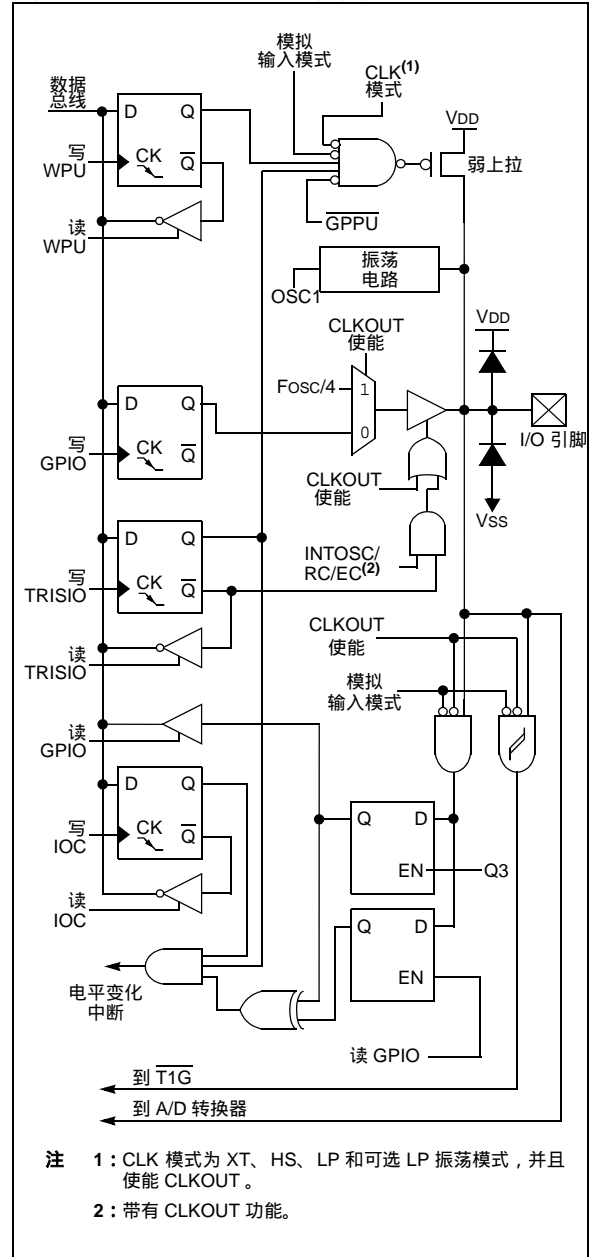


4.2.5.5 GP4/AN3/T1G/OSC2/CLKOUT

图 4-5 是该引脚的框图。GP4 引脚可以被配置为以下功能之一：

- 通用 I/O
- ADC 的模拟输入
- Timer1 的门控信号输入
- 连接晶振 / 谐振器
- 时钟输出

图 4-5： GP4 框图



4.2.5.6 GP5/T1CKI/OSC1/CLKIN

图 4-6 是该引脚的框图。GP5 引脚可以被配置为以下功能之一：

- 通用 I/O
- Timer1 的时钟输入
- 连接晶振 / 谐振器
- 时钟输入

图 4-6 : GP5 框图

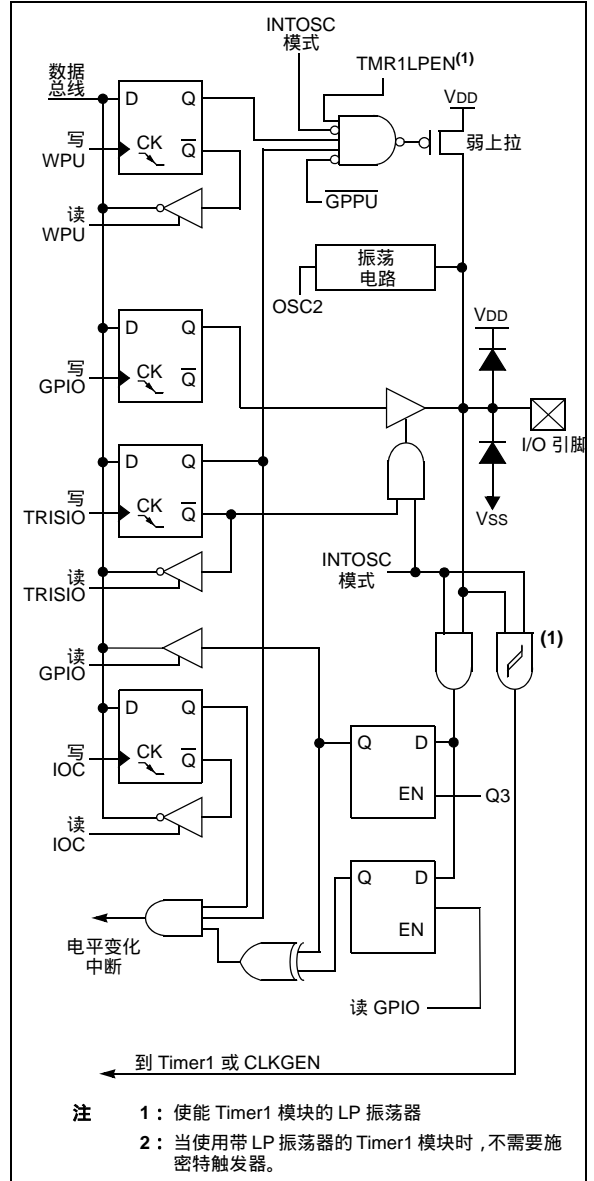


表 4-1 : 与 GPIO 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值
ANSEL	—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111	-000 1111
CCP1CON	—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
CMCON0	—	COUT	—	CINV	CIS	CM2	CM1	CM0	-0-0 0000	-0-0 0000
PCON	—	—	ULPWUE	SBOREN	—	—	POR	BOR	--01 --qq	--0u --uu
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000x
IOC	—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	--00 0000	--00 0000
OPTION_REG	GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--xx xxxx	--x0 x000
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	0000 0000
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111
WPU	—	—	WPU5	WPU4	—	WPU2	WPU1	WPU0	--11 -111	--11 -111

图注： x = 未知, u = 不变, - = 未实现, 读为 0。GPIO 不使用阴影单元。

PIC12F683

注：

5.0 TIMER0 模块

Timer0 模块是一个 8 位定时器 / 计数器，它具有如下特点：

- 8 位定时器 / 计数器 (TMR0)
- 8 位预分频器 (与看门狗定时器共享)
- 可编程的内部或外部时钟源
- 可编程的外部时钟的边沿选择
- 溢出中断

图 5-1 是 Timer0 模块的框图。

5.1 Timer0 工作原理

当用作定时器时，Timer0 模块可用作 8 位定时器或 8 位计数器。

5.1.1 8 位定时器模式

当用作定时器时，Timer0 模块在每个指令周期都会递增 (不带预分频器)。通过对选项寄存器的 T0CS 位清零可以选择定时器模式。

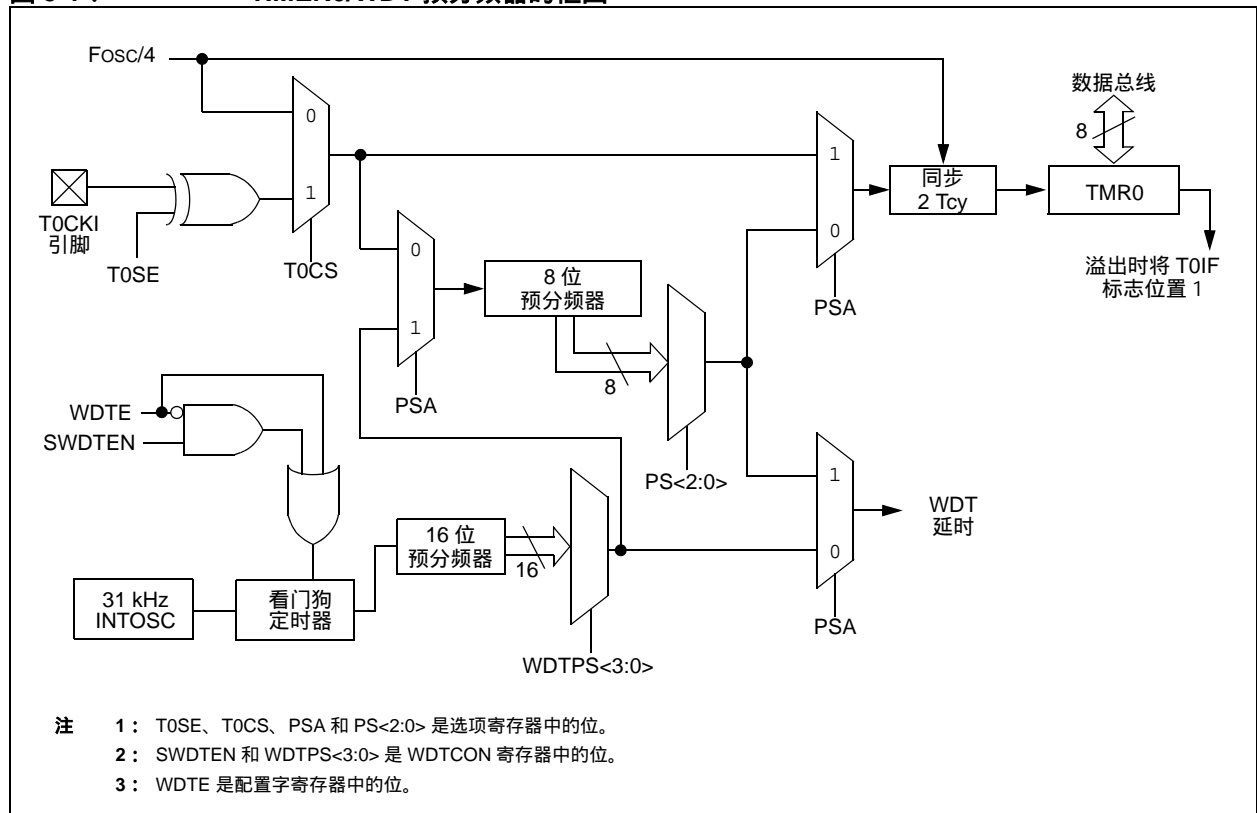
如果对 TMR0 执行写操作，则在接下来的两个指令周期，它都不会递增。

注： 考虑到对 TMR0 执行写操作时存在两个指令周期的延时，所以写入到 TMR0 寄存器的值是可以调整的。

5.1.2 8 位计数器模式

当用作计数器时，Timer0 模块将在每个 T0CKI 引脚的上升沿或下降沿递增。具体是上升沿还是下降沿由选项寄存器的 T0SE 位决定。将选项寄存器 T0CS 位置 1 可选择计数器模式。

图 5-1： TIMER0/WDT 预分频器的框图



5.1.3 软件可编程的预分频器

一个软件可编程的预分频器可与 Timer0 或者看门狗定时器 (WDT) 配合使用,但是不能同步使用。预分频器的分配由选项寄存器的 PSA 位控制。要将预分频器分配给 Timer0, 必须将 PSA 位清零。

有 8 个预分频选项可供 Timer0 模块使用, 其预分频范围为 1:2 至 1:256。预分频值可通过选项寄存器的 PSA<2:0> 位进行选择。为了 Timer0 模块的预分频值为 1:1, 预分频器必须分配给 WDT 模块。

该预分频器不能读写, 当将其分配给 Timer0 模块时, 所有对 TMR0 寄存器执行写操作的指令将清零预分频器。

当预分频器分配给 WDT 模块时, 执行 CLRWDT 指令将同时清零预分频器和 WDT。

5.1.3.1 预分频器在 Timer0 和 WDT 模块间切换

因为预分频器可分配给 Timer0 或 WDT, 所以在切换预分频器值的时候可能会产生不希望出现的器件复位。要将预分频器从分配给 Timer0 改为分配给 WDT 模块时, 必须执行如例 5-1 所示的指令序列。

例 5-1: 更改预分频器(TIMER0 → WDT)

```
BANKSEL TMR0          ;
CLRWDT                ;Clear WDT
CLRF TMR0             ;Clear TMR0 and
                    ;prescaler

BANKSEL OPTION_REG   ;
BSF OPTION_REG,PSA   ;Select WDT
CLRWDT                ;
                    ;
MOVLW b'11111000'    ;Mask prescaler
ANDWF OPTION_REG,W    ;bits
IORLW b'00000101'    ;Set WDT prescaler
MOVWF OPTION_REG      ;to 1:32
```

要将预分频器从分配给 WDT 改为分配给 TMR0 模块, 请执行下列指令序列, 如例 5-2 所示。

例 5-2: 更改预分频器 (WDT → TIMER0)

```
CLRWDT                ;Clear WDT and
                    ;prescaler

BANKSEL OPTION_REG   ;
MOVLW b'11110000'    ;Mask TMR0 select and
ANDWF OPTION_REG,W    ;prescaler bits
IORLW b'00000011'    ;Set prescale to 1:16
MOVWF OPTION_REG      ;
```

5.1.4 TIMER0 中断

当 TMR0 寄存器从 FFh 溢出至 00h 时, Timer0 将产生一个中断。TMR0 寄存器每次溢出时 INTCON 寄存器的 TOIF 中断标志位都被置 1, 与 Timer0 中断是否允许无关。

TOIF 位必须在软件中清零。将 INTCON 寄存器的 TOIE 位置 1 可允许 Timer0 中断。

注: Timer0 中断不能将处理器从休眠模式唤醒, 因为定时器在休眠模式下不工作。

5.1.5 TIMER0 与外部时钟一起使用

当 Timer0 处于计数器模式时, 可通过对内部相时钟的 Q2 和 Q4 周期的预分频比输出进行采样来同步 TOCKI 和 Timer0 寄存器。因此, 外部时钟源的高电平周期和低电平周期必须满足第 15.0 节“电气规范”。

寄存器 5-1 : OPTION_REG : 选项寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

图注 :

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知位

- bit 7 **$\overline{\text{GPPU}}$** : GPIO 上拉使能位
 1 = GPIO 上拉未使能
 0 = GPIO 上拉由 WPU 寄存器的个别端口锁存器的值使能
- bit 6 **INTEDG** : 中断边沿选择位
 1 = 中断在输入引脚的上升沿
 0 = 中断在输入引脚的下降沿
- bit 5 **T0CS** : Timer0 时钟源选择位
 1 = 来自 T0CKI 引脚上的时钟源
 0 = 内部指令周期时钟 (Fosc/4)
- bit 4 **T0SE** : Timer0 时钟边沿选择位
 1 = T0CKI 引脚上高到低转换递增
 0 = T0CKI 引脚上低到高转换递增
- bit 3 **PSA** : 预分频器分配位
 1 = 预分频器分配给 WDT
 0 = 预分频器分配给 Timer0 模块
- bit 2-0 **PS<2:0>** : 预分频器速率选择位

位值	TIMER0 比值	WDT 比值
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

注 1 : 专用的 16 位 WDT 后分频器可供使用。更多信息, 请参见第 12.6 节 “看门狗定时器 (WDT)”。

表 5-1 : TIMER0 相关寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值
TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000x
OPTION_REG	$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111

图注 : — = 未实现单元, 读为 0, u = 不变, x = 未知。 Timer0 不使用阴影单元。

PIC12F683

6.0 带门控的 TIMER1 模块

Timer1 模块是一个 16 位定时器 / 计数器。它具有以下特性：

- 16 位定时器 / 计数器对 (TMR1H:TMR1L)
- 可编程的内部或外部时钟源
- 3 位预分频器
- 可选 LP 振荡器
- 同步或异步操作
- 通过比较器或 T1G 引脚使能 Timer1 门控 (计数使能)
- 溢出中断
- 溢出时唤醒 (外部时钟, 异步模式)
- 特殊事件触发器 (带 CCP)
- 比较器输出同步到 Timer1 时钟

图 6-1 所示为 Timer1 模块的框图。

6.1 Timer1 工作模式

Timer1 模块是一个 16 位递增计数器, 可通过 TMR1H:TMR1L 对对其进行快速存取。对 TMR1H 或 TMR1L 执行写操作可直接更新该计数器。

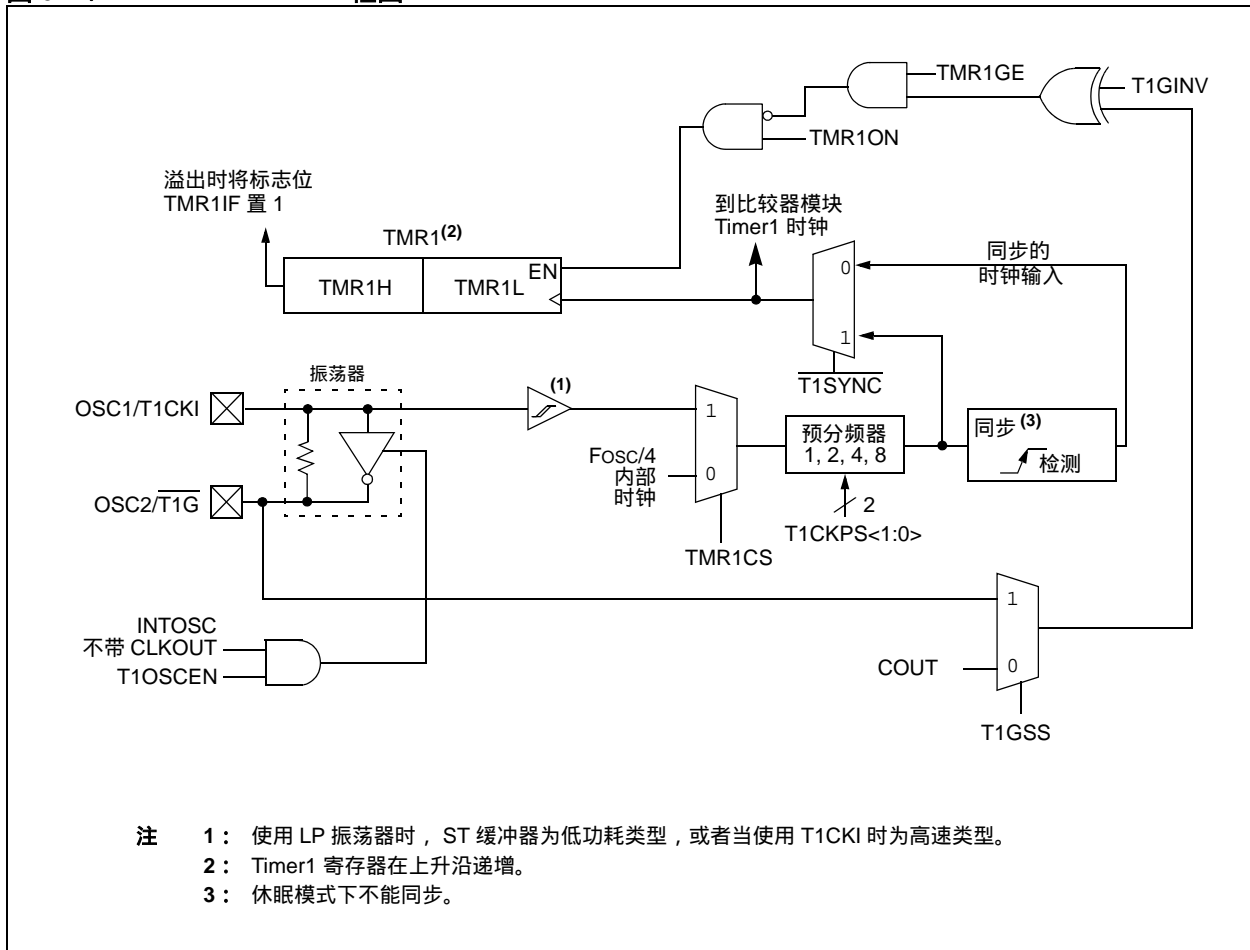
当使用内部时钟源时, Timer1 模块用作定时器, 当使用外部时钟源时, Timer1 模块可用作定时器或计数器。

6.2 时钟源的选择

T1CON 寄存器的 TMR1CS 位用于选择时钟源。当 TMR1CS = 0 时, 时钟源为 Fosc/4。当 MR1CS = 1 时, 时钟源为外部时钟源。

时钟源	TMR1CS
Fosc/4	0
T1CKI 引脚	1

图 6-1 : TIMER1 框图



6.2.1 内部时钟源

当选择内部时钟源时，TMR1H:TMR1L 这对寄存器将以 Timer1 预分频器确定的 Tcy 的倍数递增。

6.2.2 外部时钟源

当选择外部时钟源时，Timer1 模块可以用作定时器或者计数器。

当计数时，Timer1 在外部时钟输入 T1CKI 引脚的上升沿上递增。另外，计数器模式可以与单片机系统时钟同步或者异步运行。

如果需要外部时钟振荡器（且单片机使用不带 CLKOUT 的 INTOSC），Timer1 可以使用 LP 振荡器作为时钟源。

注： 在计数器模式下，必须先经过一个下降沿，计数器才可以在随后的上升沿进行第一次递增。

6.3 Timer1 预分频器

Timer1 具有四个预分频比选项，允许对时钟输入进行 1、2、4 或 8 分频。T1CON 寄存器的 T1CKPS 位用于对预分频计数器进行控制。不能直接对预分频计数器进行读写操作；但是，通过写入 TMR1H 或 TMR1L 可清零预分频计数器。

6.4 Timer1 振荡器

在引脚 OSC1（输入）和 OSC2（放大器输出）之间内建了一个低功耗、工作频率为 32.768 kHz 的晶体振荡器电路。通过将 T1CON 寄存器的 T1OSCEN 控制位置 1 可启用该振荡器。它在休眠模式下可继续运行。

Timer1 振荡器与系统 LP 振荡器共享。因此，只有在主系统时钟来自内部振荡器或者处于 LP 振荡器模式的情况下，Timer1 才可以使用此模式。用户必须提供软件延时来确保振荡器正确起振。

当使能 Timer1 振荡器时，TRISIO<5:4> 位被置 1。GP5 和 GP4 位读为 0，且 TRISIO5 和 TRISIO4 位读为 1。

注： 在使用振荡器之前需要一段起振和稳定时间。因此，应该将 T1OSCEN 置 1 并在使能 Timer 1 之前有一段适当的延时。

6.5 在异步计数器模式下的 Timer1 工作原理

如果 T1CON 寄存器的控制位 $\overline{T1SYNC}$ 被置 1，外部时钟输入就不同步。定时器继续进行与内部相位时钟异步的递增。在休眠状态下定时器仍将继续运行，并在溢出时产生中断，从而唤醒处理器。但是，在用软件对定时器进行读/写操作时应该特别小心（见第 6.5.1 节“异步计数器模式下对 Timer1 的读写操作”）。

注： 当从同步操作切换为异步操作时，可能会错过一次递增。当从异步操作切换到同步操作时，可能会产生一个误递增。

6.5.1 异步计数器模式下对 TIMER1 的读写操作

当定时器采用外部异步时钟工作时，对 TMR1H 或 TMR1L 的读操作将确保有效（由硬件负责）。但是用户应注意，通过两个 8 位值来读取 16 位定时器本身就会产生问题，因为定时器可能在读操作之间产生溢出。

对于写操作，建议用户停止定时器后再写入需要的数值。当计数器正在递增时，向定时器的寄存器写入数据可能会产生写争用，从而在 TMR1H:TMR1L 这对寄存器中产生不可预测的值。

6.6 Timer1 门控

可用软件将 Timer1 门控信号源配置为 $\overline{T1G}$ 引脚或比较器的输出。这让器件可以直接使用 $\overline{T1G}$ 为外部事件定时或者使用比较器 2 为模拟事件定时。有关如何选择 Timer1 门控信号源的信息，请参见 CMCON1（寄存器 8-2）。此功能部件可以简化 D-S A/D 转换器的软件，也可以简化许多其他应用。欲知有关 D-S A/D 转换器的更多信息，请访问 Microchip 网站（www.microchip.com）。

注： 必须将 T1CON 寄存器的 TMR1GE 位置 1 以使用 $\overline{T1G}$ 或 COUT 作为 Timer1 的门控信号源。欲知有关选择 Timer1 门控信号源的更多信息，请参见寄存器 8-2。

可使用 T1CON 寄存器的 T1GINV 位来设置 Timer1 门控信号的极性，门控信号可以来自 $\overline{T1G}$ 引脚也可以来自比较器 2 的输出。该位可将 Timer1 配置为对两个事件之间的高电平时间或低电平时间进行计时。

6.7 Timer1 中断

一对 Timer1 寄存器 (TMR1H:TMR1L) 递增到 FFFFh 后, 计满返回到 0000h。当 Timer1 计满返回时, PIR1 寄存器的 Timer1 中断标志位置 1。要允许在这种情况下产生中断, 用户应将以下位置 1:

- PIE1 寄存器的 Timer1 中断允许位
- INTCON 寄存器的 PEIE 位
- INTCON 寄存器的 GIE 位

在中断服务程序中将 TMR1IF 位清零可以清除中断。

注: 再次允许中断前, 应将 TMR1H:TMR1L 这对寄存器以及 TMR1IF 位清零。

6.8 休眠模式下的 Timer1 工作原理

只有设置为异步计数器模式时, Timer1 才可在休眠模式下工作。在该模式下, 可使用外部晶振或时钟源使计数器递增。通过如下步骤设置定时器以唤醒器件:

- T1CON 寄存器的 TMR1ON 必须被置 1
- PIE1 寄存器的 TMR1IE 位必须被置 1
- INTCON 寄存器的 PEIE 位必须被置 1

器件在溢出时被唤醒并且执行下一条指令。如果 INTCON 寄存器的 GIE 位被置 1, 器件将调用中断服务程序 (0004h)。

6.9 CCP 特殊事件触发器

如果 CCP 配置用来触发特殊事件, 触发器将清零 TMR1H:TMR1L 这对寄存器。这类特殊事件不会产生 Timer1 中断。但是, CCP 模块仍可配置用来产生 CCP 中断。

在这种工作模式下, CCPR1H:CCPR1L 这对寄存器成为 Timer1 的有效周期寄存器。

应该将 Timer1 与 Fosc 同步以使用特殊事件触发器。Timer1 的异步工作模式将导致特殊事件触发器不能使用。

如果对 TMR1H 或 TMR1L 执行写操作满足 CCP 的特殊事件触发器的触发条件, 则该写操作优先触发。

更多信息, 请参见 *CCP 章节*。

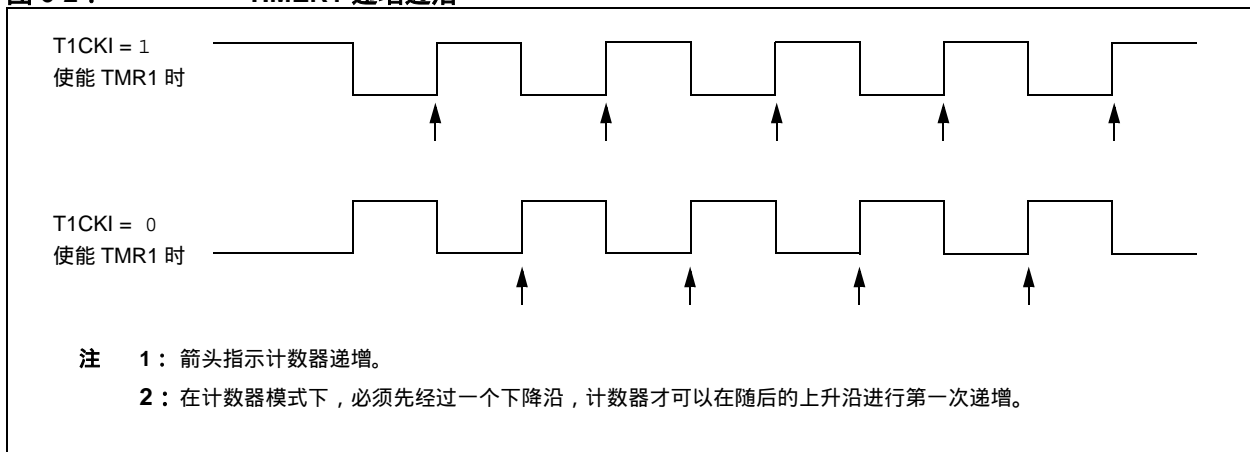
6.10 比较器同步

用来递增 Timer1 的时钟也可用来同步比较器输出。该功能可在比较器模块中使用。

当比较器用于输出 Timer1 门控信号时, 应该将比较器输出与 Timer1 同步。这可确保 Timer1 在比较器改变时不会错过递增。

更多信息, 请参见第 8.0 节“比较器模块”。

图 6-2: TIMER1 递增边沿



6.11 Timer1 控制寄存器

Timer1 控制寄存器 (T1CON) 用于控制 Timer1 和选择 Timer1 模块的不同功能, 如寄存器 6-1 所示。

寄存器 6-1 : T1CON : TIMER1 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
T1GINV ⁽¹⁾	TMR1GE ⁽²⁾	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON
bit 7							bit 0

图注 :

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知位

- bit 7 **T1GINV** : Timer1 门控信号极性位 ⁽¹⁾
 1 = Timer1 门控信号高电平有效 (门控信号高电平时 Timer1 计数)
 0 = Timer1 门控信号低电平有效 (门控信号低电平时 Timer1 计数)
- bit 6 **TMR1GE** : Timer1 门控使能位 ⁽²⁾
如果 TMR1ON = 0 :
 此位被忽略。
如果 TMR1ON = 1 :
 1 = 如果 Timer1 门控信号无效, 则使能 Timer1
 0 = 使能 Timer1
- bit 5-4 **T1CKPS<1:0>** : Timer1 输入时钟预分频比选择位
 11 = 1:8 预分频比
 10 = 1:4 预分频比
 01 = 1:2 预分频比
 00 = 1:1 预分频比
- bit 3 **T1OSCEN** : LP 振荡器使能控制位
如果单片机正在使用不带 CLKOUT 振荡器的 INTOSC :
 1 = 使能 LP 振荡器作为 Timer1 的时钟源
 0 = 关闭 LP 振荡器
否则 :
 此位被忽略。LP 振荡器被禁止。
- bit 2 **T1SYNC** : Timer1 外部时钟输入同步控制位
TMR1CS = 1 :
 1 = 不与外部时钟输入同步
 0 = 与外部时钟输入同步
TMR1CS = 0 :
 此位被忽略。Timer1 使用内部时钟作为时钟源。
- bit 1 **TMR1CS** : Timer1 时钟源选择位
 1 = 来自 T1CKI 引脚的外部时钟 (上升沿触发)
 0 = 内部时钟 (Fosc/4)
- bit 0 **TMR1ON** : Timer1 使能位
 1 = 使能 Timer1
 0 = 禁止 Timer1

注 **1 :** T1GINV 位可使 Timer1 门控信号的逻辑电平反相, 而与门控信号源无关。
2 : TMR1GE 位必须置 1 以便使用由 CMCON 寄存器的 T1GSS 位选择的 $\overline{T1G}$ 引脚或 COUT 作为 Timer1 的门控信号源。

PIC12F683

表 6-1 : 与 TIMER1 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值
CONFIG ⁽¹⁾	$\overline{\text{CPD}}$	$\overline{\text{CP}}$	MCLR $\overline{\text{E}}$	$\overline{\text{PWRTE}}$	WDTE	FOSC2	FOSC1	FOSC0	—	—
CMCON1	—	—	—	—	—	—	T1GSS	CMSYNC	---- --10	---- --10
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000x
PIE1	EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE	000- 0000	000- 0000
PIR1	EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF	000- 0000	000- 0000
TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	uuuu uuuu
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu

图注： x = 未知， u = 不变， - = 未实现，读为 0。Timer1 模块不使用阴影单元。

注 1： 有关所有寄存器位的操作信息，请参见配置字寄存器（寄存器 12-1）。

7.0 TIMER2 模块

Timer2 模块是 8 位定时器，它具有以下特性：

- 8 位定时器寄存器（TMR2）
- 8 位周期寄存器（PR2）
- TMR2 与 PR2 匹配中断
- 可软件编程的预分频器（分频比为 1:1、1:4 和 1:16）
- 可软件编程的后分频器（分频比为 1:1 至 1:16）

7.1 Timer2 工作原理

输入到 Timer2 模块的时钟为系统指令时钟 ($F_{osc}/4$)。该时钟也可输入到 Timer2 预分频器，其预分频比可以是 1:1、1:4 或 1:16。预分频器的输出接着可用于递增 TMR2 寄存器。

不断比较 TMR2 和 PR2 的值以确定它们何时匹配。TMR2 将从 00h 开始递增，直到它与 PR2 中的值匹配为止。发生匹配时，执行以下两个操作：

- TMR2 寄存器复位为 00h 以用于下一递增周期
- 递增 Timer2 后分频器

Timer2/PR2 比较器的匹配输出送入到 Timer2 后分频器中。该后分频器的分频比为 1:1 至 1:16。Timer2 后分频器的输出用来将 PIR1 寄存器的 TMR2IF 中断标志位置 1。

TMR2 和 PR2 寄存器都能够进行完全读写。任何复位都可使 TMR2 寄存器设置为 00h 且 PR2 寄存器设置为 FFh。

将 T2CON 寄存器的 TMR2ON 位置 1 可启动 Timer2。清零 TMR2ON 位可关闭 Timer2。

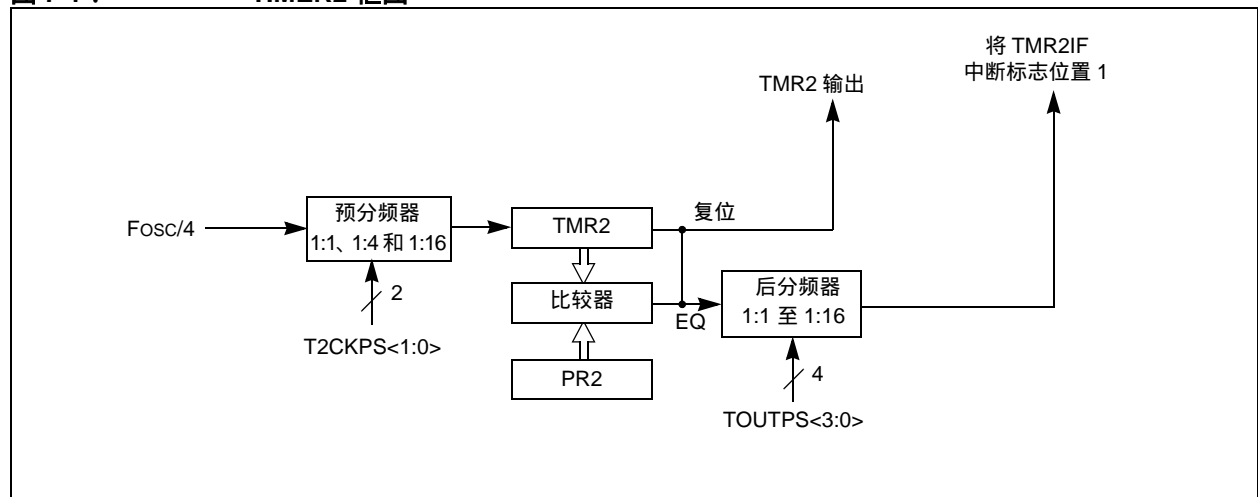
Timer2 预分频器由 T2CON 寄存器的 T2CKPS 位控制。而 Timer2 后分频器由 T2CON 寄存器的 TOUTPS 控制。

发生以下情况时将清零预分频器和后分频器的计数器：

- 对 TMR2 执行写操作
- 对 T2CON 执行写操作
- 任何方式的器件复位（上电复位、 \overline{MCLR} 复位、看门狗定时器复位或者欠压复位）

注： 写 T2CON 时 TMR2 不会清零。

图 7-1： TIMER2 框图



PIC12F683

寄存器 7-1 : T2CON : TIMER 2 控制寄存器

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知位

- bit 7 **未实现**：读为 0
- bit 6-3 **TOUTPS<3:0>**：Timer2 输出后分频比选择位
 - 0000 =1:1 后分频比
 - 0001 =1:2 后分频比
 - 0010 =1:3 后分频比
 - 0011 =1:4 后分频比
 - 0100 =1:5 后分频比
 - 0101 =1:6 后分频比
 - 0110 =1:7 后分频比
 - 0111 =1:8 后分频比
 - 1000 =1:9 后分频比
 - 1001 =1:10 后分频比
 - 1010 =1:11 后分频比
 - 1011 =1:12 后分频比
 - 1100 =1:13 后分频比
 - 1101 =1:14 后分频比
 - 1110 =1:15 后分频比
 - 1111 =1:16 后分频比
- bit 2 **TMR2ON**：Timer2 开启位
 - 1 = Timer2 开启
 - 0 = Timer2 关闭
- bit 1-0 **T2CKPS<1:0>**：Timer2 时钟预分频值选择位
 - 00 =预分频值为 1
 - 01 =预分频值为 4
 - 1x =预分频值为 16

表 7-1 : TIMER2 相关寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000x
PIE1	EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE	000- 0000	000- 0000
PIR1	EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF	000- 0000	000- 0000
PR2	Timer2 模块周期寄存器								1111 1111	1111 1111
TMR2	8 位 TMR2 寄存器的保持寄存器								0000 0000	0000 0000
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000

图注： x = 未知，u = 不变，- = 未实现（读为 0）。Timer2 模块不使用阴影单元。

8.0 比较器模块

比较器通过比较两个模拟电压并且提供其相对值的数字指示来连接模拟电路和数字电路。由于可无需执行程序就可提供模拟功能，因此比较器是非常有用的混合信号构建模块。模拟比较器模块包括以下特性：

- 多个比较器配置
- 比较器输出可在内部或外部使用
- 电平变化中断
- 可从休眠模式下唤醒
- 使能 Timer1 门控（计数使能）
- 输出与 Timer1 时钟输入同步
- 可编程的参考电压

8.1 比较器概述

图 8-1 显示了比较器以及模拟输入电平和数字输出之间的关系。当 V_{IN+} 上的模拟输入电压小于 V_{IN-} 上的模拟输入电压时，比较器输出数字低电平。当 V_{IN+} 上的模拟输入电压大于 V_{IN-} 上的模拟输入电压时，比较器输出数字高电平。

图 8-1：单比较器

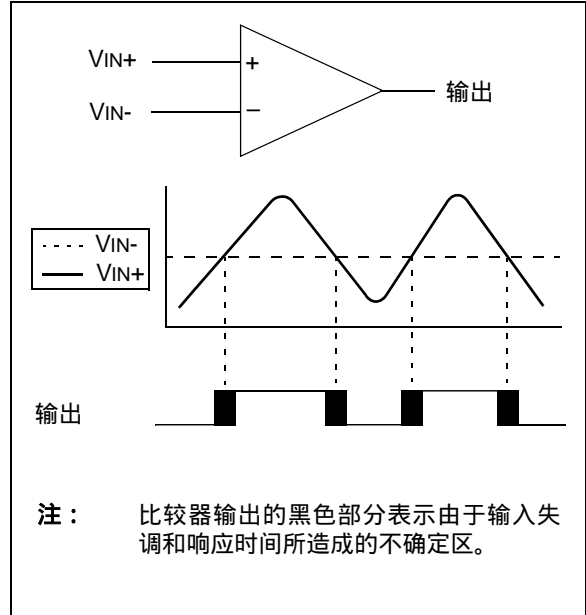
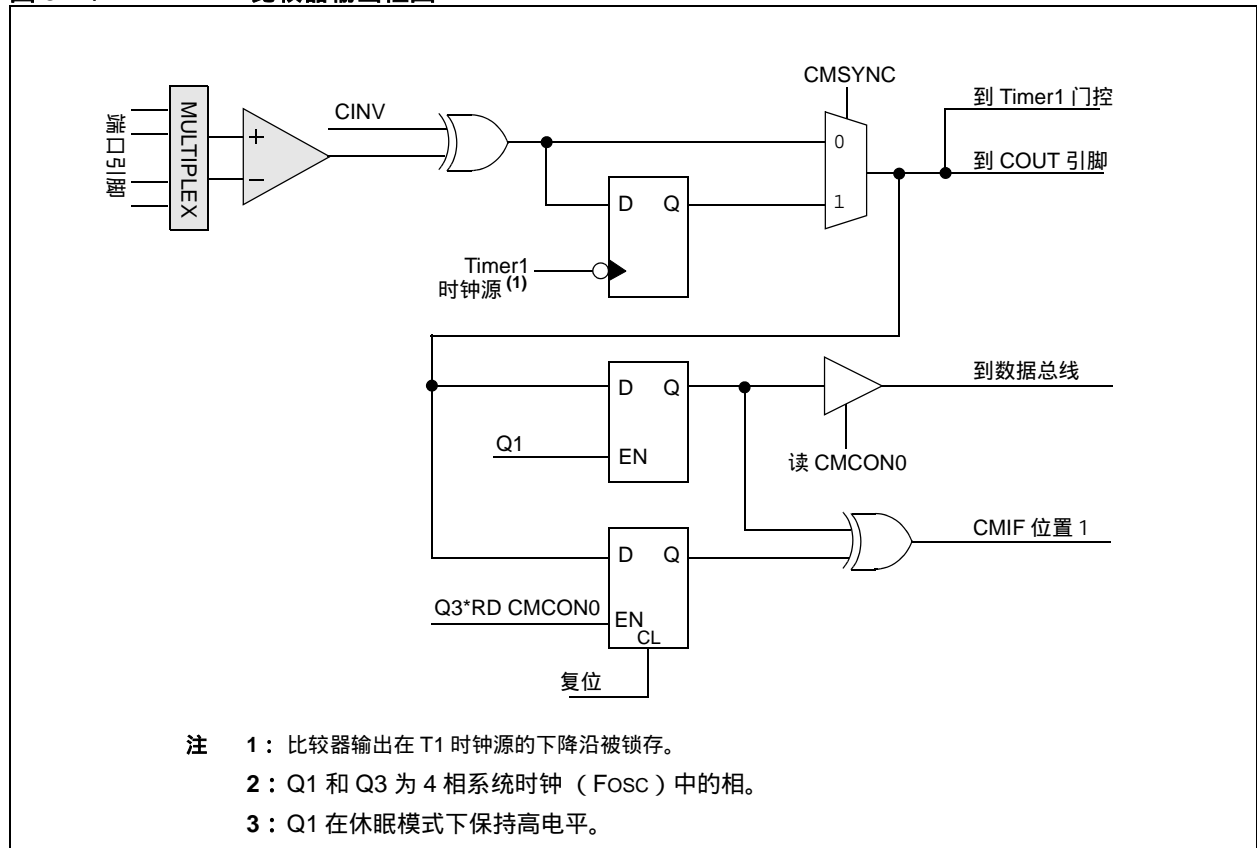


图 8-2：比较器输出框图



PIC12F683

8.2 模拟输入连接注意事项

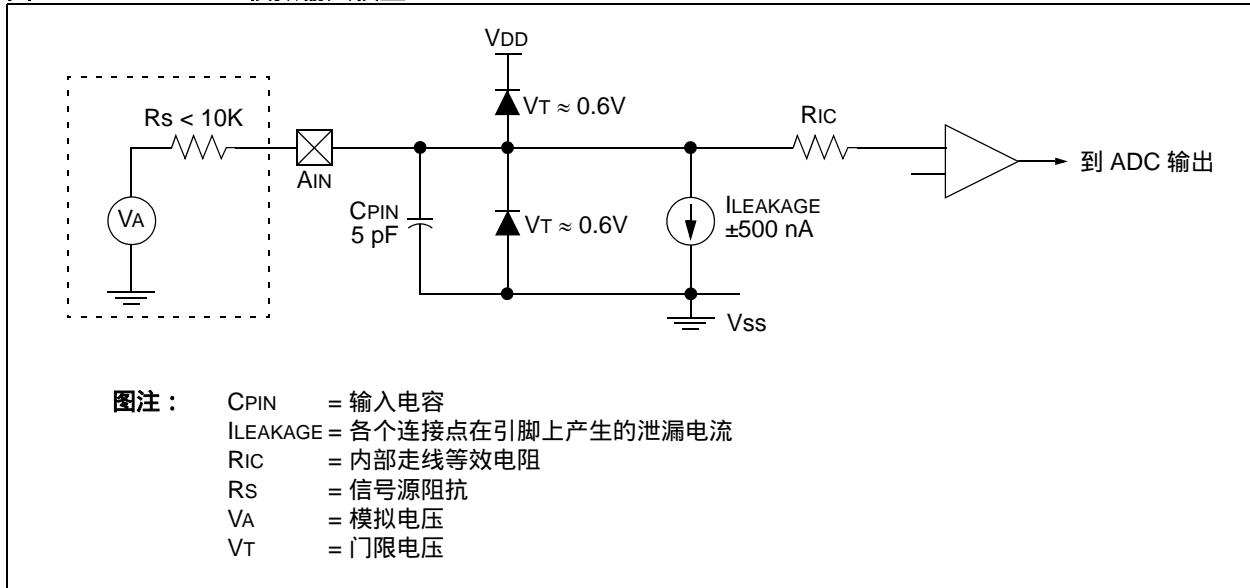
图 8-3 是一个简化的模拟输入电路。由于模拟引脚和数字输入端相连，因此它们与 V_{DD} 和 V_{SS} 之间接有反向偏置 ESD 保护二极管。因此模拟输入电压必须在 V_{SS} 和 V_{DD} 之间。如果任一方向上输入电压超出该范围 0.6V，其中一个二极管就会发生正向偏置从而使输入电压闭锁。

模拟信号源的最大阻抗的建议值为 10 k Ω 。连接到模拟输入引脚的任何外部元件（如电容器或齐纳二极管），应保证只有极小的泄漏电流。

注 1： 当读取端口寄存器时，所有配置为模拟输入的引脚都读为 0。配置为数字输入的引脚将根据输入规范对模拟输入信号进行相应的转换。

注 2： 模拟电平加在数字输入引脚上会使输入缓冲器的电流消耗超过规定值。

图 8-3： 模拟输入模型



8.3 比较器配置

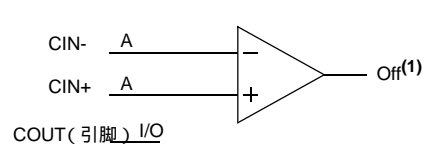
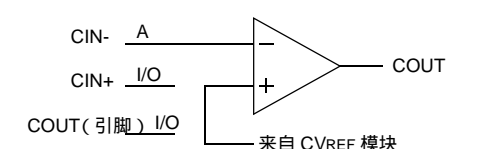
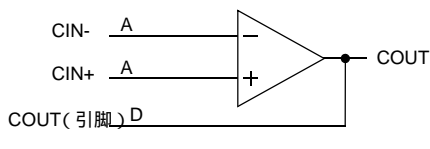
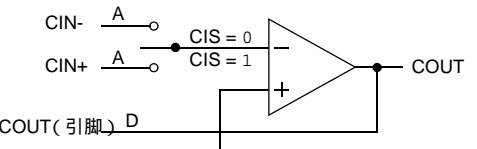
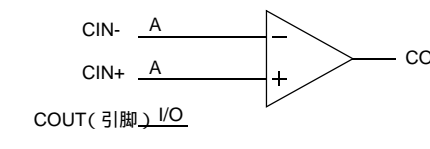
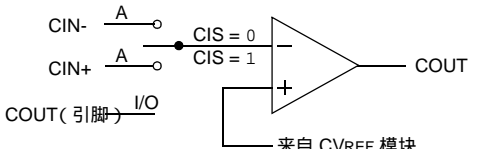
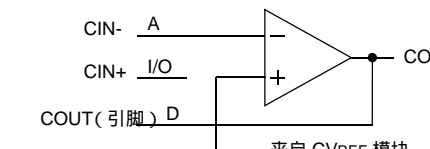
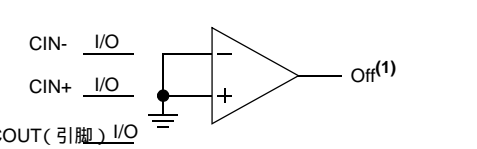
比较器共有8种工作模式。CMCON0寄存器的CM<2:0>位用于选择这些模式，如图8-4所示。

- 模拟功能 (A)：数字输入缓冲器被禁止。
- 数字功能 (D)：比较器数字输出，覆写端口功能
- 通用端口功能 (I/O)：与比较器无关

标记为“A”的端口引脚将读为0，与I/O引脚或I/O控制TRIS位的状态无关。用作模拟输入的引脚应该将相应的TRIS位置1，以禁止数字输出电平。标记为“D”的引脚应该将相应的TRIS位清零以使能数字输出电平。

注： 改变比较器模式的过程中应禁止比较器中断，以免产生误中断。

图 8-4： 比较器 I/O 工作模式

<p>比较器复位（上电复位默认值——低功耗） CM<2:0> = 000</p> 	<p>不带输出且具有内部参考电压的比较器 CM<2:0> = 100</p> 
<p>有输出的比较器 CM<2:0> = 001</p> 	<p>有输出且带有内部参考电压并且输入复用的比较器 CM<2:0> = 101</p> 
<p>不带输出的比较器 CM<2:0> = 010</p> 	<p>带有内部参考电压且输入复用的比较器 CM<2:0> = 110</p> 
<p>有输出且带有内部参考电压的比较器 CM<2:0> = 011</p> 	<p>比较器关闭（低功耗） CM<2:0> = 111</p> 
<p>图注： A = 模拟输入，端口始终读为 0 I/O = 通用端口 I/O</p>	
<p>注 1： 除非 CINV = 1，否则读为 0。</p>	
<p>CIS = 比较器输入开关位 (CMCON0<3>) D = 比较器数字输出</p>	

8.4 比较器控制

CMCON0 寄存器（寄存器 8-1）提供对以下比较器特性的快速存取：

- 模式选择
- 输出状态
- 输出极性
- 输入切换

8.4.1 比较器输出状态

比较器输出状态始终可以通过 CMCON0 的 COUT 位进行读取。比较器的输出也可以以下列模式直接输出到 COUT 引脚上：

- CM<2:0> = 001
- CM<2:0> = 011
- CM<2:0> = 101

8.4.2 比较器输出极性

反转比较器的输出极性在功能上相当于交换比较器输入。可通过将 CMCON0 寄存器的 CINV 位置 1 来反转比较器输出的极性。将极性不变比较器输出的 CINV 结果清零。表 8-1 显示了输出状态与输入条件和极性位的关系完整列表。

表 8-1： 输出状态 - 输入条件关系表

输入条件	CINV	COUT
VIN- > VIN+	0	0
VIN- < VIN+	0	1
VIN- > VIN+	1	1
VIN- < VIN+	1	0

注： COUT 涉及寄存器位和输出引脚。

8.4.3 比较器输入切换

可以下列模式在两个模拟引脚之间切换比较器的输入极性：

- CM<2:0> = 101
- CM<2:0> = 110

在上述模式中，引脚都保持模拟输入模式，与选择哪一个引脚作为输入引脚无关。CMCON0 寄存器的 CIS 位控制比较器输入切换。

8.5 比较器响应时间

在输入源更改或选定新的参考电压之后的一段时间内比较器的输出是不确定的。这段时间就是响应时间。比较器的响应时间与参考电压的设置时间是不同的。因此，在确定比较器输入更改的响应时间时，这两种响应时间都必须考虑在内。关于比较器和参考电压规范的更多详细信息，请参见第 15.0 节“电气规范”。

8.6 比较器中断的工作原理

当比较器的输出值发生变化时，比较器中断标志位被置 1。可通过由两个锁存器和一个异或门组成的不匹配电路（见图 8-2）来识别变化。当读 CMCON0 寄存器时，使用比较器输出电平更新一个锁存器。该锁存器保持该数据，直到下一次读 CMCON0 寄存器或者复位为止。不匹配电路的另外一个锁存器在每个 Q1 系统时钟更新。在 Q1 时钟周期，当第二个锁存器记录到比较器输出变化时，就发生不匹配条件。该不匹配条件将持续，并保持 PIR1 寄存器的 CMIF 位为真，直到读 CMCON0 寄存器或者比较器输出恢复到先前状态为止。

注： 对 CMCON0 寄存器的写操作也会清除不匹配条件，因为所有的写操作在写周期的开始都包括一个读操作。

软件需要保持比较器输出状态的信息，以确定当前输出是否发生变化。

PIR1 寄存器的 CMIF 位就是比较器的中断标志位。该位必须使用软件清零来复位。因为该寄存器也可置 1，所以可以启动模拟中断。

必须将 PIE1 寄存器的 CMIE 位和 INTCON 寄存器的 PEIE 位置 1 以允许比较器中断。只要清零这些位中的任何一位，尽管当有中断条件产生时 PIR1 寄存器的 CMIF 位仍会置 1，但中断却是禁止的。

用户可用以下方式在中断服务程序中清除该中断：

- a) 对 CMCON0 执行任何读或写操作。这将结束引脚电平不匹配状态。
- b) 将中断标志位 CMIF 清零。

持续的不匹配条件会一直将 CMIF 中断标志位置 1。读 CMCON0 寄存器将结束不匹配条件，并允许将 CMIF 标志位清零。

注： 如果在执行一个读操作（Q2 周期的开始）时，CMCON0 寄存器（COUT）的值发生了改变，那么 CMIF 中断标志位不会被置 1。

图 8-5： 不带 CMCON0 读操作的比较器中断时序

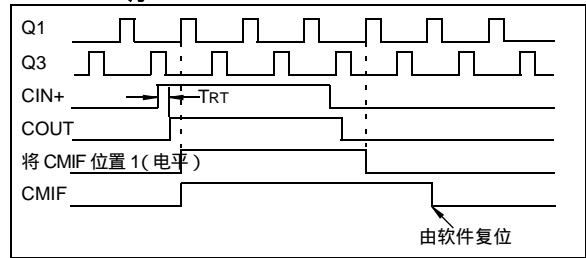
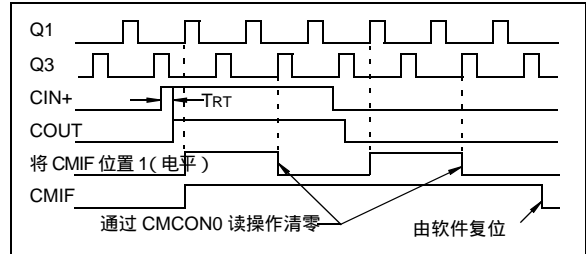


图 8-6： 带 CMCON0 读操作的比较器中断时序



- 注**
- 1： 如果在执行一个读操作（Q2 周期的开始）时，CMCON0 寄存器（COUT）的值发生了改变，那么 CMIF 中断标志位不会被置 1。
 - 2： 当比较器第一次使能时，比较器模块中的失调电路可能导致比较器的输出无效，直到该失调电路稳定为止。在使能比较器中断之前允许失调设置大约为 1 μ s 可清除不匹配条件且将中断标志位清零。

PIC12F683

8.7 休眠期间的工作原理

如果在进入休眠模式以前已使能了比较器，那么它在休眠期间继续保持工作。比较器消耗的额外电流如第 15.0 节“电气规范”所示。如果比较器不用来唤醒器件，在休眠模式下关闭比较器可将功耗降至最低。选择 CMCON0 寄存器的模式 $CM<2:0> = 000$ 或 $CM<2:0> = 111$ 可关闭比较器。

比较器输出的变化可将器件从休眠模式下唤醒。要使比较器能够将器件从休眠模式下唤醒，PIE1 寄存器的 CMIE 位和 INTCON 寄存器的 PEIE 位必须置 1。SLEEP 指令后的下一条指令在器件从休眠模式下唤醒后总是被执行。如果 INTCON 寄存器的 GIE 位也被置 1，器件则执行中断服务程序。

8.8 复位的影响

器件复位强制 CMCON0 和 CMCON1 寄存器为各自的复位状态。这将强制比较器模块进入比较器复位模式 ($CM<2:0> = 000$)。因此，禁止比较器可使所有的比较器输入都为模拟输出，以使电流消耗最小。

寄存器 8-1: CMCON0 : 比较器配置寄存器

U-0	R-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	COUT	—	CINV	CIS	CM2	CM1	CM0
bit 7							bit 0

图注:

R = 可读位
-n = 上电复位时的值
W = 可写位
1 = 置 1
U = 未实现位，读为 0
0 = 清零
x = 未知位

bit 7	未实现 ：读为 0
bit 6	COUT ：比较器输出位 当 $CINV = 0$ 时： 1 = $V_{IN+} > V_{IN-}$ 0 = $V_{IN+} < V_{IN-}$ 当 $CINV = 1$ 时： 1 = $V_{IN+} < V_{IN-}$ 0 = $V_{IN+} > V_{IN-}$
bit 5	未实现 ：读为 0
bit 4	CINV ：比较器输出极性反转开启位 1 = 输出极性反转 0 = 输出极性不反转
bit 3	CIS ：比较器输入切换位 当 $CM<2:0> = 110$ 或 101 ： 1 = CIN+ 连接到 V_{IN-} 引脚 0 = CIN- 连接到 V_{IN-} 引脚 当 $CM<2:0> = 0xx$ 或 100 或 111 ： CIS 不受影响。
bit 2-0	CM<2:0> ：比较器模式位（见图 8-5） 000 = CIN 引脚配置为模拟输入引脚，COUT 引脚配置为 I/O 输出引脚，比较器输出关闭。 001 = CIN 引脚配置为模拟输入引脚，COUT 引脚配置为比较器输出引脚。 010 = CIN 引脚配置为模拟输入引脚，COUT 引脚配置为 I/O 输出引脚，比较器输出在内部可用。 011 = CIN- 引脚配置为模拟输入引脚，CIN+ 引脚配置为 I/O 输出引脚，COUT 引脚配置为比较器输出引脚， CV_{REF} 的输入极性不反转。 100 = CIN- 引脚配置为模拟输入引脚，CIN+ 引脚配置为 I/O 输入引脚，COUT 引脚配置为 I/O 输出引脚，比较器输出在内部可用， CV_{REF} 的输入极性不反转。 101 = CIN 引脚配置为模拟输入引脚且复用，COUT 引脚配置为比较器输出引脚， CV_{REF} 的输入极性不反转 110 = CIN 引脚配置为模拟输入引脚且复用，COUT 引脚配置为 I/O 输出引脚，比较器输出在内部可用， CV_{REF} 的输入极性不反转。 111 = CIN 引脚配置为 I/O 输入引脚，COUT 引脚配置为 I/O 输出引脚，比较器输出被禁止，比较器关闭。

8.9 比较器门控 Timer1

本功能用于对模拟事件的持续时间或间隔定时。将 CMCON1 寄存器的 T1GSS 位清零可使 Timer1 能够基于比较器输出进行递增。这需要打开 Timer1 且使能门控。更多详细信息，请参见第 6.0 节“带门控的 Timer1 模块”

当比较器用作 Timer1 门控源时，建议将 CMSYNC 位置 1 以使比较器和 Timer1 同步。这可以确保在 Timer1 发生递增时比较器改变的情况下不会错过递增。

8.10 比较器输出与 Timer1 同步

通过将 CMCON1 寄存器的 CMSYNC 置 1 可使比较器输出与 Timer1 同步。比较器在使能时，其输出在 Timer1 时钟源的下降沿锁存。如果 Timer1 使用了预分频器，比较器在预分频功能后锁存。为了防止条件竞争，比较器输出在 Timer1 时钟源的下降沿锁存而 Timer1 在其时钟源的上升沿递增。更多信息请参见比较器框图（图 8-2）和 Timer1 框图（图 6-1）。

寄存器 8-2 : CMCON1 : 比较器配置寄存器

U-0	U-0	U-0	U-0	U-0	U-0	R/W-1	R/W-0
—	—	—	—	—	—	T1GSS	CMSYNC
bit 7						bit 0	

图注 :

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知位

bit 7-2 **未实现** : 读为 0

bit 1 **T1GSS** : Timer1 门控选择位 ⁽¹⁾
 1 = Timer 1 门控源来自 T1G 引脚（引脚应配置为数字输入引脚）
 0 = Timer 1 门控源来自比较器输出

bit 0 **CMSYNC** : 比较器输出同步位 ⁽²⁾
 1 = 输出与 Timer1 时钟的下降沿同步
 0 = 输出与 Timer1 时钟的下降沿异步

注 1 : 请参见第 6.6 节“Timer1 门控”。
注 2 : 请参见图 8-2。

PIC12F683

8.11 比较器参考电压

比较器参考电压模块为比较器提供内部产生的参考电压。以下特性可用：

- 独立于比较器工作
- 两个 16 级电压范围
- 输出钳位到 Vss
- 与 VDD 成正比

VRCON 寄存器（寄存器 8-3）控制参考电压模块，如图 8-7 所示。

8.11.1 独立工作

比较器参考电压与比较器配置无关。将 VRCON 寄存器的 VREN 位置 1 可使能参考电压。

8.11.2 输出电压选择

CVREF 参考电压有 2 路范围，每路范围都有 16 级。范围选择由 VRCON 寄存器的 VRR 位控制。使用 VRCON 寄存器的 VR<3:0> 位可设置 16 级。

CVREF 参考电压由以下公式确定：

公式 8-1： CVREF 输出电压

$$\begin{aligned}
 &VRR = 1 \text{ (低电平范围):} \\
 &\quad CVREF = (VR<3:0>/24) \times VDD \\
 &VRR = 0 \text{ (高电平范围):} \\
 &\quad CVREF = (VDD/4) + (VR<3:0> \times VDD/32)
 \end{aligned}$$

由于该模块的结构问题无法实现 Vss 到 VDD 的满幅。参见图 8-1。

8.11.3 输出钳位到 Vss

通过如下配置 VRCON，无需消耗功率就可将 CVREF 输出电压输入到 Vss 上：

- VREN = 0
- VRR = 1
- VR<3:0> = 0000

这使比较器可在不消耗额外的 CVREF 模块电流的情况下就可以检测到过零事件。

8.11.4 输出与 VDD 成正比

比较器参考电压由 VDD 导出，因此，CVREF 输出会随着 VDD 变化而变化。比较器参考电压的测试绝对精度详见第 15.0 节“电气规范”。

寄存器 8-3： VRCON：参考电压控制寄存器

R/W-0	U-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
VREN	—	VRR	—	VR3	VR2	VR1	VR0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知位

- bit 7 **VREN**：CVREF 使能位
 1 = CVREF 电路上电
 0 = CVREF 电路掉电，无 IDD 漏电流且 CVREF = Vss。
- bit 6 **未实现**：读为 0
- bit 5 **VRR**：CVREF 范围选择位
 1 = 低范围
 0 = 高范围
- bit 4 **未实现**：读为 0
- bit 3-0 **VR<3:0>**：CVREF 值选择 $0 \leq VR<3:0> \leq 15$
 当 VRR = 1：CVREF = (VR<3:0>/24) * VDD
 当 VRR = 0：CVREF = VDD/4 + (VR<3:0>/32) * VDD

图 8-7 : 比较器参考电压框图

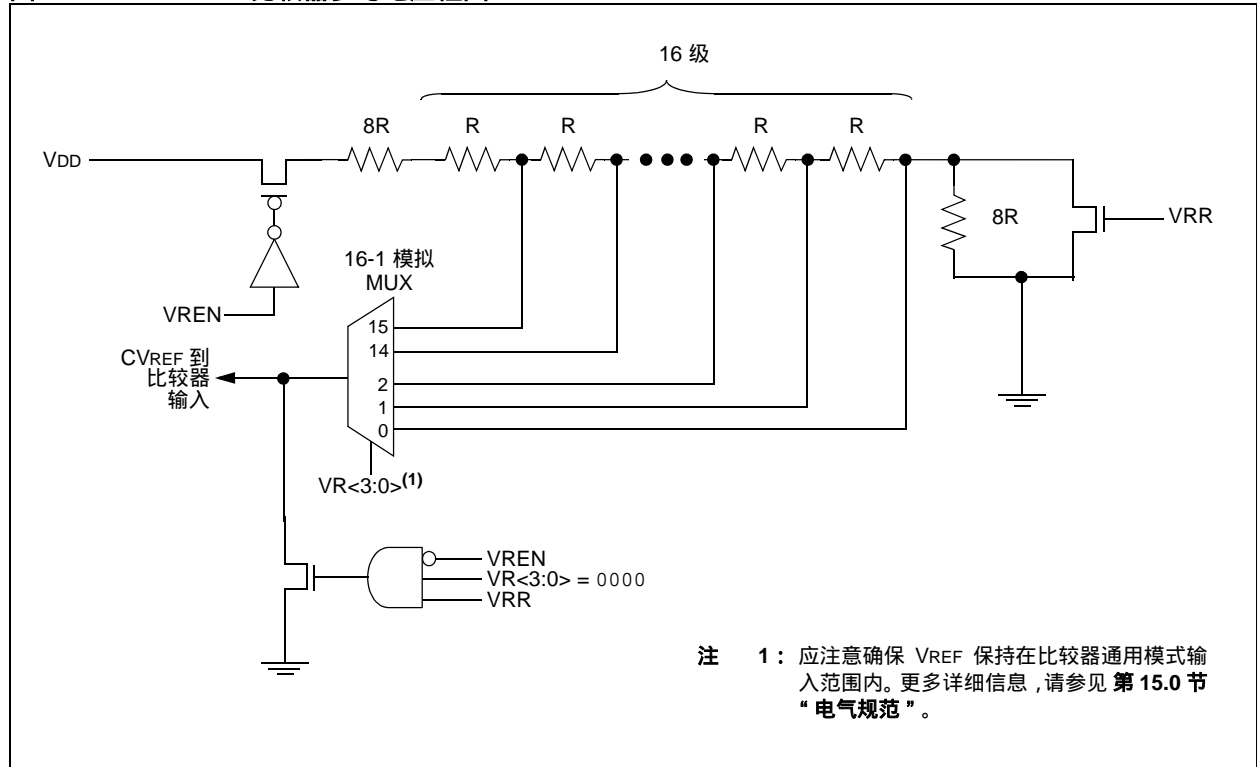


表 8-2 : 比较器和参考电压模块相关寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值
ANSEL	—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111	-000 1111
CMCON0	—	COUT	—	CINV	CIS	CM2	CM1	CM0	-0-0 0000	-0-0 0000
CMCON1	—	—	—	—	—	—	T1GSS	CMSYNC	---- --10	---- --10
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000x
PIE1	EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE	000- 0000	0000 0000
PIR1	EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF	000- 0000	000- 0000
GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--xx xxxx	--uu uuuu
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111
VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	-0-0 0000

图注: x = 未知值, u = 不变, - = 未实现, 读为 0。比较器不使用阴影单元。

PIC12F683

注：

9.0 模数转换器 (ADC) 模块

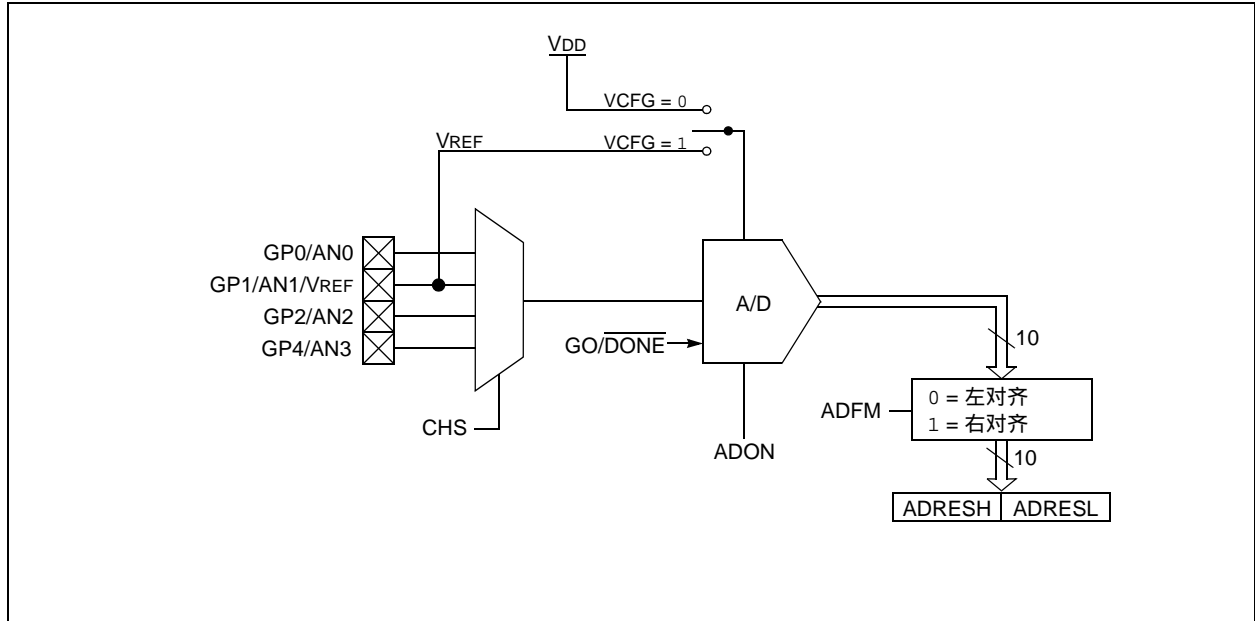
模数转换器 (Analog-to-Digital converter, ADC) 可以将模拟输入信号转换为表示该信号的一个 10 位二进制数。该器件使用与采样保持电路复用的模拟输入。采样保持电路的输出与模数转换器的输入相连。模数转换器采用逐次逼近法产生 10 位二进制结果, 并将转换结果存入 ADC 结果寄存器 (ADRESL 和 ADRESH)。

可用软件选择 ADC 参考电压为 V_{DD} 或者是外部参考电压引脚提供的电压。

ADC 可在转换完成时产生一个中断。这个中断可用于将器件从休眠模式下唤醒。

图 9-1 为 ADC 框图。

图 9-1 : ADC 框图



9.1 ADC 配置

配置和使用 ADC 时需考虑以下功能：

- GPIO 配置
- 通道选择
- ADC 参考电压选择
- ADC 转换时钟源
- 中断控制
- 输出结果的格式

9.1.2 通道选择

ADCON0 寄存器的 CHS 位决定哪一路通道将与采样保持电路相连。

当改变通道时, 在启动下一个转换之前需要一个延时。更多信息请参见第 9.2 节“ADC 工作原理”。

9.1.1 GPIO 配置

ADC 用于转换模拟信号和数字信号。当转换模拟信号时, 通过将相关的 TRIS 和 ANSEL 位置 1 来将 I/O 引脚配置为模拟输入引脚。更多信息请参见 GPIO 部分。

注： 在配置为数字输入的引脚上施加模拟电压可能导致输入缓冲器出现过电流。

PIC12F683

9.1.3 ADC 参考电压

由 ADCON0 寄存器的 VCFG 位控制参考正电压。参考正电压可以是 VDD 或外部电压源。参考负电压始终与参考地相连。

9.1.4 转换时钟

使用软件通过 ANSEL 寄存器的 ADCS 位可选择转换时钟源。有以下 7 种时钟频率可供选择：

- Fosc/2
- Fosc/4
- Fosc/8
- Fosc/16
- Fosc/32
- Fosc/64
- FRC (专用内部振荡器)

完成一位转换的时间定义为 TAD。一个完全的 10 位转换需要 11 个 TAD 周期，如图 9-2 所示。

为了实现正确的转换，必须在合适的 TAD 规范范围内。更多 A/D 转换要求的信息，请参见第 15.0 节“电气规范”。表 9-1 给出了适当的 ADC 时钟选择示例。

注： 除非使用 FRC，否则系统时钟频率的任何更改都会改变 ADC 时钟频率，它可能对 ADC 结果产生不利影响。

表 9-1： ADC 时钟周期 (TAD) - 器件工作频率关系表 (VDD ≥ 3.0V)

ADC 时钟周期 (TAD)		器件频率 (Fosc)			
ADC 时钟源	ADCS<2:0>	20 MHz	8 MHz	4 MHz	1 MHz
Fosc/2	000	100 ns ⁽²⁾	250 ns ⁽²⁾	500 ns ⁽²⁾	2.0 μs
Fosc/4	100	200 ns ⁽²⁾	500 ns ⁽²⁾	1.0 μs ⁽²⁾	4.0 μs
Fosc/8	001	400 ns ⁽²⁾	1.0 μs ⁽²⁾	2.0 μs	8.0 μs ⁽³⁾
Fosc/16	101	800 ns ⁽²⁾	2.0 μs	4.0 μs	16.0 μs ⁽³⁾
Fosc/32	010	1.6 μs	4.0 μs	8.0 μs ⁽³⁾	32.0 μs ⁽³⁾
Fosc/64	110	3.2 μs	8.0 μs ⁽³⁾	16.0 μs ⁽³⁾	64.0 μs ⁽³⁾
FRC	x11	2-6 μs ^(1,4)	2-6 μs ^(1,4)	2-6 μs ^(1,4)	2-6 μs ^(1,4)

图注： 建议不要使用阴影单元内的值。

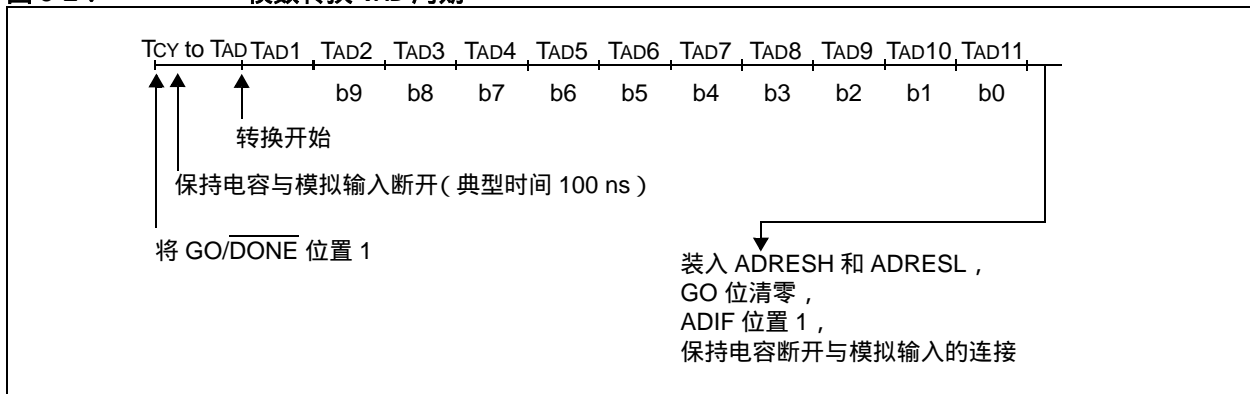
注 1： 对于 VDD > 3.0V 的情况，FRC 时钟源的典型 TAD 时间为 4 μs。

注 2： 这些值均违反了最小 TAD 时间要求。

注 3： 为了加快转换速度，建议选用别的时钟源。

注 4： 当器件的工作频率大于 1 MHz 时，仅当在休眠期间进行转换时才建议使用 FRC 时钟源。

图 9-2： 模数转换 TAD 周期



9.1.5 中断

ADC模块允许模数转换完成时产生中断。ADC中断标志位是PIR1寄存器的ADIF位。ADC中断允许位是PIE1寄存器中的ADIE位。必须用软件将ADIF位清零。

注： 每个转换完成时都要将ADIF位置1，与ADC中断是否使能无关。

器件在工作时或休眠模式下都可以产生中断。如果器件处于休眠模式下，中断将唤醒器件。从休眠状态唤醒时，总是执行SLEEP指令后的下一条指令。如果用户试图从休眠模式下唤醒且恢复在线代码执行的话，必须禁止全局中断。如果允许全局中断，执行将切换到中断服务程序。

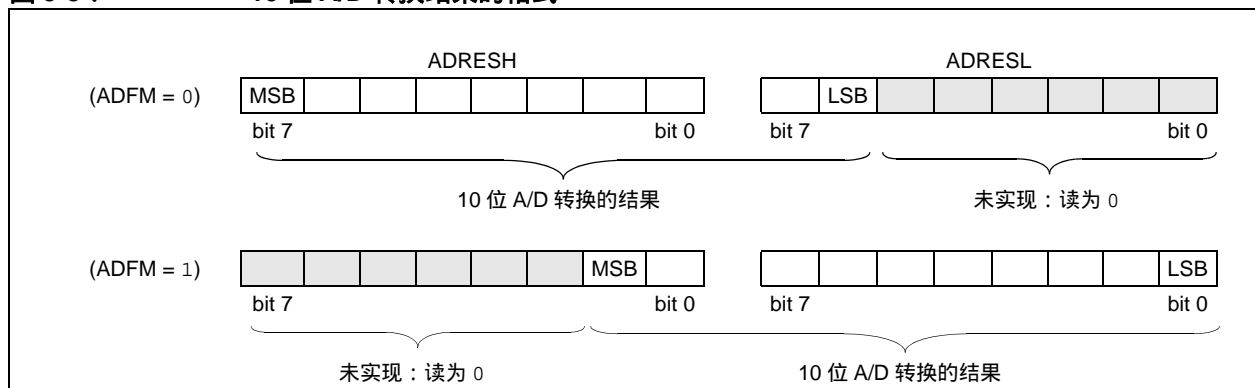
更多信息，请参见第12.4节“中断”。

9.1.6 输出结果的格式

10位A/D转换结果可以两种格式提供：左对齐或右对齐。由ADCON0寄存器的ADFM位控制输出格式。

图9-3显示了两种输出格式。

图 9-3： 10 位 A/D 转换结果的格式



9.2 ADC 工作原理

9.2.1 启动转换

要使能ADC模块，必须将ADCON0寄存器的ADON位置1。将ADCON0寄存器的GO/DONE位置1可启动模数转换。

注： 不能使用打开ADC的那条指令将GO/DONE位置1。请参见第9.2.6节“A/D转换步骤”。

9.2.2 转换完成

当转换完成时，ADC模块将：

- 清零GO/DONE位
- 将ADIF标志位置1
- 使用新的转换结果更新ADRESH:ADRESL寄存器

9.2.3 转换中止

如果转换必须在完成之前中止，使用软件可将GO/DONE位清零。ADRESH:ADRESL不会使用尚未完成的模数转换采样进行更新。相反，ADRESH:ADRESL这对寄存器仍将保持上次转换结果的值。另外，在初始化下一个采样之前需要等待2个TAD延时。延时结束之后，可自动开始对选定的通道进行输入采样。

注： 器件复位将强制所有寄存器进入复位状态。因此，ADC模块被关闭且任何正在进行的转换都被中止。

9.2.4 ADC 在休眠模式下的工作原理

ADC 模块可在休眠模式下运行。此时要求将 ADC 时钟源设置为 FRC 模式。当选用 FRC 时钟源时，ADC 会等待一个额外的指令周期后才开始转换。这就允许执行 SLEEP 指令，从而消除转换中大多数的开关噪声。如果允许 ADC 中断，当转换完成时器件将从休眠模式下唤醒。如果 ADC 中断被禁止，尽管 ADON 位保持置 1，转换完成后 ADC 模块将被关闭。

当 ADC 时钟源为 FRC 以外的其它模式时，尽管 ADON 位保持置 1，执行 SLEEP 指令可导致当前转换中止且 ADC 模块关闭。

9.2.5 特殊事件触发器

CCP 特殊时间触发器允许 ADC 测量时无需软件干预。当满足触发条件时，硬件将 GO/DONE 位置 1 且 Timer1 计数器复位为零。

使用特殊事件触发器不能确保正确的 ADC 时序。用户需确保满足 ADC 时序要求。

更多信息，请参见第 11.0 节“捕捉/比较/PWM (CCP) 模块”。

9.2.6 A/D 转换步骤

以下为使用 ADC 执行模数转换的步骤：

1. 配置 GPIO 端口：
 - 禁止引脚输出驱动器（见 TRIS 寄存器）
 - 配置引脚为模拟输入引脚
2. 配置 ADC 模块：
 - 选择 ADC 转换时钟
 - 配置参考电压
 - 选择 ADC 输入通道
 - 选择输出结果的格式
 - 打开 ADC 模块
3. 配置 ADC 中断（可选）：
 - 将 ADC 中断标志位清零
 - 允许 ADC 中断
 - 允许外设中断
 - 允许全局中断⁽¹⁾
4. 等到所需的采集时间⁽²⁾。
5. 通过将 GO/DONE 位置 1 启动转换。
6. 通过以下方式之一等待 ADC 转换完成：
 - 查询 GO/DONE 位
 - 等待 ADC 中断（允许中断）
7. 读取 ADC 结果
8. 将 ADC 中断标志位清零（允许中断时需要这么做）。

注 1： 如果用户试图从休眠状态唤醒并且恢复在线代码执行的话，可禁止全局中断。
注 2： 请参见第 9.3 节“A/D 采集要求”。

例 9-1： A/D 转换

```
;This code block configures the ADC
;for polling, Vdd reference, Frc clock
;and GP0 input.
;
;Conversion start & polling for completion
;are included.
;
BANKSEL TRISIO      ;
BSF     TRISIO,0    ;Set GP0 to input
BANKSEL ANSEL       ;
MOVLW  B'01110001' ;ADC Frc clock
IORWF  ANSEL        ; and GP0 as analog
BANKSEL ADCON0      ;
MOVLW  B'10000001' ;Right justify,
MOVWF  ADCON0       ;Vdd Vref,AN0, on
CALL   SampleTime   ;Acquisition delay
BSF    ADCON0,GO    ;Start conversion
BTFSC  ADCON0,GO    ;Is conversion done?
GOTO   $-1          ;No, test again
BANKSEL ADRESH      ;
MOVF   ADRESH,W     ;Read upper 2 bits
MOVWF  RESULTHI     ;Store in GPR space
BANKSEL ADRESL      ;
MOVF   ADRESL,W     ;Read lower 8 bits
MOVWF  RESULTLO     ;Store in GPR space
```

9.2.7 ADC 寄存器定义

以下寄存器用于控制 ADC 工作方式。

寄存器 9-1 : ADCON0 : A/D 控制寄存器 0

R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	VCFG	—	—	CHS1	CHS0	GO/DONE	ADON
bit 7							bit 0

图注 :

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **ADFM** : A/D 转换结果格式选择位
 1 = 右对齐
 0 = 左对齐
- bit 6 **VCFG** : 参考电压位
 1 = VREF 引脚
 0 = VDD
- bit 5-4 **未实现** : 读为 0
- bit 3-2 **CHS<1:0>** : 模拟通道选择位
 00 = AN0
 01 = AN1
 10 = AN2
 11 = AN3
- bit 1 **GO/DONE** : A/D 转换状态位
 1 = A/D 转换周期进行中。将该位置 1 可启动 A/D 转换周期。
 当 A/D 转换完成时该位可由硬件自动清零。
 0 = A/D 转换完成 / 不在进行中
- bit 0 **ADON** : ADC 使能位
 1 = 使能 ADC
 0 = 禁止 ADC 且不消耗工作电流

PIC12F683

寄存器 9-2 : **ADRESH : ADC 结果寄存器高字节 (ADRESH), ADFM = 0**

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
ADRES9	ADRES8	ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2
bit 7							bit 0

图注 :

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **ADRES<9:2>** : ADC 结果寄存器位
 10 位转换结果的高 8 位

寄存器 9-3 : **ADRESL : ADC 结果寄存器低字节 (ADRESL), ADFM = 0**

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
ADRES1	ADRES0	—	—	—	—	—	—
bit 7							bit 0

图注 :

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **ADRES<1:0>** : ADC 结果寄存器位
 10 位转换结果的低 2 位

bit 5-0 **保留** : 不得使用。

寄存器 9-4 : **ADRESH : ADC 结果寄存器高字节 (ADRESH), ADFM = 1**

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	—	—	—	—	ADRES9	ADRES8
bit 7						bit 0	

图注 :

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-2 **保留** : 不得使用。

bit 1-0 **ADRES<9:8>** : ADC 结果寄存器位
 10 位转换结果的高 2 位

寄存器 9-5 : **ADRESL : ADC 结果寄存器低字节 (ADRESL), ADFM = 1**

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2	ADRES1	ADRES0
bit 7							bit 0

图注 :

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **ADRES<7:0>** : ADC 结果寄存器位
 10 位转换结果的低 8 位

9.3 A/D 采集要求

为了使 ADC 转换达到规定精度，必须使充电保持电容 (CHOLD) 充满至输入通道的电平。图 9-4 给出了模拟输入电路模型。信号源阻抗 (Rs) 和内部采样开关阻抗 (Rss) 直接影响给电容 CHOLD 充电所需要的时间。采样开关阻抗 (Rss) 随器件电压 (VDD) 的不同而有所不同，请参见图 9-4。**模拟信号源的最大阻抗的建议值为 10 kΩ。**采集时间随着阻抗的减少而减少。选择 (或改变) 模拟输入通道后，在启动转换前必须对通道进行采

集。可以使用公式 9-1 计算最小采集时间。该公式假设误差为 1/2 LSB (ADC 转换需要 1024 步)。1/2 LSB 误差是 ADC 达到规定分辨率所允许的最大误差。

公式 9-1：采集时间示例

假设： 温度 = 50°C 且外部阻抗为 10 kΩ (VDD = 5.0V)

$$\begin{aligned} T_{ACQ} &= \text{放大器稳定时间} + \text{保持电容充电时间} + \text{温度系数} \\ &= T_{AMP} + T_C + T_{COFF} \\ &= 2\mu\text{s} + T_C + [(\text{温度} - 25^\circ\text{C}) (0.05 \mu\text{s}/^\circ\text{C})] \end{aligned}$$

Tc 值可使用以下公式估算：

$$V_{APPLIED} \left(1 - \frac{1}{2047} \right) = V_{CHOLD} \quad ; [1] \text{ 充电电压 } V_{CHOLD} \text{ 误差在 } 1/2 \text{ lsb 之内}$$

$$V_{APPLIED} \left(1 - e^{-\frac{T_C}{RC}} \right) = V_{CHOLD} \quad ; [2] \text{ 充电电压 } V_{CHOLD} \text{ 响应 } V_{APPLIED}$$

$$V_{APPLIED} \left(1 - e^{-\frac{T_C}{RC}} \right) = V_{APPLIED} \left(1 - \frac{1}{2047} \right) \quad ; \text{合并 [1] 和 [2]}$$

Tc 结果为：

$$\begin{aligned} T_C &= -C_{HOLD} (R_{IC} + R_{SS} + R_S) \ln(1/2047) \\ &= -10\text{pF} (1\text{k}\Omega + 7\text{k}\Omega + 10\text{k}\Omega) \ln(0.0004885) \\ &= 1.37\mu\text{s} \end{aligned}$$

因此：

$$\begin{aligned} T_{ACQ} &= 2\mu\text{s} + 1.37\mu\text{s} + [(50^\circ\text{C} - 25^\circ\text{C}) (0.05 \mu\text{s}/^\circ\text{C})] \\ &= 4.67\mu\text{s} \end{aligned}$$

注 1： 由于可以将参考电压 (VREF) 消掉，因此它对公式的结果不会产生影响。

2： 在每次转换后，充电保持电容 (CHOLD) 并不放电。

3： 模拟信号源的最大阻抗的建议值为 10 kΩ。它必须符合引脚泄漏电流规范中的规定。

PIC12F683

图 9-4 : 模拟输入模型

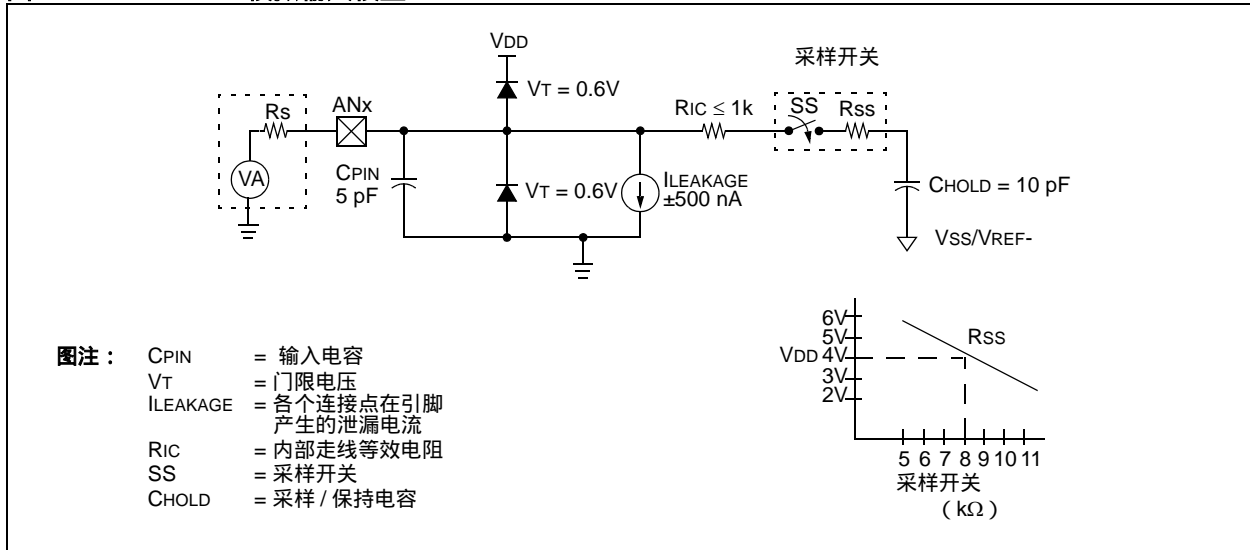


图 9-5 : ADC 传递函数

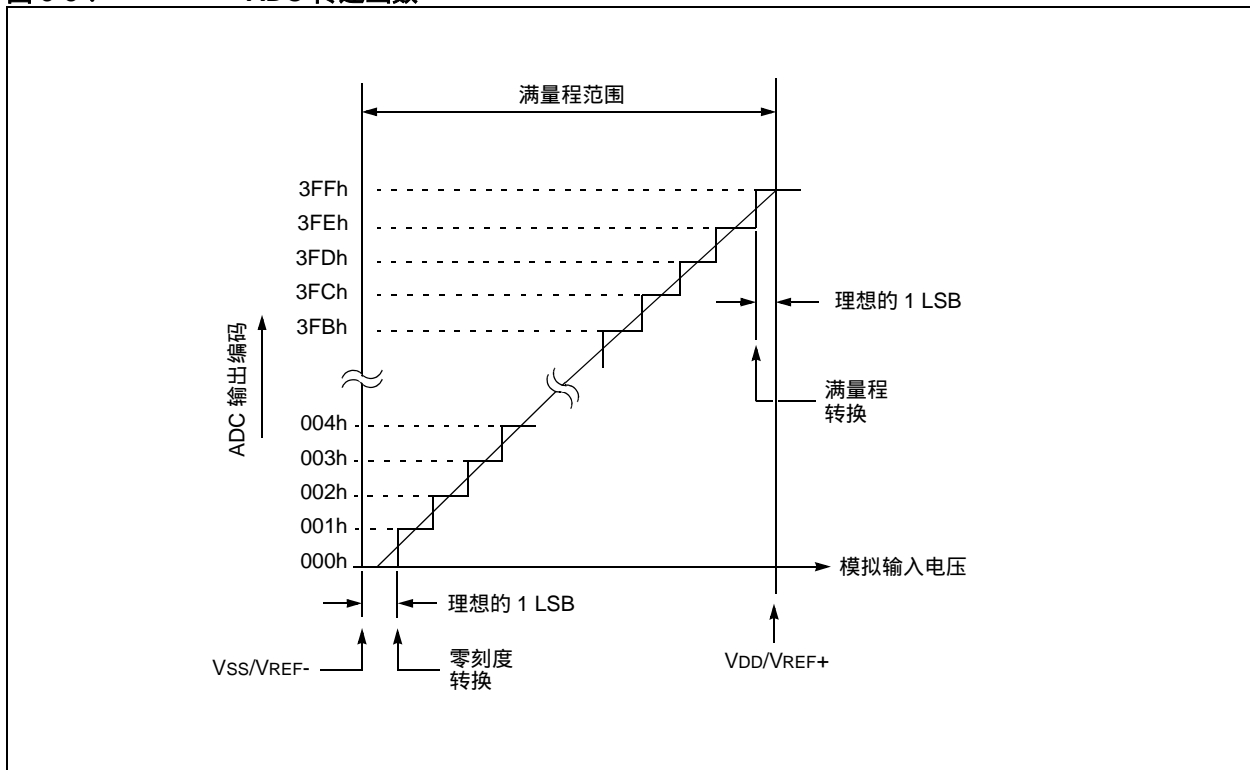


表 9-2 : 相关 ADC 寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位时的值
ADCON0	ADFM	VCFG	—	—	CHS1	CHS0	GO/DONE	ADON	00-- 0000	0000 0000
ANSEL	—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111	-000 1111
ADRESH	A/D 结果寄存器高字节								xxxx xxxx	uuuu uuuu
ADRESL	A/D 结果寄存器低字节								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000x
PIE1	EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE	000- 0000	0000 0000
PIR1	EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF	000- 0000	000- 0000
GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--xx xxxx	--uu uuuu
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111

图注： x = 未知，u = 不变，- = 未实现，读为 0。ADC 模块不使用阴影单元。

PIC12F683

注：

10.0 数据 EEPROM 存储器

数据 EEPROM 存储器在正常工作期间（整个 VDD 范围内）是可读写的。该存储器没有直接映射到文件寄存器空间。相反，它是通过特殊功能寄存器间接寻址的。有四个 SFR 用于读写此存储器：

- EECON1
- EECON2（非物理实现的寄存器）
- EEDAT
- EEADR

EEDAT 寄存器存放要读写的 8 位数据，EEADR 寄存器存放要被访问的 EEPROM 单元的地址。PIC12F683 具有 256 个字节的数据 EEPROM，地址范围为 0h 到 0FFh。

允许以字节为单位对 EEPROM 数据存储器进行读写。字节写操作将自动擦除目标单元并写入新数据（在写入前擦除）。EEPROM 数据存储器具有高擦 / 写周期。写入时间由片上定时器控制，它会随着电压、温度以及芯片的不同而变化。有关具体限制，请参见第 15.0 节“电气规范”中的 AC 规范。

当数据存储器被代码保护时，CPU 仍可继续读写数据 EEPROM 存储器。器件编程器不能访问数据 EEPROM 存储器，并且该存储器将读为 0。

寄存器 10-1： EEDAT：EEPROM 数据寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **EEDATn**：要写入数据 EEPROM 或从 EEPROM 中读取的字节值

寄存器 10-2： EEADR：EEPROM 地址寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **EEADR**：指定要对 EEPROM 中 256 个存储单元中的哪一个执行读 / 写操作

PIC12F683

10.1 EECON1 和 EECON2 寄存器

EECON1 是一个控制寄存器，仅使用其低 4 位，而不使用高 4 位，高 4 位读为 0。

控制位 RD 和 WR 分别启动读和写操作。用软件只能将这些位置 1 而无法清零。在读或写操作完成后，由硬件将它们清零。由于无法用软件将 WR 位清零，从而可避免意外、过早地终止写操作。

当 WREN 位置 1 时，允许一次写操作。上电时，WREN 位被清零。当正常的写入操作被 MCLR 复位或 WDT 超时复位中断时，WRERR 位会置 1。在这些情况下，复

位后用户可以检查 WRERR 位，将它清零并重写相应的单元。数据和地址将被清零。因此，EEDAT 和 EEADR 寄存器需要被重新初始化。

当写操作完成时 PIR1 寄存器的中断标志位 EEIF 位被置 1。此标志位必须用软件清零。

EECON2 不是物理寄存器。读 EECON2 得到全 0。EECON2 寄存器仅用于数据 EEPROM 的写操作。

注： 在数据 EEPROM 写 (WR 位 = 1) 操作过程中，不可更改 EECON1、EEDAT 和 EEADR 寄存器。

寄存器 10-3: EECON1 : EEPROM 控制寄存器

U-0	U-0	U-0	U-0	R/W-x	R/W-0	R/S-0	R/S-0
—	—	—	—	WRERR	WREN	WR	RD
bit 7							bit 0

图注：

S = 只能被置 1 的位

R = 可读位

-n = 上电复位时的值

W = 可写位

1 = 置 1

U = 未实现位，读为 0

0 = 清零

x = 未知

bit 7-4 **未实现**：读为 0

bit 3 **WRERR**：EEPROM 错误标志位

1 = 写操作过早终止（正常工作期间的任何 MCLR 复位、WDT 复位或欠压复位）
0 = 写操作完成

bit 2 **WREN**：EEPROM 写使能位

1 = 允许写周期
0 = 禁止写入数据 EEPROM

bit 1 **WR**：写控制位

1 = 启动写周期（写操作一旦完成，该位由硬件清零。软件只能将 WR 位置 1 而不能清零。）
0 = 数据 EEPROM 写周期完成

bit 0 **RD**：读控制位

1 = 启动 EEPROM 读操作（读操作需要一个周期。RD 由硬件清零。软件只能将 RD 位置 1 而不能清零。）
0 = 未启动 EEPROM 读操作

10.2 读 EEPROM 数据存储单元

要读取数据存储单元，用户必须将地址写入 EEADR 寄存器，然后将 EECON1 寄存器的控制位 RD 置 1，如例 10-1 所示。在紧接着的下一个周期，EEDAT 寄存器中就有数据了。因此，该数据可由下一条指令读取。EEDAT 将把此值保存至下一次用户向该单元读取或写入数据时（在写操作过程中）为止。

例 10-1： 读数据 EEPROM

BANKSEL	EEADR	;
MOVLW	CONFIG_ADDR	;
MOVWF	EEADR	;Address to read
BSF	EECON1,RD	;EE read
MOVF	EEDAT,W	;Move data to W

10.3 写 EEPROM 数据存储单元

要写数据 EEPROM 存储单元，用户应首先将该单元的地址写入 EEADR 寄存器并将数据写入 EEDAT 寄存器。然后用户必须按特定顺序开始写入每个字节，如例 10-2 所示。

例 10-2： 写数据 EEPROM

必需的程序	BANKSEL	EECON1	;
	BSF	EECON1,WREN	;Enable write
	BCF	INTCON,GIE	;Disable INTs
	BTFSC	INTCON,GIE	;See AN576
	GOTO	\$-2	;
	MOVLW	55h	;Unlock write
	MOVWF	EECON2	;
	MOVLW	AAh	;
	MOVWF	EECON2	;
	BSF	EECON1,WR	;Start the write
	BSF	INTCON,GIE	;Enable INTs

如果没有完全按照以上顺序（即首先将 55h 写入 EECON2，随后将 AAh 写入 EECON2，最后将 WR 位置 1）逐字节写入，写操作将不会启动。强烈建议在这个代码段执行过程中禁止中断。对必需代码序列的执行周期进行计数。如果计数与执行必需代码序列所需的周期数不等，则将禁止数据写入 EEPROM。

此外，必须将 EECON1 中的 WREN 位置 1 以启用写操作。这种机制可防止由于代码执行错误（异常）（即程序失控）导致误写 EEPROM。除了更新 EEPROM 时以外，用户应该始终保持 WREN 位清零。WREN 位不能由硬件清零。

一个写过程启动后，将 WREN 位清零将不会影响此写周期。除非 WREN 位置 1，否则 WR 位将无法置 1。

写周期完成时，WR 位由硬件清零并且 EE 写完成中断标志位（EEIF）置 1。用户可以允许此中断或查询此位。PIR1 寄存器的 EEIF 位必须用软件清零。

10.4 写校验

根据应用情况，将写入数据 EEPROM 的实际值与要写入的值进行核对（见例 10-3）是一种很好的编程习惯。

例 10-3： 写校验

BANKSEL	EEDAT	;
MOVF	EEDAT,W	;EEDAT not changed
		;from previous write
BSF	EECON1,RD	;YES, Read the
		;value written
XORWF	EEDAT,W	
BTFSS	STATUS,Z	;Is data the same
GOTO	WRITE_ERR	;No, handle error
:		;Yes, continue

10.4.1 使用数据 EEPROM

数据 EEPROM 是高耐用性，可字节寻址的阵列，已对其进行优化，允许频繁更改存储信息（如程序变量或其他经常更新的数据）。当一个部分的变量频繁修改而另一个部分的变量保持不变时，有可能没有超出单字节的写周期总数（规范 D120 或 D120A），但是却超出了 EEPROM 的写周期总数（规范 D124）。在这种情况下，必须刷新阵列。因此，不常更改的变量（如常量、ID 和校验值等等）应该存储在闪存程序存储器中。

PIC12F683

10.5 避免误写操作

有些情况下，用户可能不希望向数据 EEPROM 存储器写入数据。EEPROM 存储器有各种机制以防对 EEPROM 误写。发生上电延时，WREN 被清零。所以，上电延时定时器（延迟时间为 64 ms）也可以防止误写 EEPROM。

写操作启动序列和 WREN 位可以共同预防在以下情况下发生误写：

- 欠压
- 电源不稳定
- 软件故障

10.6 代码保护时数据 EEPROM 的操作

数据存储器的代码保护功能可通过将配置字寄存器（寄存器 12-1）中的 CPD 位清零来实现。

当数据存储器被代码保护时，CPU 仍可读写数据 EEPROM。此时，建议对程序存储器进行代码保护。这将通过将未使用的程序存储单元编程为 0（这将作为 NOP 执行）避免有人通过编写额外的可以输出数据存储器内容的程序来访问数据存储器。将程序存储器中未使用的单元编程为 0 同样有助于避免破坏数据存储器的代码保护。

表 10-1：与数据 EEPROM 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 0000
PIR1	EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF	000- 0000	000- 0000
PIE1	EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE	000- 0000	000- 0000
EEDAT	EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0	0000 0000	0000 0000
EEADR	EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0	0000 0000	0000 0000
EECON1	—	—	—	—	WRERR	WREN	WR	RD	---- x000	---- q000
EECON2 ⁽¹⁾	EEPROM 控制寄存器 2								---- ----	---- ----

图注： x = 未知，u = 不变，- = 未实现，读为 0，q = 取值视情况而定。数据 EEPROM 模块不使用阴影单元。

注 1：EECON2 不是物理寄存器。

11.0 捕捉 / 比较 / PWM (CCP) 模块

捕捉 / 比较 / PWM 模块是一个外设，它允许用户对不同事件进行定时和控制。在捕捉模式下，该外设允许对事件的保持时间定时。比较模式允许用户在预先确定的时间结束时触发一个外部事件。PWM 模式可产生不同频率和不同占空比的脉宽调制信号。

模块使用的定时器资源如表 11-1 所示。

关于 CCP 模块的其他信息可参见应用笔记 AN594，“Using the CCP Modules” (DS00594)。

表 11-1： CCP 模块——所需的定时器资源

CCP 模式	定时器资源
捕捉	Timer1
比较	Timer1
PWM	Timer2

寄存器 11-1： CCP1CON : CCP1 控制寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **未实现**：读为 0

bit 5-4 **DC1B<1:0>**：PWM 占空比最低位

捕捉模式：

未使用。

比较模式：

未使用。

PWM 模式：

这两位是 PWM 占空比的低 2 位。高 8 位在 CCPR1L 中。

bit 3-0 **CCP1M<3:0>**：CCP 模式选择位

0000 = 捕捉 / 比较 / PWM 关闭 (复位 CCP 模块)

0001 = 未使用 (保留)

0010 = 未使用 (保留)

0011 = 未使用 (保留)

0100 = 捕捉模式，在每个下降沿捕捉

0101 = 捕捉模式，在每个上升沿捕捉

0110 = 捕捉模式，每 4 个上升沿捕捉一次

0111 = 捕捉模式，每 16 个上升沿捕捉一次

1000 = 比较模式，匹配时输出置 1 (CCP1IF 位置 1)

1001 = 比较模式，匹配时输出清零 (CCP1IF 位置 1)

1010 = 比较模式，匹配时产生软件中断 (CCP1IF 位置 1，CCP1 引脚不受影响)

1011 = 比较模式，触发特殊事件 (CCP1IF 位置 1，TMR1 复位且启动 A/D 转换 (如果使能了 ADC 模块)。CCP1 引脚不受影响。)

110x = PWM 模式高电平

111x = PWM 模式低电平

PIC12F683

11.1 捕捉模式

在捕捉模式下，当 CCP1 引脚上有事件发生时，CCPR1H:CCPR1L 将捕捉 TMR1 寄存器的 16 位值。事件由 CCP1CON 寄存器的 CCP1M<3:0> 位配置并且定义如下：

- 每个下降沿
- 每个上升沿
- 每 4 个上升沿
- 每 16 个上升沿

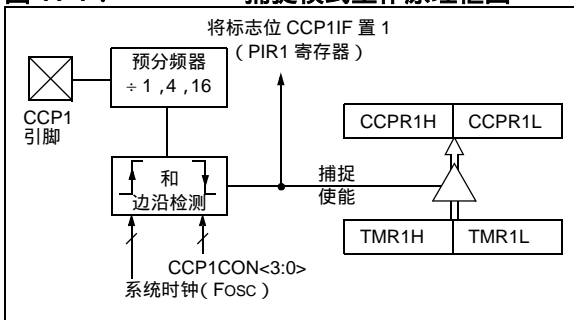
发生捕捉时，PIR1 寄存器的中断请求标志位 CCP1IF 置 1。必须用软件将中断标志位清零。如果在 CCPR1H:CCPR1L 这对寄存器中的值被读取之前发生了另一次捕捉，那么之前捕捉的值将被新捕捉的值覆盖（见图 11-1）。

11.1.1 CCP1 引脚配置

在捕捉模式下，应该通过将相关的 TRIS 控制位置 1 把 CCP1 引脚配置为输入。

注： 如果 CCP1 引脚被配置为输出，那么对 GPIO 端口进行写操作可能引发一个捕捉条件。

图 11-1： 捕捉模式工作原理框图



11.1.2 TIMER1 模式选择

欲使 CCP 模块使用捕捉功能，Timer1 必须工作在定时器或同步计数器模式下。在异步计数器模式下，无法进行捕捉操作。

11.1.3 软件中断

当捕捉模式改变时，可能会产生错误的捕捉中断。用户应该保持 PIE1 寄存器的 CCP1IE 中断允许位清零以避免产生错误中断，而且还应该在工作模式改变后清零 PIR1 寄存器的中断标志位 CCP1IF。

11.1.4 CCP 预分频器

有 4 种预分频比设置，它们可由 CCP1CON 寄存器的 CCP1M<3:0> 设定。只要关闭 CCP 模块或者 CCP 模块不处于捕捉模式，预分频计数器就将被清零。任何复位都将清零预分频比计数器。

切换捕捉预分频器不会清零预分频比，且可能会产生错误中断。要避免这种情况，在修改预分频比（见例 11-1）之前先将 CCP1CON 寄存器清零可关闭模块。

例 11-1： 改变捕捉预分频比

```
BANKSEL CCP1CON ;Set Bank bits to point  
;to CCP1CON  
CLRF CCP1CON ;Turn CCP module off  
MOVLW NEW_CAPT_PS ;Load the W reg with  
; the new prescaler  
MOVWF CCP1CON ;move value and CCP ON  
; this value
```

11.2 比较模式

在比较模式下，CCPR1 寄存器的 16 位值不断与一对 TMR1 寄存器的值作比较。当两者匹配时，CCP1 引脚将：

- 触发 CCP1 输出
- 将 CCP1 输出置 1
- 将 CCP1 输出清零
- 产生特殊事件触发信号
- 产生软件中断

引脚上的活动由 CCP1CON 寄存器的控制位 CCP1M<3:0> 的值决定。

所有比较模式都可以产生中断。

11.2.2 TIMER1 模式选择

在比较模式下，Timer1 必须运行在定时器模式或同步计数器模式下。在异步计数器模式下，可能无法进行比较操作。

11.2.3 软件中断模式

当选择产生软件中断的模式 (CCP1M<3:0> = 1010) 时，CCP1 模块不受 CCP1 引脚控制 (见 CCP1CON 寄存器)。

11.2.4 特殊事件触发信号

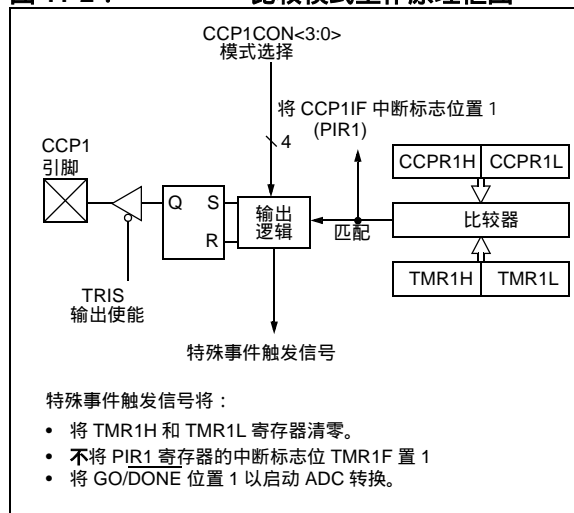
当选择特殊事件触发信号模式 (CCP1M<3:0> = 1011) 时，CCP1 将执行以下操作：

- Timer1 复位
- 启动 ADC 转换 (如果 ADC 使能的话)

在这一模式下，CCP1 模块不受 CCP1 引脚控制 (见 CCP1CON 寄存器)。

当 TMR1H 和 TMR1L 这对寄存器与 CCPR1H 和 CCPR1L 这对寄存器匹配时，立即产生 CCP 的特殊事件触发信号输出。TMR1H 和 TMR1L 这对寄存器直到 Timer1 时钟的下一个上升沿才复位。这使得 CCPR1H 和 CCPR1L 这对寄存器实际上成为 Timer1 的 16 位可编程周期寄存器。

图 11-2： 比较模式工作原理框图



注 1： CCP 模块的特殊事件触发信号不会将 PIR1 寄存器的中断标志位 TMRxIF 置 1。

2： 通过修改 CCPR1H 和 CCPR1L 这对寄存器 (在产生特殊事件触发信号的时钟沿与产生 Timer1 复位的时钟沿之间) 的内容可删除匹配条件，从而禁止复位。

11.2.1 CCP1 引脚配置

用户必须通过将相关 TRIS 位清零来将 CCP1 引脚配置为输出。

注： 将 CCP1CON 寄存器清零将使 CCP1 引脚的比较输出锁存器强制为默认的低电平状态。这不是 GPIO I/O 数据锁存器。

PIC12F683

11.3 PWM 模式 (PWM)

PWM 模式在 CCP1 引脚上产生脉宽调制信号。其占空比、周期和分辨率由以下寄存器决定：

- PR2
- T2CON
- CCPR1L
- CCP1CON

在脉宽调制 (Pulse Width Modulation, PWM) 模式下, CCP 模块在 CCP1 引脚上产生最高可达 10 位分辨率的 PWM 输出。由于 CCP1 引脚与端口数据锁存器复用, 必须清零该引脚的 TRIS 位以使 CCP1 引脚成为输出引脚。

注： 清零 CCP1CON 寄存器可使 CCP1 引脚不对 CCP1 模块进行控制。

图 11-1 给出了 PWM 工作原理的简化框图。

图 11-4 给出了 PWM 信号的典型波形。

欲了解如何设置 CCP 模块进行 PWM 操作的详细步骤, 请参见第 11.3.7 节“设置 PWM 工作模式”。

一个 PWM 输出 (图 11-4) 包含一个时基 (周期) 和一段输出保持为高电平的时间 (占空比)。

图 11-4 : CCP PWM 输出

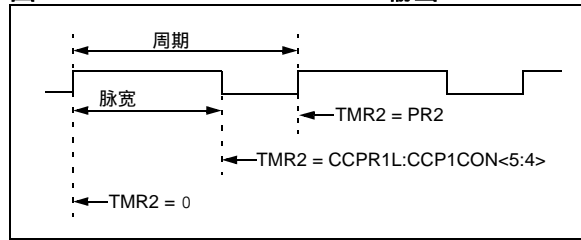
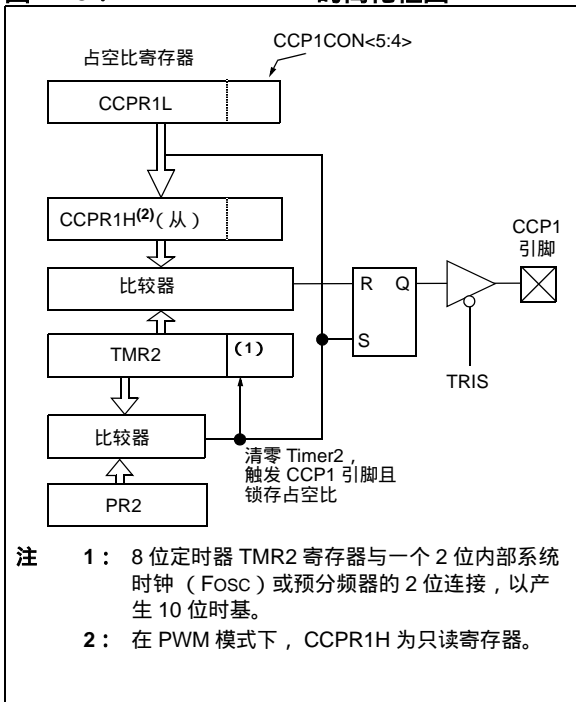


图 11-3 : PWM 的简化框图



11.3.1 PWM 周期

可以通过 Timer2 的 PR2 寄存器来指定 PWM 周期。可以使用公式 11-1 计算 PWM 周期：

公式 11-1 : PWM 周期

$$PWM \text{ 周期} = [(PR2) + 1] \cdot 4 \cdot T_{osc} \cdot (TMR2 \text{ 预分频值})$$

当 TMR2 等于 PR2 时，在下一个加 1 周期中将发生以下三个事件：

- TMR2 被清零。
- CCP1 引脚被置 1（例外：如果 PWM 占空比 = 0%，CCP1 引脚将不会被置 1）。
- PWM 占空比从 CCPR1L 锁存到 CCPR1H。

注： PWM 频率不能由 Timer2 后分频器（见第 7.0 节“Timer2 模块”）确定。

11.3.2 PWM 占空比

通过写入 10 位值到多个寄存器（CCPR1L 寄存器和 CCP1CON 寄存器的 DC1B<1:0> 位）可指定 PWM 的占空比。CCPR1L 包含高 8 位，而 CCP1CON 寄存器的 CCP1<1:0> 位包含低 2 位。CCP1CON 寄存器的 CCPR1L 和 DC1B<1:0> 位任何时候都可写入。占空比值直到周期结束（即 PR2 和 TMR2 寄存器发生匹配）时才被锁存到 CCPR1H 中。当使用 PWM 模式时，CCPR1H 寄存器为只读寄存器。

公式 11-2 用于计算 PWM 脉宽。

公式 11-3 用于计算 PWM 占空比。

公式 11-2 : 脉宽

$$脉宽 = (CCPR1L:CCP1CON<5:4>) \cdot T_{osc} \cdot (TMR2 \text{ 预分频值})$$

公式 11-3 : 占空比

$$占空比 = \frac{CCPR1L:CCP1CON<5:4>}{4(PR2 + 1)}$$

CCPR1H 寄存器和一个 2 位内部锁存器为 PWM 占空比提供双重缓冲。这种双重缓冲机制非常重要，可以避免在 PWM 工作过程中产生毛刺。

8 位定时器 TMR2 寄存器与内部 2 位系统时钟（Fosc）或预分频器中的 2 位连接，以产生 10 位时基。如果 Timer2 预分频器设置为 1:1，则使用系统时钟。

当 10 位时基与 CCPR1H 和 2 位锁存器匹配时，则清零 CCP1 引脚（见图 11-1）。

11.3.3 PWM 分辨率

分辨率决定给定周期的占空比的有效数。例如，10 位分辨率表示 1024 个离散空周期，而 8 位分辨率表示 256 个离散空周期。

当 PR2 为 255 时，PWM 的最大分辨率是 10 位。分辨率是 PR2 寄存器的值的函数，如公式 11-4 所示。

公式 11-4 : PWM 分辨率

$$分辨率 = \frac{\log[4(PR2 + 1)]}{\log(2)} \text{ 位}$$

注： 如果脉宽大于分配的周期，则 PWM 引脚保持不变。

表 11-2 : PWM 频率和分辨率示例 (Fosc = 20 MHz)

PWM 频率	1.22 kHz	4.88 kHz	19.53 kHz	78.12 kHz	156.3 kHz	208.3 kHz
定时器预分频比 (1、4 和 16)	16	4	1	1	1	1
PR2 值	0xFF	0xFF	0xFF	0x3F	0x1F	0x17
最大分辨率 (位)	10	10	10	8	7	6.6

表 11-3 : PWM 频率和分辨率示例 (Fosc = 8 MHz)

PWM 频率	1.22 kHz	4.90 kHz	19.61 kHz	76.92 kHz	153.85 kHz	200.0 kHz
定时器预分频比 (1、4 和 16)	16	4	1	1	1	1
PR2 值	0x65	0x65	0x65	0x19	0x0C	0x09
最大分辨率 (位)	8	8	8	6	5	5

11.3.4 在休眠模式下的工作原理

在休眠模式下，TMR2 寄存器不递增且模块状态保持不变。如果 CCP1 引脚的电平被驱动为某个值，则它将继续保持该值。当器件被唤醒时，TMR2 从它先前的状态继续。

11.3.5 系统时钟频率的更改

PWM 频率由系统时钟提供。系统时钟频率的任何更改都会导致 PWM 频率的更改。其他详细信息，请参见第 3.0 节“振荡器模块（带故障保护时钟监视器）”。

11.3.6 复位的影响

任何复位会强制所有输入端口和 CCP 寄存器进入各自的复位状态。

11.3.7 设置 PWM 工作模式

当配置 CCP1 模块使之工作于 PWM 模式时，应遵循以下步骤：

1. 通过将相关 TRIS 置 1 来禁止 PWM 引脚 (CCP1) 输出驱动电平。
2. 装载 PR2 寄存器，以设置 PWM 周期。
3. 使用适当的值装载 CCP1CON 寄存器，以配置 CCP1 模块使之工作于 PWM 模式。
4. 装载 CCPR1L 寄存器和 CCP1CON 寄存器的 DC1B 位，以设置 PWM 占空比。
5. 配置并启动 Timer2：
 - 将 PIR1 寄存器的中断标志位 TMR2IF 清零。
 - 装载 T2CON 寄存器的 T2CKPS 位，以设置 Timer2 预分频比的值。
 - 通过将 T2CON 寄存器的 TMR2ON 位置 1，以使能 Timer2。
6. 启动新的 PWM 周期后使能 PWM 输出：
 - 等待直到 Timer2 溢出 (PIR1 寄存器的 TMR2IF 位置 1)。
 - 将相关 TRIS 位清零以使能 CCP1 引脚输出驱动电平。

表 11-4 : 捕捉、比较和 TIMER1 相关寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值
CCP1CON	—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
CCPR1L	捕捉 / 比较 / PWM 寄存器 1 低字节 (LSB)								xxxx xxxx	xxxx xxxx
CCPR1H	捕捉 / 比较 / PWM 寄存器 1 高字节 (MSB)								xxxx xxxx	xxxx xxxx
CMCON1	—	—	—	—	—	—	T1GSS	CMSYNC	---- --10	---- --10
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000x
PIE1	EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE	000- 0000	000- 0000
PIR1	EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF	000- 0000	000- 0000
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	0000 0000
TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	xxxx xxxx
TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	xxxx xxxx
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111

图注： - = 未实现单元 (读为 0), u = 不变, x = 未知。捕捉和比较不使用阴影单元。

表 11-5 : PWM 和 TIMER2 相关寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值
CCP1CON	—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
CCPR1L	捕捉 / 比较 / PWM 寄存器 1 低字节 (LSB)								xxxx xxxx	xxxx xxxx
CCPR1H	捕捉 / 比较 / PWM 寄存器 1 高字节 (LSB)								xxxx xxxx	xxxx xxxx
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000x
PIE1	EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE	000- 0000	-000 0000
PIR1	EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF	000- 0000	-000 0000
PR2	Timer2 周期寄存器								1111 1111	1111 1111
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
TMR2	Timer2 模块寄存器								0000 0000	0000 0000
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111

图注： - = 未实现单元 (读为 0), u = 不变, x = 未知。PWM 不使用阴影单元。

PIC12F683

注：

12.0 CPU 的特殊功能

PIC12F683 器件具有几项特殊的功能，旨在最大限度地提高系统可靠性，并通过减少外部元件使成本降到最低。此外还提供了低功耗和代码保护功能。

这些功能包括：

- 复位
 - 上电复位 (POR)
 - 上电延时定时器 (PWRT)
 - 振荡器起振定时器 (OST)
 - 欠压复位 (BOR)
- 中断
- 看门狗定时器 (WDT)
- 振荡器选择
- 休眠模式
- 代码保护
- ID 单元
- 在线串行编程

PIC12F683 具有两个定时器，在上电时提供必要的延时。一个是振荡器起振定时器 (OST)，用于保持芯片复位直到晶振稳定。另一个是上电延时定时器 (PWRT)，它仅在上电时提供 64 ms (标称值) 的固定延时，用来确保器件在供电电压稳定之前处于复位状态。如果出现欠压条件，同样有可使器件复位的电路，该电路使用上电延时定时器提供至少 64 ms 的复位延时。具有这三种片上功能，大多数应用将不再需要外部复位电路。

休眠模式是为提供一种电流消耗很低的掉电工作模式而设计的。用户可通过以下方法将器件从休眠模式唤醒：

- 外部复位
- 看门狗定时器唤醒
- 中断

还有几种振荡器可供选择，以使器件适应各种应用。选择 INTOSC 可节约系统的成本，而选择 LP 晶振可以节能。可以使用一组配置位来选择各种时钟选项 (见寄存器 12-1)。

注： 地址单元2007h超出了用户程序存储空间。它属于特殊配置存储空间 (2000h-3FFFh)，只能在编程过程中对其进行访问。欲知更多信息，请参见“PIC12F6XX/16F6XX Memory Programming Specification”(DS41204)。

12.1 配置位

通过对配置位编程 (读为 0) 或不编程 (读为 1) 来选择不同的器件配置，如寄存器 12-1 所示。这些位被映射到程序存储器中地址为 2007h 的单元中。

PIC12F683

寄存器 12-1 : CONFIG : 配置字寄存器

				FCMEN	IESO	BOREN1	BOREN0
bit 15				bit 8			

$\overline{\text{CPD}}$	$\overline{\text{CP}}$	MCLRE	$\overline{\text{PWRTE}}$	WDTE	FOSC2	FOSC1	FOSC0
bit 7				bit 0			

图注：

R = 可读位	W = 可写位	P = 可编程	U = 未实现位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

- bit 15-12 **未实现**：读为 1
- bit 11 **FCMEN**：故障保护时钟监视器使能位
1 = 使能故障保护时钟监视器
0 = 禁止故障保护时钟监视器
- bit 10 **IESO**：内外时钟切换使能位
1 = 使能内外时钟切换
0 = 禁止内外时钟切换
- bit 9-8 **BOREN<1:0>**：欠压复位选择位⁽¹⁾
11 = 使能 BOR
10 = 使能正常工作期间的 BOR，而禁止休眠状态下的 BOR
01 = 由 PCON 寄存器的 SBOREN 位控制 BOR
00 = 禁止 BOR
- bit 7 **CPD**：数据代码保护位⁽²⁾
1 = 禁止数据存储器代码保护
0 = 使能数据存储器代码保护
- bit 6 **CP**：代码保护位⁽³⁾
1 = 禁止程序存储器代码保护
0 = 使能程序存储器代码保护
- bit 5 **MCLRE**：GP3/MCLR 引脚功能选择位⁽⁴⁾
1 = GP3/MCLR 引脚功能为 MCLR
0 = GP3/MCLR 引脚功能为数字输入，MCLR 在内部被连接到 VDD
- bit 4 **PWRTE**：上电延时定时器使能位
1 = 禁止 PWRT
0 = 使能 PWRT
- bit 3 **WDTE**：看门狗定时器使能位
1 = 使能 WDT
0 = 禁止 WDT，但可由 WDTCON 寄存器的 SWDTEN 位使能
- bit 2-0 **FOSC<2:0>**：振荡器选择位
111 = RC 振荡器：GP4/OSC2/CLKOUT 引脚功能为 CLKOUT，GP5/OSC1/CLKIN 引脚连接 RC
110 = RCIO 振荡器：GP4/OSC2/CLKOUT 脚功能为 I/O，GP5/OSC1/CLKIN 引脚连接 RC
101 = INTOSC 振荡器：GP4/OSC2/CLKOUT 引脚功能为 CLKOUT，GP5/OSC1/CLKIN 引脚功能为 I/O
100 = INTOSCIO 振荡器：GP4/OSC2/CLKOUT 引脚功能为 I/O，GP5/OSC1/CLKIN 引脚功能为 I/O
011 = EC 振荡器：GP4/OSC2/CLKOUT 引脚功能为 I/O，GP5/OSC1/CLKIN 引脚功能为 CLKIN
010 = HS 振荡器：GP4/OSC2/CLKOUT 和 GP5/OSC1/CLKIN 连接高速晶振 / 谐振器
001 = XT 振荡器：GP4/OSC2/CLKOUT 和 GP5/OSC1/CLKIN 连接晶振 / 谐振器
000 = LP 振荡器：GP4/OSC2/CLKOUT 和 GP5/OSC1/CLKIN 连接低功耗晶振

- 注**
- 1：使能欠压复位不会自动使能上电延时定时器。
 - 2：当禁止代码保护时将擦除整个数据 EEPROM。
 - 3：当禁止代码保护时将擦除整个程序存储器。
 - 4：当 MCLR 为 INTOSC 或 RC 模式时，禁止内部时钟定时器。

12.2 校准位

欠压复位 (BOR)、上电复位 (POR) 和 8 MHz 内部振荡器 (HFINTOSC) 都已经过厂家的校准。这些校准值被保存在校准字寄存器 (2009h) 的熔丝位中。当使用 “PIC12F6XX/16F6XX Memory Programming Specification” (DS41244) 中指定的批量擦除序列不会擦除校准字寄存器, 因此不需要对器件重新编程。

12.3 复位

PIC12F683 器件有以下几种不同类型的复位方式：

- 上电复位 (POR)
- 正常工作过程中的 WDT 复位
- 休眠过程中的 WDT 复位
- 正常工作过程中的 MCLR 复位
- 休眠过程中的 MCLR 复位
- 欠压复位 (BOR)

有些寄存器不受任何复位的影响；在上电复位时它们的状态未知，而在其他复位时状态不变。大多数寄存器在以下复位时会复位到各自的“复位”状态：

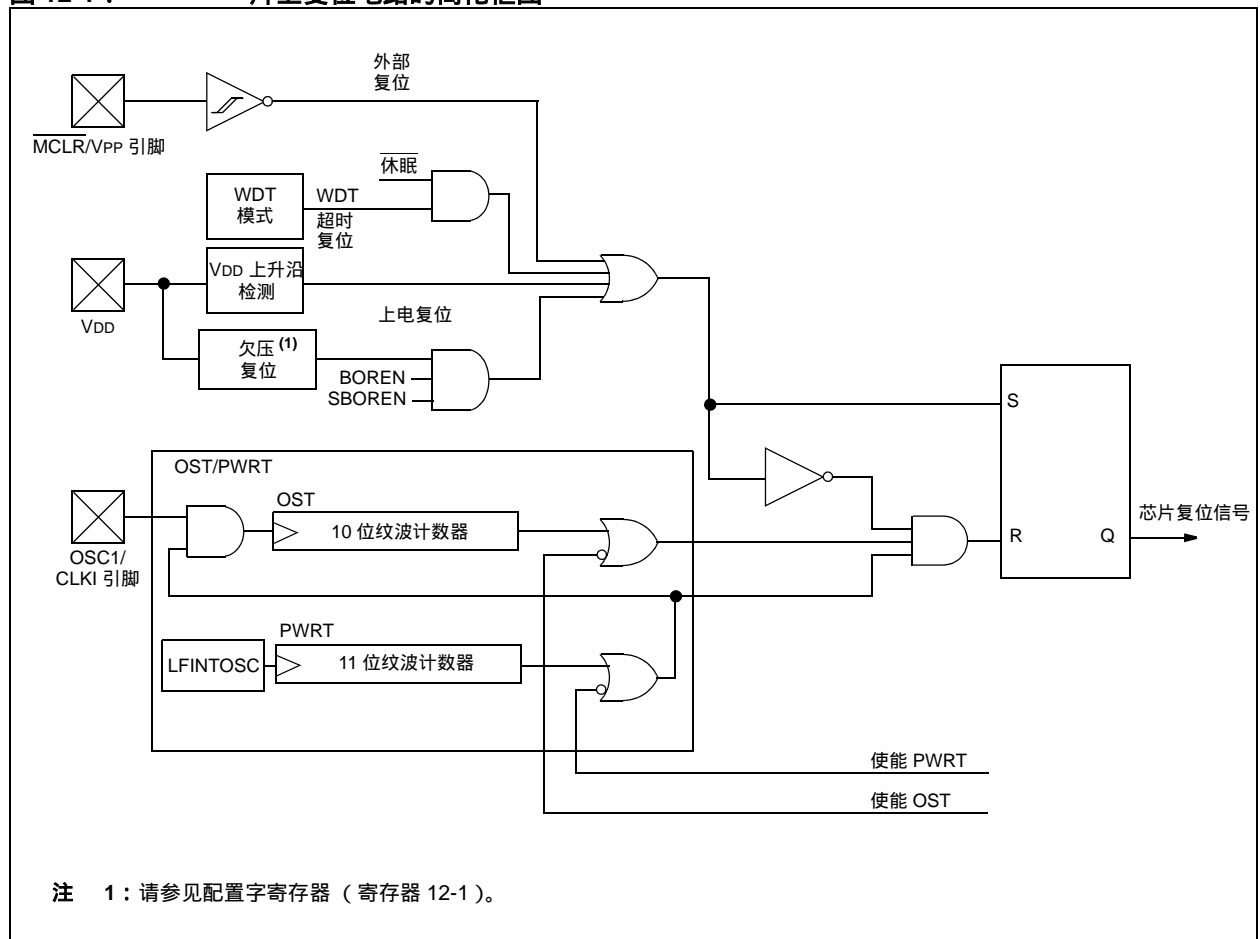
- 上电复位
- MCLR 复位
- 休眠期间的 MCLR 复位
- WDT 复位
- 欠压复位 (BOR)

WDT 唤醒与 WDT 复位一样不会使寄存器复位，因为 WDT 唤醒被视为恢复正常工作。TO 和 PD 位在不同的复位状态下置 1 或清零的情况不同，如表 12-2 所示。可在软件中使用这些状态位判断复位的类型。对所有寄存器复位状态的完整说明，请参见表 12-4。

图 12-1 给出了片上复位电路的简化框图。

MCLR 复位电路中有一个噪声滤波器可以检测和滤除小脉冲干扰信号。欲了解脉冲宽度规范，请参见第 15.0 节“电气规范”。

图 12-1：片上复位电路的简化框图



12.3.1 上电复位

片上上电复位电路使器件保持复位状态，直到 VDD 达到足以使器件正常工作的电平。要利用上电复位电路，可以简单地将 MCLR 引脚通过一个电阻连接到 VDD。这样可以省去产生上电复位通常所需的外部 RC 元件。需要一个最大上升时间才能达到 VDD。详情请参见第 15.0 节“电气规范”。如果使能了欠压复位，那么该最大上升时间规范将不再适用。欠压复位电路将保持器件为复位状态，直到 VDD 达到 VBOD（见第 12.3.4 节“欠压复位 (BOR)”）。

注： 当 VDD 降低时，上电复位电路不会产生内部复位。要重新使能上电复位，VDD 必须至少保持 100 μs 的 Vss 电压。

当器件开始正常工作（即退出复位状态）时，必须满足器件工作参数要求（即电压、频率和温度等），才能确保器件正常工作。如果不满足这些条件，那么器件必须保持在复位状态，直到满足工作条件为止。

欲知更多信息，请参见应用笔记 AN607《上电故障解决》(DS00607_CN)。

12.3.2 MCLR

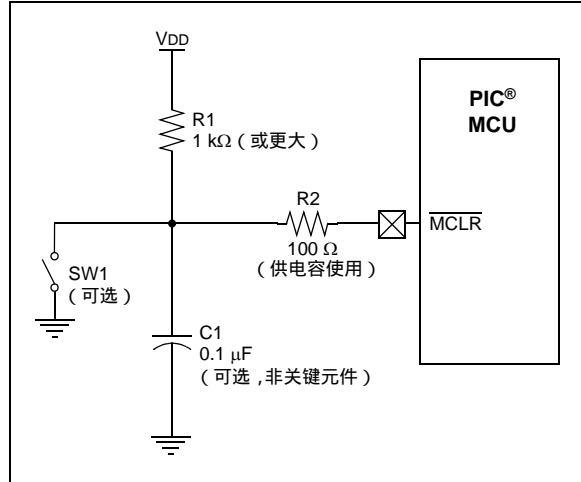
PIC12F683 在 MCLR 复位电路上有一个噪声滤波器。此滤波器将检测并滤除小的干扰脉冲。

应该注意 WDT 复位不会将 MCLR 引脚驱动为低电平。

MCLR 引脚上电压超过规范值将导致 MCLR 复位，并且在 ESD 事件中产生的电流也将超过器件的规范值。因此，Microchip 建议不要把 MCLR 引脚直接连接到 VDD。建议使用图 12-2 给出的 RC 网络。

通过清零配置字寄存器中的 MCLRE 位可以使能内部 MCLR 选项。当 MCLRE = 0 时，将在内部生成一个片上复位信号。当 MCLRE = 1 时，GP3/MCLR 引脚变成外部复位输入引脚。在这种模式下，GP3/MCLR 引脚上有一个弱上拉电压到 VDD。

图 12-2： 建议使用的 MCLR 电路



12.3.3 上电延时定时器 (PWRT)

上电延时定时器仅在上电（上电复位或欠压复位）时提供一个 64 ms（标称值）的固定延时。上电延时定时器采用 LFINTOSC 振荡器作为时钟源，工作频率为 31 kHz。更多信息，请参见第 3.5 节“内部时钟模式”。只要 PWRT 处于工作状态，器件就保持在复位状态。PWRT 延时使 VDD 有足够的时间上升到所需的电平。配置位 PWRTEN 可以禁止（如果置 1）或使能（如果清零或被编程）上电延时定时器。在使能欠压复位时也应使能上电延时定时器，虽然这不是必需的。

各个芯片的上电延时定时器的延时由于以下原因而各不相同：

- VDD 差异
- 温度差异
- 制造工艺差异

详情请参见直流参数（第 15.0 节“电气规范”）。

注： 如果 MCLR 引脚上的电压尖峰低于 Vss，感应电流大于 80 mA，可能会引起器件闭锁。因此在 MCLR 引脚施加低电平时，应该在该引脚上串连一个 50-100Ω 的电阻，而不应该将该引脚直接连接到 Vss。

12.3.4 欠压复位 (BOR)

配置字寄存器中的 BOREN0 和 BOREN1 位用于从四种欠压复位模式中选择一种。其中添加了两种允许使用软件或硬件对欠压复位的使能与否进行控制的模式。当 BOREN<1:0> = 01 时,可由 PCON 寄存器的 SBOREN 位使能或禁止欠压复位,从而能用软件对其进行控制。通过选择 BOREN<1:0> = 10,可使欠压复位在休眠时被禁止,从而节约功耗;而在唤醒后被重新使能。在此模式下,SBOREN 位被禁止。关于配置字的定义,请参见寄存器 12-1。

如果 VDD 下降到 VBOR 以下,且持续时间超过参数值 TBOR (见第 15.0 节“电气规范”),欠压状况将使器件复位。不管 VDD 的变化速率如何,上述情况都会发生。如果 VDD 低于 VBOR 的时间少于参数 TBOR,则不一定会发生复位。

任何复位(上电复位、欠压复位和看门狗定时器等)都会使器件保持复位状态,直到 VDD 上升到 VBOR 以上(见图 12-3)。如果使能了上电延时定时器,此时它将启动,并且会使器件保持复位状态的时间延长 64 ms。

注： 配置字寄存器中的 PWRTE 位用于使能上电延时定时器。

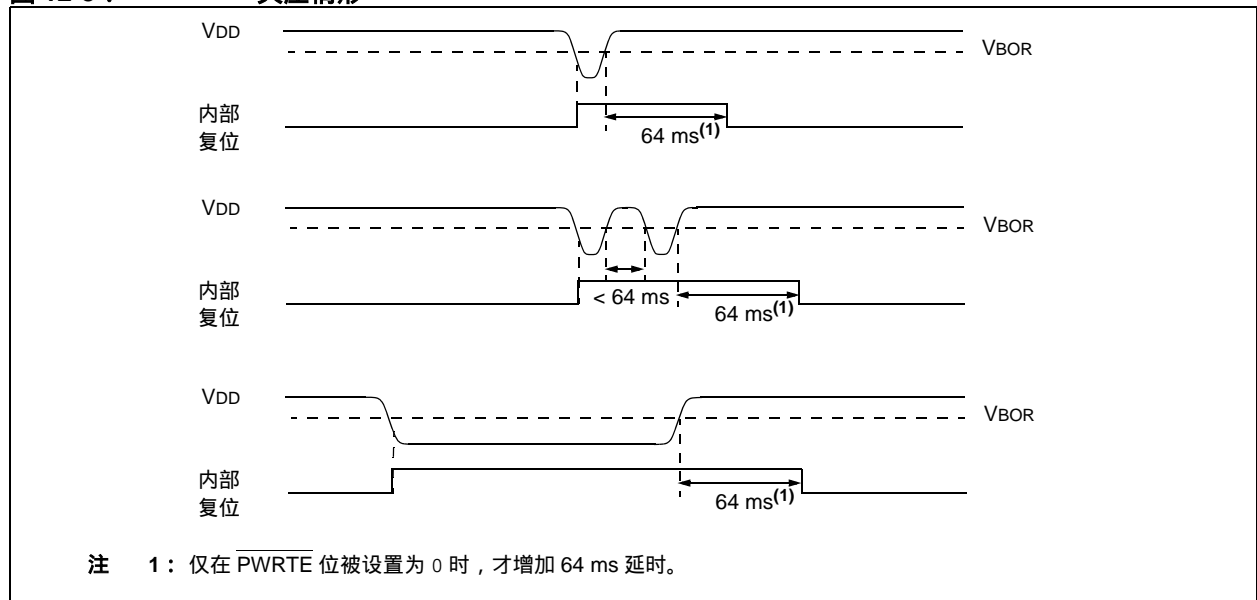
如果在上电延时定时器运行过程中,VDD 电压降到了 VBOR 以下,芯片将重新回到欠压复位状态并且使上电延时定时器恢复为初始状态。一旦 VDD 上升到 VBOR 以上,上电延时定时器将执行一段 64 ms 的复位。

12.3.5 BOR 校准

PIC12F683 系列器件将 BOR 校准值存储在校准寄存器(地址为 2008h)中的熔丝位中。使用在“PIC12F6XX/16F6XX Memory Programming Specification”(DS41204)中指定的批量擦除序列无法擦除校准寄存器,因此无需对校准字再编程。

注： 地址 2008h 超出了用户程序存储空间,而是属于特殊配置存储空间(2000h-3FFFh),仅在编程期间对它进行访问。更多信息,请参见“PIC12F6XX/16F6XX Memory Programming Specification”(DS41204)

图 12-3： 欠压情形



PIC12F683

12.3.6 延时时序

上电时，延时时序如下：

- 在 POR 延时结束后产生 PWRT 延时
- PWRT 延时结束后振荡器起振

总延时时间取决于振荡器的配置和 $\overline{\text{PWRTE}}$ 位的状态。例如，在 EC 模式且 $\overline{\text{PWRTE}}$ 位擦除（PWRT 禁止）的情况下，根本不会出现延时。图 12-4、图 12-5 和图 12-6 分别描绘各种情形下的延时时序。通过使能双速启动或故障保护时钟监视器，当振荡器起振后，器件将以 INTOSC 作为时钟源来执行代码（见第 3.7 节“双速启动模式”和第 3.8 节“故障保护时钟监视器”）。

由于延时是由上电复位脉冲触发的，因此如果 $\overline{\text{MCLR}}$ 保持足够长时间的低电平，所有延时都将结束。将 $\overline{\text{MCLR}}$ 电平拉高后程序将立即执行（见图 12-5）。这对于测试或同步多个并行工作的 PIC12F683 器件来说非常有用。

表 12-5 给出了某些特殊寄存器的复位条件，而表 12-4 给出了所有寄存器的复位条件。

12.3.7 电源控制（PCON）寄存器

电源控制寄存器 PCON（地址 8Eh）有两个用于指示上次发生的复位类型的状态位。

Bit 0 是 $\overline{\text{BOR}}$ （欠压复位）标志位。 $\overline{\text{BOR}}$ 在上电复位时未知。然后，用户必须将该位置 1，并在随后的复位发生时检查 $\overline{\text{BOR}}$ 是否为 0，如果 $\overline{\text{BOR}} = 0$ ，则表示已经发生过欠压复位。当禁止欠压复位电路（配置字寄存器中的 $\text{BOREN}\langle 1:0 \rangle = 00$ ）时， $\overline{\text{BOR}}$ 状态位为“无关位”并且不一定能预测得到。

Bit 1 是 $\overline{\text{POR}}$ （上电复位）标志位。在上电复位时，它的值为 0，其他情况下它不受影响。上电复位后，用户必须对该位写 1。发生后续复位后，如果 $\overline{\text{POR}}$ 为 0，则表示发生了上电复位（即 VDD 可能已经变为了低电平）。

更多信息，请参见第 4.2.4 节“超低功耗唤醒”和第 12.3.4 节“欠压复位（BOR）”。

表 12-1： 各种情形下的延时

振荡器配置	上电延时		欠压复位延时		从休眠模式唤醒的延时
	$\overline{\text{PWRTE}} = 0$	$\overline{\text{PWRTE}} = 1$	$\overline{\text{PWRTE}} = 0$	$\overline{\text{PWRTE}} = 1$	
XT、HS 和 LP	$\text{TPWRT} + 1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$	$\text{TPWRT} + 1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$
RC、EC 和 INTOSC	TPWRT	—	TPWRT	—	—

表 12-2： 状态 /PCON 位以及相关含义

POR	BOR	$\overline{\text{TO}}$	PD	条件
0	x	1	1	上电复位
u	0	1	1	欠压复位
u	u	0	u	WDT 复位
u	u	0	0	WDT 唤醒
u	u	u	u	正常工作状态下的 $\overline{\text{MCLR}}$ 复位
u	u	1	0	休眠过程中的 $\overline{\text{MCLR}}$ 复位

图注： u = 不变，x = 未知

表 12-3： 与欠压复位相关的寄存器汇总

名称	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值 ⁽¹⁾
CONFIG ⁽²⁾	BOREN1	BOREN0	$\overline{\text{CPD}}$	$\overline{\text{CP}}$	MCLRRE	$\overline{\text{PWRTE}}$	WDTE	FOSC2	FOSC1	FOSC0	—	—
PCON			—	—	ULPWUE	SBOREN	—	—	$\overline{\text{POR}}$	$\overline{\text{BOR}}$	--01 --q \bar{q}	--0u --uu
STATUS			IRP	RP1	RP0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C	0001 1xxx	000q quuu

图注： u = 不变，x = 未知，- = 未实现（读为 0），q = 取值视情况而定。BOR 不使用阴影单元。

注 1： 其他（非上电延时）复位包括正常工作过程中的 $\overline{\text{MCLR}}$ 复位和看门狗定时器复位。

注 2： 所有寄存器位的工作原理，请参见配置字寄存器（寄存器 12-1）。

图 12-4 : 上电时的延时时序 (MCLR 延时)

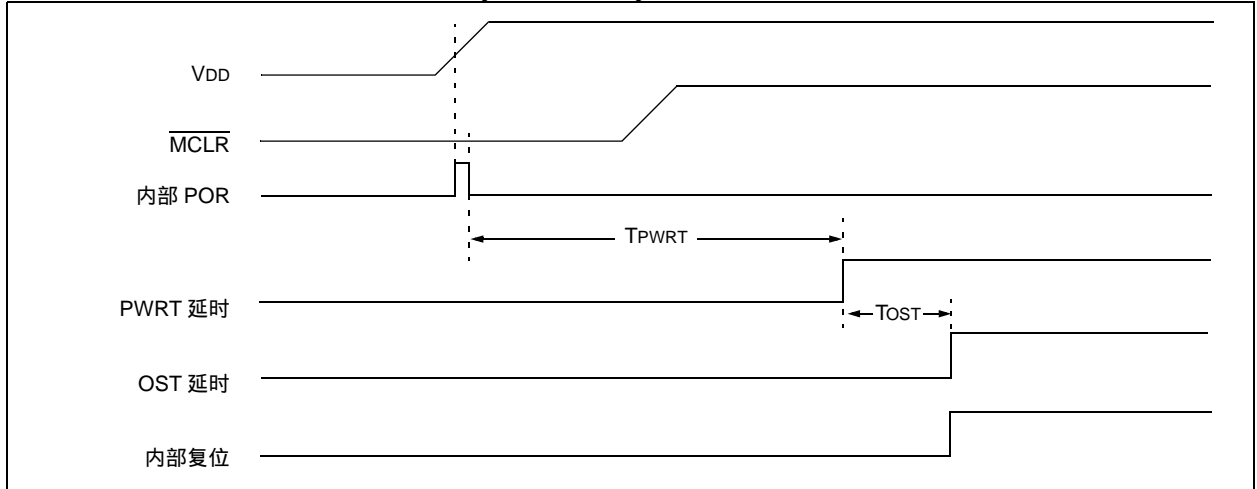


图 12-5 : 上电时的延时时序 (MCLR 延时)

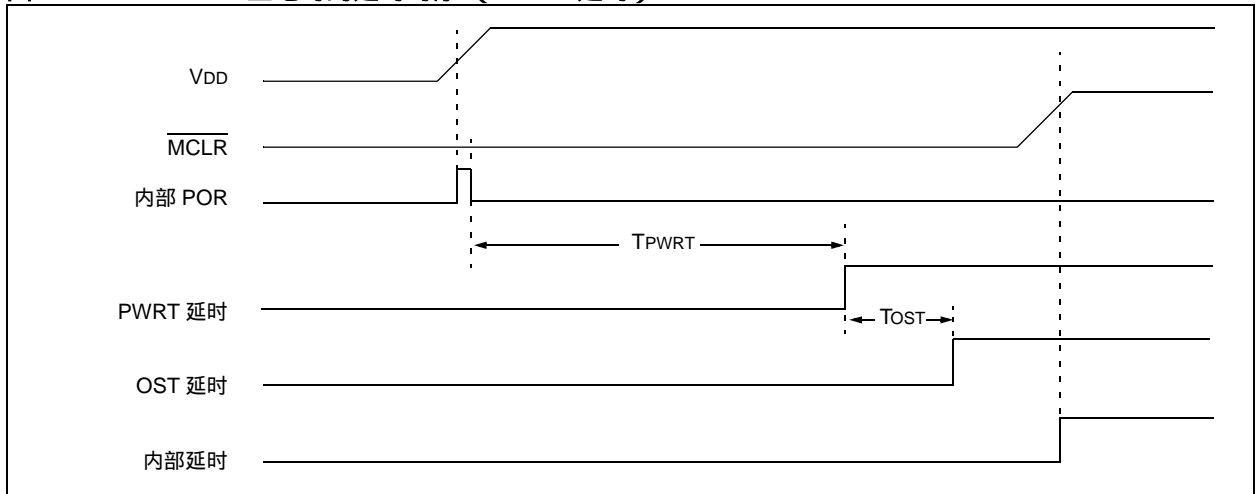
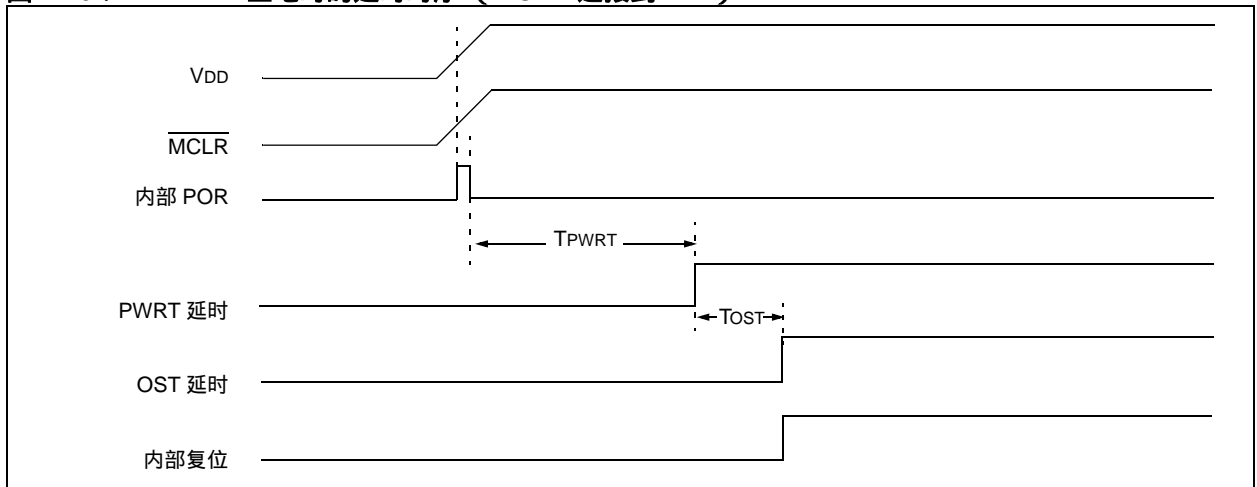


图 12-6 : 上电时的延时时序 (MCLR 连接到 VDD)



PIC12F683

表 12-4 : 寄存器的初始状态

寄存器	地址	上电复位	MCLR 复位 WDT 复位 欠压复位 ⁽¹⁾	通过中断将器件 从休眠模式唤醒 通过 WDT 延时将器件 从休眠模式唤醒
W	—	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h/80h	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR0	01h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h/82h	0000 0000	0000 0000	PC + 1 ⁽³⁾
STATUS	03h/83h	0001 1xxx	000q quuu ⁽⁴⁾	uuuq quuu ⁽⁴⁾
FSR	04h/84h	xxxx xxxx	uuuu uuuu	uuuu uuuu
GPIO	05h	--x0 x000	--x0 x000	--uu uuuu
PCLATH	0Ah/8Ah	---0 0000	---0 0000	---u uuuu
INTCON	0Bh/8Bh	0000 0000	0000 0000	uuuu uuuu ⁽²⁾
PIR1	0Ch	0000 0000	0000 0000	uuuu uuuu ⁽²⁾
TMR1L	0Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
TMR1H	0Fh	xxxx xxxx	uuuu uuuu	uuuu uuuu
T1CON	10h	0000 0000	uuuu uuuu	-uuu uuuu
TMR2	11h	0000 0000	0000 0000	uuuu uuuu
T2CON	12h	-000 0000	-000 0000	-uuu uuuu
CCPR1L	13h	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCPR1H	14h	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCP1CON	15h	--00 0000	--00 0000	--uu uuuu
WDTCON	18h	---0 1000	---0 1000	---u uuuu
CMCON0	19h	0000 0000	0000 0000	uuuu uuuu
CMCON1	20h	---- --10	---- --10	---- --uu
ADRESH	1Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON0	1Fh	00-- 0000	00-- 0000	uu-- uuuu
OPTION_REG	81h	1111 1111	1111 1111	uuuu uuuu
TRISIO	85h	--11 1111	--11 1111	--uu uuuu
PIE1	8Ch	0000 0000	0000 0000	uuuu uuuu
PCON	8Eh	--01 --0x	--0u --uu ^(1,5)	--uu --uu
OSCCON	8Fh	-110 q000	-110 q000	-uuu uuuu
OSCTUNE	90h	---0 0000	---u uuuu	---u uuuu
PR2	92h	1111 1111	1111 1111	1111 1111
WPU	95h	--11 -111	--11 -111	uuuu uuuu
IOC	96h	--00 0000	--00 0000	--uu uuuu
VRCON	99h	0-0- 0000	0-0- 0000	u-u- uuuu
EEDAT	9Ah	0000 0000	0000 0000	uuuu uuuu
EEADR	9Bh	0000 0000	0000 0000	uuuu uuuu

图注： u = 不变， x = 未知， - = 未实现（读为 0）， q = 取值视情况而定。

- 注 1： 如果 VDD 过低，上电复位将被激活，寄存器将受到不同的影响。
 注 2： INTCON 和 / 或 PIR1 寄存器中的 1 位或多位会受到影响（引起唤醒）。
 注 3： 当器件被中断唤醒且 GIE 位置 1 时，PC 装入中断向量（0004h）。
 注 4： 关于特定条件下的复位值，请参见表 12-5。
 注 5： 如果复位是由于欠压引起的，则 bit 0 = 0。其他复位将导致 bit 0 = u。

表 12-4 : 寄存器的初始状态 (续)

寄存器	地址	上电复位	MCLR 复位 WDT 复位 欠压复位 ⁽¹⁾	通过中断将器件 从休眠模式唤醒 通过 WDT 延时将器件 从休眠模式唤醒
EECON1	9Ch	---- x000	---- q000	---- uuuu
EECON2	9Dh	---- ----	---- ----	---- ----
ADRESL	9Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ANSEL	9Fh	-000 1111	-000 1111	-uuu uuuu

图注： u = 不变, x = 未知, - = 未实现 (读为 0), q = 取值视情况而定。

- 注 1：** 如果 VDD 过低, 上电复位将被激活, 寄存器将受到不同的影响。
2： INTCON 和 / 或 PIR1 寄存器中的 1 位或多位会受到影响 (引起唤醒)。
3： 当器件被中断唤醒且 GIE 位置 1 时, PC 装入中断向量 (0004h)。
4： 关于特定条件下的复位值, 请参见表 12-5。
5： 如果复位是由于欠压引起的, 则 bit 0 = 0。其他复位将导致 bit 0 = u。

表 12-5 : 特殊寄存器的初始状态

条件	程序计数器	状态寄存器	PCON 寄存器
上电复位	000h	0001 1xxx	--01 --0x
正常工作过程中的 MCLR 复位	000h	000u uuuu	--0u --uu
休眠过程中的 MCLR 复位	000h	0001 0uuu	--0u --uu
WDT 复位	000h	0000 uuuu	--0u --uu
WDT 唤醒	PC + 1	uuu0 0uuu	--uu --uu
欠压复位	000h	0001 1uuu	--01 --10
通过中断从休眠模式唤醒	PC + 1 ⁽¹⁾	uuu1 0uuu	--uu --uu

图注： u = 不变, x = 未知, - = 未实现 (读为 0)。

- 注 1：** 如果器件被中断唤醒且全局中断允许位 GIE 置 1, 则执行 PC+1 后, PC 装入中断向量 (0004h)。

PIC12F683

12.4 中断

PIC12F683 具有多个中断源：

- 外部中断 GP2/INT
- Timer0 超时溢出中断
- GPIO 电平变化中断
- 比较器中断
- A/D 中断
- Timer1 超时溢出中断
- Timer2 匹配中断
- EEPROM 数据写中断
- 故障保护时钟监视器中断
- CCP 中断

中断控制寄存器 (INTCON) 和外设中断请求寄存器 1 (PIR1) 在各自的标志位中记录各种中断请求。INTCON 寄存器还包括各个中断允许位和全局中断允许位。

INTCON 寄存器的全局中断允许位 GIE 在置 1 时允许所有未屏蔽的中断，而在清零时，禁止所有中断。可以通过在 INTCON 寄存器和 PIE1 寄存器中相应的允许位来禁止各个中断。复位时 GIE 被清零。

执行中断时，自动发生以下行为：

- GIE 清零以禁止其他中断。
- 返回地址被压入堆栈。
- 地址 0004h 被载入 PC。

执行“从中断返回”指令 RETFIE 退出中断服务程序并将 GIE 位置 1，从而重新允许未屏蔽的中断。

INTCON 寄存器包含以下中断标志：

- INT 引脚中断
- GPIO 电平变化中断
- Timer0 超时溢出中断

PIR1 寄存器包含外设中断标志。而 PIE1 寄存器则包含相应的中断允许位。

PIR1 寄存器中包含以下中断标志：

- EEPROM 数据写中断
- A/D 中断
- 比较器中断
- Timer1 超时溢出中断
- Timer 2 匹配中断
- 故障保护时钟监视器中断
- CCP 中断

对于外部中断事件，例如 INT 引脚中断或者 GPIO 电平变化中断，中断响应延时将会是 3 到 4 个指令周期。确切的延时时间取决于发生中断事件的时间（见图 12-8）。对于单周期或双周期指令，中断响应延时完全相同。进入中断服务程序之后，就可以通过查询中断标志位来确定中断源。在重新允许中断前，必须用软件将中断标志位清零，以避免重复响应该中断。

- 注 1：**各中断标志位的置 1 不受对应的中断屏蔽位或 GIE 位状态的影响。
- 2：**当执行了一条清零 GIE 位的指令时，任何等待在下一周期处理的中断都将被忽略。在 GIE 位再次置 1 后，被忽略的中断仍会继续等待响应。

欲知更多有关 Timer1、Timer2、比较器、A/D、数据 EEPROM 或增强型 CCP 模块的信息，请参见相应的外设章节。

12.4.1 GP2/INT 中断

GP2/INT 引脚上的外部中断是边沿触发的；当选项寄存器的 INTEDG 位被置 1 时在上升沿触发，而当 INTEDG 位被清零时在下降沿触发。当 GP2/INT 引脚上出现有效边沿时，INTCON 寄存器的 INTF 位置 1。通过清零 INTCON 寄存器的 INTE 控制位可禁止该中断。在重新允许该中断前，必须在中断服务程序中先用软件将 INTF 位清零。如果 INTE 位在进入休眠状态前被置 1，则 GP2/INT 中断能将处理器从休眠状态唤醒。有关休眠的详细信息，请参见第 12.7 节“掉电模式（休眠）”；而有关 GP2/INT 中断将处理器从休眠状态唤醒的时序请参见图 12-10。

- 注：**必须初始化 ANSEL 和 CMCON0 寄存器，以将模拟通道配置为数字输入通道。配置为模拟输入的引脚将读为 0 且不能产生中断。

12.4.2 TIMER0 中断

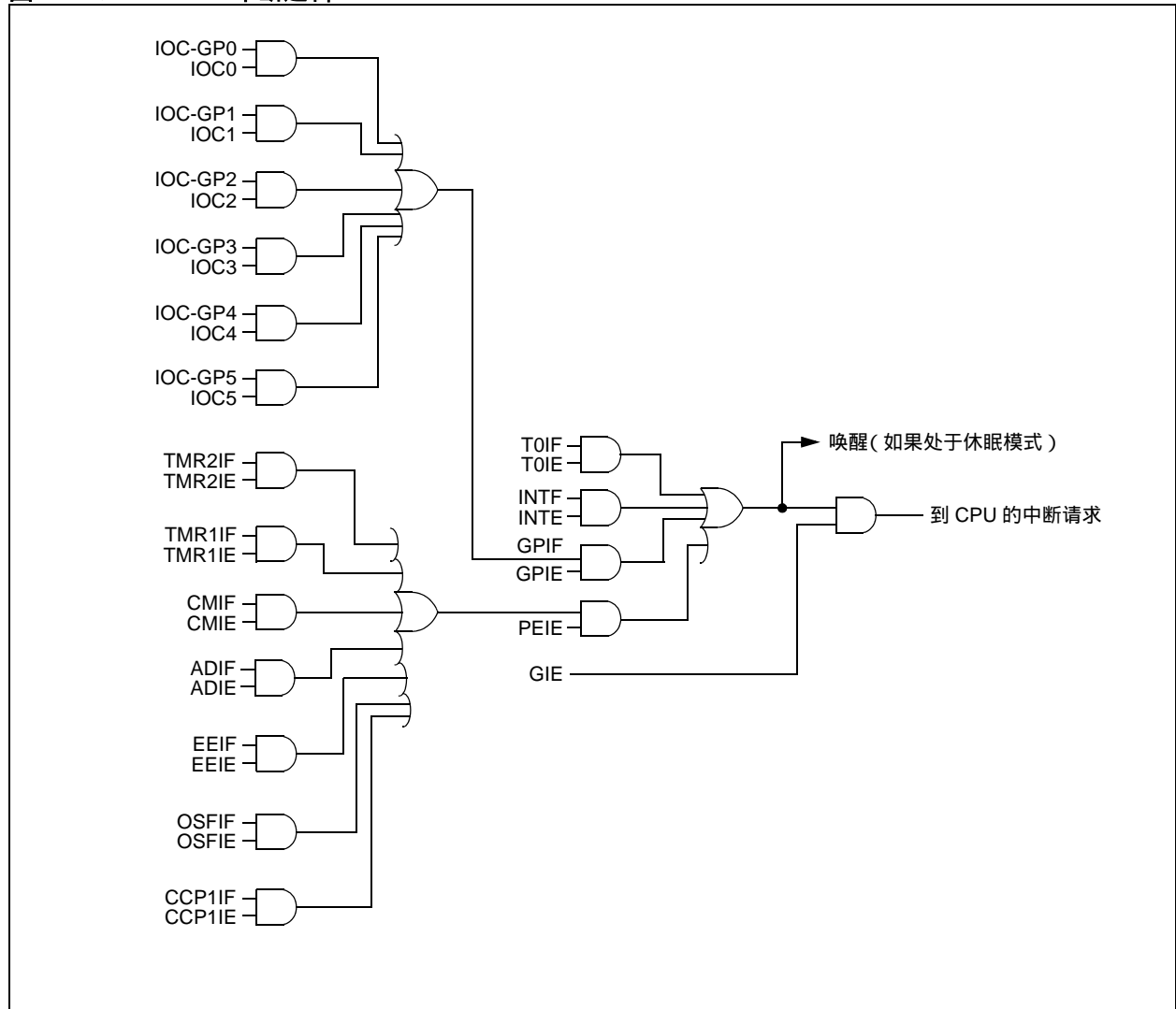
TMR0寄存器溢出 (FFh→00h) 将 T0IF (INTCON<2>) 位置 1。可以通过将 INTCON 寄存器的允许位 T0IE 置 1/ 清零来允许 / 禁止该中断。欲知 Timer0 模块的操作, 请参见第 5.0 节 “Timer0 模块”。

12.4.3 GPIO 中断

GPIO 输入电平的变化会使 INTCON 寄存器的 GPIF 位置 1。可以通过将 INTCON 寄存器的允许位 GPIE 置 1/ 清零来允许 / 禁止该中断。此外, 也可以通过 IOC 寄存器对该端口的各个引脚进行配置。

注： 如果在执行 GPIO 操作时, I/O 引脚的电平发生了变化, 那么 GPIF 中断标志位不会置 1。

图 12-7 : 中断逻辑



PIC12F683

图 12-8： INT 引脚中断时序

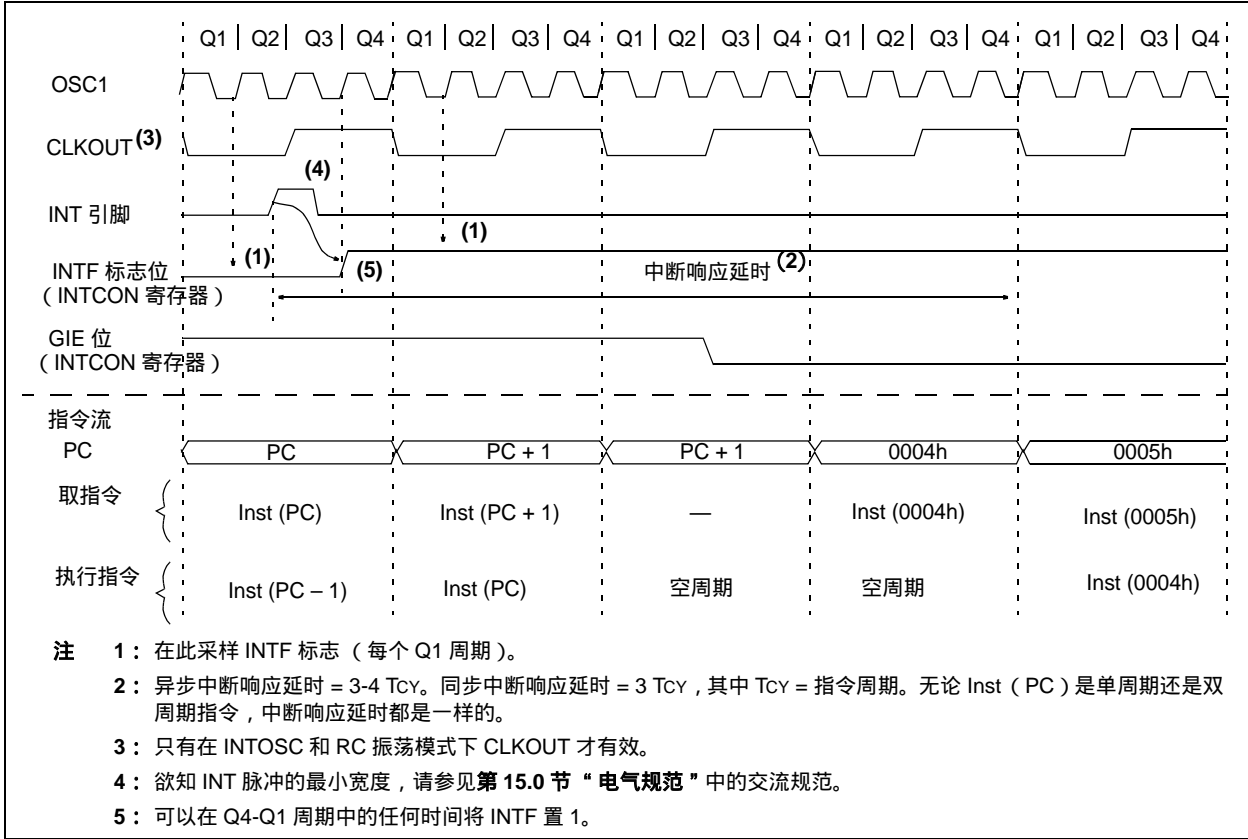


表 12-6： 中断相关寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 0000
IOC	—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	--00 0000	--00 0000
PIR1	EEIF	ADIF	CCP1IF	—	CMIF	OSFIF	TMR2IF	TMR1IF	000- 0000	000- 0000
PIE1	EEIE	ADIE	CCP1IE	—	CMIE	OSFIE	TMR2IE	TMR1IE	000- 0000	000- 0000

图注： x = 未知， u = 不变， - = 未实现位（读为 0）， α = 取值视情况而定。
中断模块不使用阴影单元。

12.5 中断的现场保护

在中断期间, 仅将返回的 PC 值压入堆栈。通常情况下, 用户可能希望在中断期间保存关键寄存器 (例如, W 寄存器和状态寄存器)。这必须用软件实现。

由于在 PIC12F683 中每个存储区的低 16 个字节都是公用的 (见图 2-2), 临时保存寄存器 W_TEMP 和 STATUS_TEMP 都应该被放在这里。这 16 个存储单元不需要分区, 因此便于现场保护和恢复。与例 12-1 中相同的代码可被用于:

- 保存 W 寄存器。
- 保存状态寄存器。
- 执行中断服务程序。
- 恢复状态寄存器 (和存储区选择寄存器)。
- 恢复 W 寄存器。

注: PIC12F683 通常不要求保存 PCLATH。但是, 如果在中断服务程序和主程序中使用相对跳转, 就必须在中断服务程序中保存和恢复 PCLATH。

例 12-1: 将状态寄存器和 W 寄存器保存在 RAM 中

```

MOVWF  W_TEMP           ;Copy W to TEMP register
SWAPF  STATUS,W        ;Swap status to be saved into W
                          ;Swaps are used because they do not affect status bits
MOVWF  STATUS_TEMP     ;Save status to Bank ZERO STATUS_TEMP register
:
:(ISR)                  ;insert user code here
:
SWAPF  STATUS_TEMP,W   ;Swap STATUS_TEMP register into W
                          ;(Set bank to original state)
MOVWF  STATUS          ;Move W to STATUS register
SWAPF  W_TEMP,F        ;Swap W_TEMP
SWAPF  W_TEMP,W        ;Swap W_TEMP into W
    
```

PIC12F683

12.6 看门狗定时器 (WDT)

看门狗定时器具有以下特征：

- 可在 LFINTOSC 模式（频率为 31 kHz）下工作
- 包含一个 16 位的预分频器
- 与 Timer0 共用一个 8 位预分频器
- 超时周期为 1 ms 至 268 秒
- 由配置字位和软件控制

在表 12-7 中说明的条件下 WDT 会被清零。

12.6.1 WDT 振荡器

WDT 以 31 kHz 的 LFINTOSC 作为其工作的时基。LFINTOSC 使能与否不会在 OSCCON 寄存器的 LTS 位上有所反映。

在所有复位后，WDTCON 的值都为“---0 1000”。此时，WDT 将以标称的 17 ms 作为其工作的时基。

注： 当振荡器起振延时定时器 (OST) 启动时，由于 OST 需要使用 WDT 纹波计数器来对振荡器延时进行计数，因此 WDT 仍将保持复位状态。当 OST 计数结束后，WDT 将开始计数（如果使能）。

12.6.2 WDT 控制

WDTE 位位于配置字寄存器中。当该位置 1 时，WDT 持续运行。

当配置字寄存器中的 WDTE 位置 1 时，WDTCON 寄存器的 SWDTEN 位无效。当 WDTE 清零时，则可使用 SWDTEN 位使能和禁止 WDT。SWDTEN 位置 1 使能 WDT，SWDTEN 位清零则禁止 WDT。

PSA 和选项寄存器的 PS<2:0> 位具有与早期 PIC12F683 系列单片机中相应位同样的功能。更多信息，请参见第 5.0 节“Timer0 模块”。

图 12-9： 看门狗定时器框图

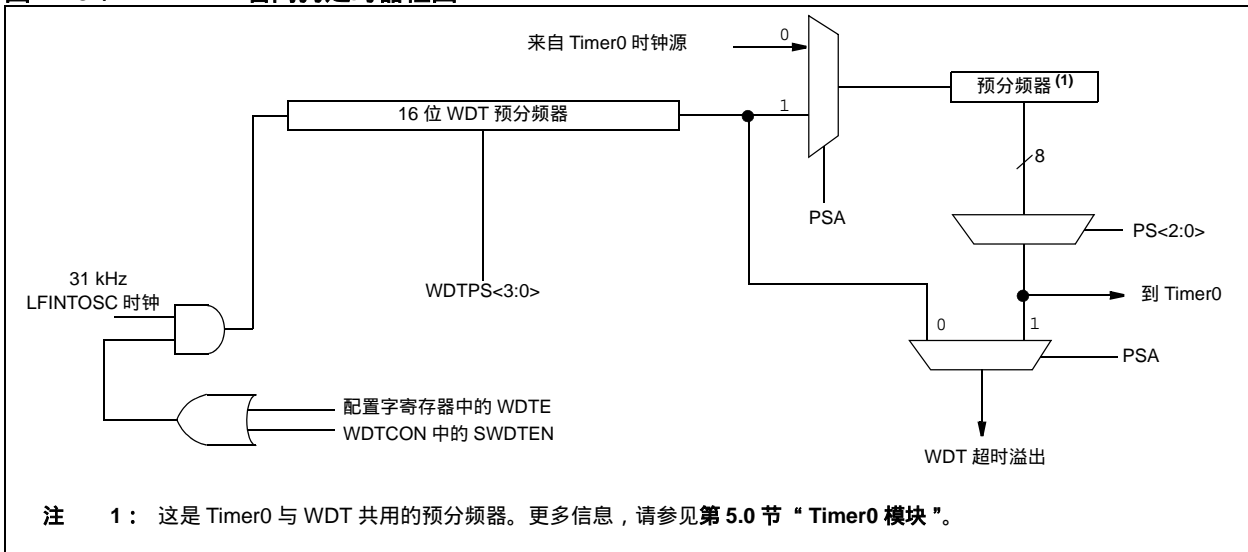


表 12-7： WDT 状态

条件	WDT
WDTE = 0	清零
CLRWDT 命令	
检测到振荡器故障	
退出休眠模式 + 系统时钟 = T1OSC、EXTRC、INTRC 或 EXTCLK	
退出休眠模式 + 系统时钟 = XT、HS 或 LP	清零直到 OST 延时结束

寄存器 12-2 : WDTCON : 看门狗定时器控制寄存器

U-0	U-0	U-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0
—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN
bit 7							bit 0

图注 :

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 置 1 x = 未知

bit 7-5 **未实现** : 读为 0

bit 4-1 **WDTPS<3:0>** : 看门狗定时器周期选择位

位值 = 预分频比

- 0000 = 1:32
- 0001 = 1:64
- 0010 = 1:128
- 0011 = 1:256
- 0100 = 1:512 (复位值)
- 0101 = 1:1024
- 0110 = 1:2048
- 0111 = 1:4096
- 1000 = 1:8192
- 1001 = 1:16384
- 1010 = 1:32768
- 1011 = 1:65536
- 1100 = 保留
- 1101 = 保留
- 1110 = 保留
- 1111 = 保留

bit 0 **SWDTEN** : 软件使能或禁止看门狗定时器的控制位 ⁽¹⁾

- 1 = 使能 WDT
- 0 = 禁止 WDT (复位值)

注 1 : 如果 WDTEN 配置位 = 1, 则 WDT 总是使能的, 而与此控制位的状态无关。如果 WDTEN 配置位 = 0, 就可以使用此控制位使能或禁止 WDT。

表 12-8 : 看门狗定时器的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	其他复位值
WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000	---0 1000
OPTION_REG	$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
CONFIG	$\overline{\text{CPD}}$	$\overline{\text{CP}}$	MCLRE	$\overline{\text{PWRT}}$	WDTE	FOSC2	FOSC1	FOSC0	—	—

图注 : 看门狗定时器不使用阴影单元。

注 1 : 有关配置字寄存器中所有位的操作, 请参见寄存器 12-1。

12.7 掉电模式（休眠）

通过执行 SLEEP 指令可进入掉电模式。

如果使能看门狗定时器：

- WDT 将被清零并保持运行。
- 状态寄存器中的 PD 位被清零。
- \overline{TO} 位被置 1。
- 关闭振荡器驱动器。
- I/O 端口保持执行 SLEEP 指令之前的状态（驱动为高电平、低电平或高阻态）。

在休眠模式下，为了尽量降低电流消耗，所有 I/O 引脚都应该保持为 VDD 或 VSS，没有外部电路从 I/O 引脚消耗电流，同时应禁止比较器和 CVREF。为了避免输入引脚悬空而引入开关电流，应在外部将高阻输入的 I/O 引脚拉为高电平或低电平。为了将电流消耗降至最低，TOCKI 输入也应该保持为 VDD 或 VSS。还应考虑 GPIO 片上上拉的影响。

MCLR 引脚必须处于逻辑高电平。

注： 应该注意到，WDT 超时溢出导致的复位并不会将 MCLR 引脚驱动为低电平。

12.7.1 从休眠状态唤醒

可以通过下列任一事件将器件从休眠状态唤醒：

1. MCLR 引脚上的外部复位输入。
2. 看门狗定时器唤醒（如果使能了 WDT）。
3. GP2/INT 引脚中断、GPIO 电平变化中断或外设中断。

第一种事件会导致器件复位。后两种事件被认为是程序执行的延续。状态寄存器中的 TO 和 PD 位用于确定器件复位的原因。PD 位在上电时被置 1，而在执行 SLEEP 指令时被清零。TO 位在发生 WDT 唤醒时被清零。

以下外设中断可以将器件从休眠状态唤醒：

1. Timer1 中断。Timer1 必须作为异步计数器。
2. ECCP 捕捉模式中断。
3. A/D 转换（当 A/D 时钟源为 RC 时）。
4. EEPROM 写操作完成。
5. 比较器输出状态变化。
6. 电平变化中断。
7. INT 引脚的外部中断。

由于在休眠状态期间没有片内时钟处于工作状态，因此其他外设不能产生中断。

当执行 SLEEP 指令时，下一条指令（PC+1）被预先取出。如果希望通过中断事件唤醒器件，则必须将相应的中断允许位置 1（允许）。唤醒与 GIE 位的状态无关。如果 GIE 位被清零（禁止），器件将继续执行 SLEEP 指令以后的指令。如果 GIE 位被置 1（允许），器件执行 SLEEP 指令之后的指令，然后跳转到中断地址（0004h）处执行代码。如果不想执行 SLEEP 指令以后的指令，用户应该在 SLEEP 指令后面放置一条 NOP 指令。

注： 如果禁止了全局中断（GIE 被清零），但有任一中断源将其中断允许位以及相应的中断标志位置 1，器件将立即从休眠状态唤醒。

器件从休眠状态唤醒时，WDT 都将被清零，而与唤醒的原因无关。

12.7.2 使用中断唤醒

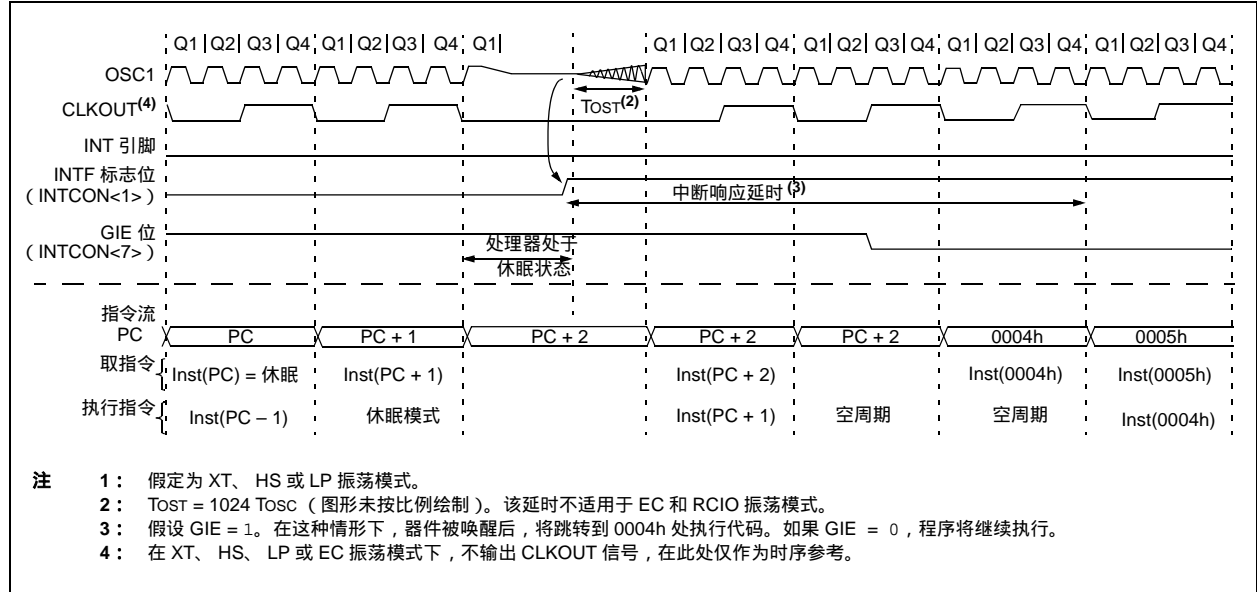
当禁止全局中断（GIE 被清零）时，并且有任一中断源将其中断允许位和中断标志位置 1，将会发生下列某一事件：

- 如果在执行 SLEEP 指令之前产生了中断，那么 SLEEP 指令将被当作一条 NOP 指令执行。因此，WDT 及其预分频器和后分频器（如果使能）将不会被清零，并且 TO 位将不会被置 1，同时 PD 也不会被清零。
- 如果在执行 SLEEP 指令期间或之后产生了中断，那么器件将被立即从休眠模式唤醒。SLEEP 指令将在唤醒之前执行完毕。因此，WDT 及其预分频器和后分频器（如果使能）将被清零，并且 TO 位将被置 1，同时 PD 也将被清零。

即使在执行 SLEEP 指令之前检查到标志位清零，这些标志位也可能在 SLEEP 指令执行完毕之前被置 1。要确定是否执行了 SLEEP 指令，可以测试 PD 位。如果 PD 位置 1，则说明 SLEEP 指令被当作一条 NOP 指令执行了。

在执行 SLEEP 指令之前，必须先执行一条 CLRWDT 指令，来确保将 WDT 清零。更多信息，请参见图 12-10。

图 12-10： 通过中断将器件从休眠模式唤醒



12.8 代码保护

如果代码保护位未被编程，可以使用 ICSP™ 读取片上程序存储器以便进行校验。

注： 当关闭代码保护时，将擦除整个数据 EEPROM 和闪存程序存储器。欲知更多详细信息，请参见“PIC12F6XX/16F6XX Programming Specification”(DS41204)。

12.9 ID 单元

有 4 个存储单元 (2000h-2003h) 被指定为 ID 地址单元，供用户存储校验和其他代码标识号。在正常执行过程中不能访问这些单元，但可在编程 / 校验模式中对它们进行读写。只可使用 ID 地址单元的低 7 位。

PIC12F683

12.10 在线串行编程

可在最终应用电路中对 PIC12F683 单片机进行串行编程。编程可以简单地通过五根连接线来完成：

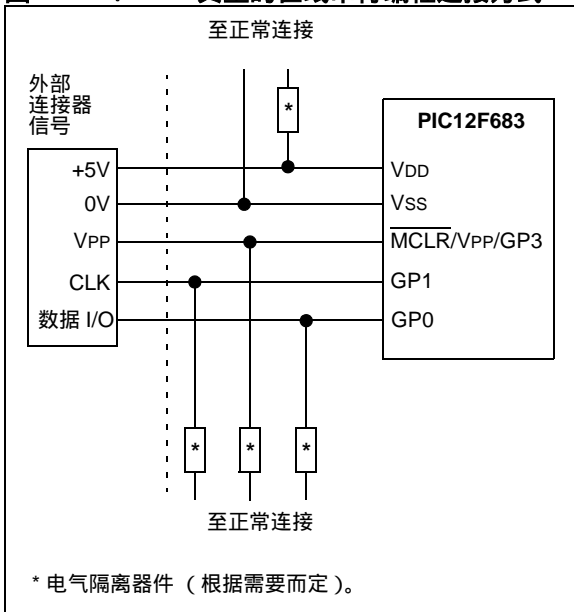
- 时钟线
- 数据线
- 电源线
- 接地线
- 编程电压线

这样就允许用户使用未编程器件制造电路板，而仅在产品交付前才对单片机进行编程。这样还可以将最新版本的固件或者定制固件烧写到单片机中。

通过将 GP0 和 GP1 引脚保持为低电平，并同时将 MCLR (VPP) 引脚从 VL 升到 VIH，可将器件置于编程 / 校验模式。请参见“PIC12F6XX/16F6XX Memory Programming Specification”(DS41204) 了解更多信息。在此模式下 GP0 成为编程数据线而 GP1 则成为编程时钟线。GP0 和 GP1 均为施密特触发输入方式。

图 12-11 所示为典型的在线串行编程连接方式。

图 12-11：典型的在线串行编程连接方式



12.11 在线调试器

由于在线调试需要访问三个引脚，故使用 14 个引脚的器件进行 MPLAB® ICD 2 开发是无法实现的。MPLAB ICD 2 使用特殊的 14 引脚 PIC12F683 ICD 器件来提供相互独立的时钟、数据和 MCLR 引脚，从而可将所有通常可用的引脚提供给用户使用。

提供了一个特殊调试适配器，用于使用 ICD 器件代替 PIC12F683 器件。此调试适配器是 ICD 器件的唯一信号来源。

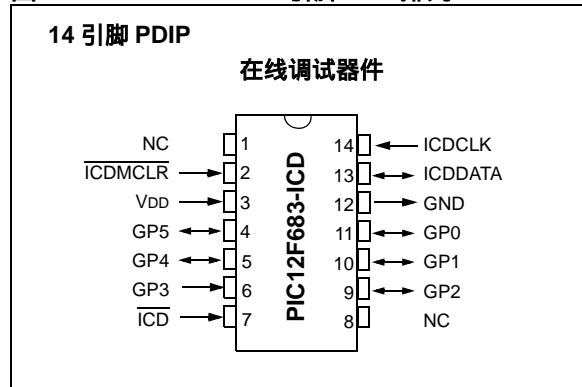
当 PIC12F683 ICD 器件上的 ICD 引脚保持低电平时，使能在线调试功能。此功能允许使用 MPLAB ICD 2 进行简单调试。当使能单片机的此项功能时，某些资源将不可用作常规用途。表 12-9 给出了供后台调试器使用的资源：

表 12-9：调试器资源

资源	说明
堆栈	1 级
程序存储器	地址 0h 必须为 NOP 指令 700h-7FFh

欲知更多信息，请参见 Microchip 网站 www.microchip.com 上的《MPLAB® ICD 2 在线调试器用户指南》(DS51331A_CN)。

图 12-12：14 引脚 ICD 排列



13.0 指令集综述

PIC12F683 指令集具有高度正交性，并分为以下三种基本类型：

- 字节操作类指令
- 位操作类指令
- 立即数和控制操作类指令

每条 PIC16 指令都是一个 14 位的字，由**操作码**（指明指令类型）和一个或多个**操作数**（指明指令操作）组成。图 13-1 中显示了每种指令类型的格式，而表 13-1 总结了各种操作码字段。

表 13-2 列出了所有可被 MPASM™ 汇编器识别的指令。

对于**字节操作类指令**，f 为代表文件寄存器的指示符，而 d 为代表目标寄存器的指示符。文件寄存器指示符指定了指令将会使用哪一个文件寄存器。

目标寄存器指示符指定操作结果的存放位置。如果 d 为 0，结果存放在 W 寄存器中。如果 d 为 1，结果存入指令指定的文件寄存器中。

对于**位操作类指令**，b 代表位字段的指示符，用于选择操作所影响的位，而 f 则代表相应位所在的文件的地址。

对于**立即数和控制操作类指令**，k 代表一个 8 位或 11 位常数或立即数。

每个指令周期由 4 个振荡周期组成；对于频率为 4 MHz 的振荡器，其正常的指令执行时间为 1 μs。所有指令都在一个指令周期内执行，除非条件测试为真或者指令执行改变了程序计数器值的指令。当上述特殊情况发生时，指令的执行就需要两个指令周期，第二个周期执行一条 NOP 指令。

所有指令示例均使用 0xhh 格式表示一个十六进制数，其中 h 表示一位十六进制数字。

13.1 读 - 修改 - 写操作

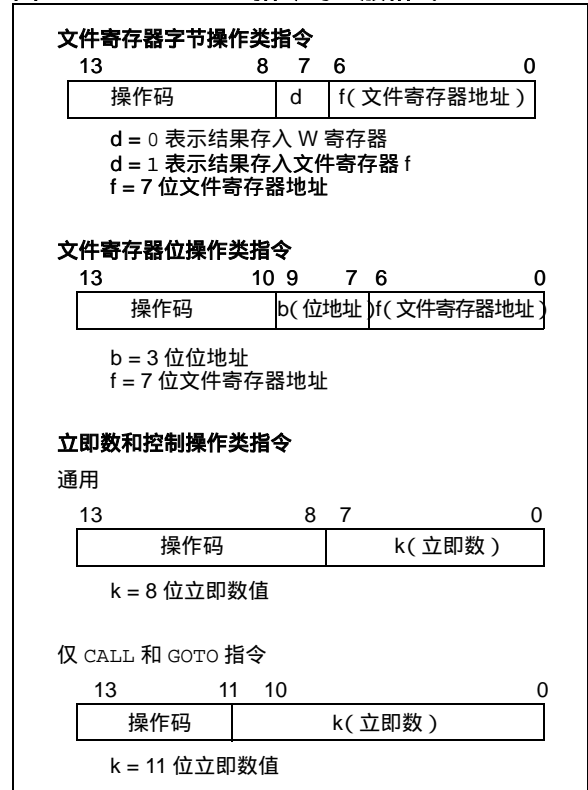
所有需要使用文件寄存器的指令都会执行读 - 修改 - 写（Read-Modify-Write, R-M-W）操作。根据指令或目标寄存器指示符 d 读寄存器、修改数据和保存结果。即使是写一个寄存器的指令也将先对该寄存器进行读操作。

例如，CLRF GPIO 指令会读 PORTA、清零所有数据位，然后将结果写回到 PORTA。该示例可能会意外清除将 RAIF 标志位置 1 的条件。

表 13-1：操作码字段说明

字段	说明
f	寄存器地址（0x00 到 0x7F）
W	工作寄存器（累加器）
b	8 位文件寄存器内的位地址
k	立即数字段、常数或标号
x	无关单元（= 0 或 1）。 汇编器将产生 x = 0 的代码。为了与所有的 Microchip 软件工具兼容，建议使用这种格式。
d	目标寄存器选择；d = 0：结果保存至 W， d = 1：结果保存至文件寄存器 f。 默认值为 d = 1。
PC	程序计数器
TO	超时溢出位
C	进位
DC	辅助进位
Z	零位
PD	掉电位

图 13-1：指令的一般格式



PIC12F683

表 13-2: PIC12F683 指令集

助记符, 操作数	说明	指令周 期数	14 位操作码		受影响 的状态位	注	
			MSb	LSb			
面向字节的文件寄存器操作							
ADDWF	f, d	W 和 f 相加	1	00 0111	dfff ffff	C, DC, Z	1, 2
ANDWF	f, d	W 和 f 作逻辑与运算	1	00 0101	dfff ffff	Z	1, 2
CLRF	f	将 f 清零	1	00 0001	1fff ffff	Z	2
CLRWF	-	将 W 寄存器清零	1	00 0001	0xxx xxxx	Z	
COMF	f, d	将 f 取反	1	00 1001	dfff ffff	Z	1, 2
DECF	f, d	f 减 1	1	00 0011	dfff ffff	Z	1, 2
DECFSZ	f, d	f 减 1, 为 0 则跳过	1(2)	00 1011	dfff ffff		1, 2, 3
INCF	f, d	f 加 1	1	00 1010	dfff ffff	Z	1, 2
INCFSZ	f, d	f 加 1, 为 0 则跳过	1(2)	00 1111	dfff ffff		1, 2, 3
IORWF	f, d	W 和 f 作逻辑或运算	1	00 0100	dfff ffff	Z	1, 2
MOVF	f, d	将 f 的内容传送给目标寄存器	1	00 1000	dfff ffff	Z	1, 2
MOVWF	f	将 W 的内容传送给 f	1	00 0000	1fff ffff		
NOP	-	空操作	1	00 0000	0xx0 0000		
RLF	f, d	对 f 执行带进位的循环左移	1	00 1101	dfff ffff	C	1, 2
RRF	f, d	对 f 执行带进位的循环右移	1	00 1100	dfff ffff	C	1, 2
SUBWF	f, d	f 减去 W	1	00 0010	dfff ffff	C, DC, Z	1, 2
SWAPF	f, d	将 f 中的两个半字节进行交换	1	00 1110	dfff ffff		1, 2
XORWF	f, d	W 和 f 作逻辑异或运算	1	00 0110	dfff ffff	Z	1, 2
面向位的文件寄存器操作							
BCF	f, b	将 f 中的某位清零	1	01 00bb	bfff ffff		1, 2
BSF	f, b	将 f 中的某位置 1	1	01 01bb	bfff ffff		1, 2
BTFSC	f, b	检测 f 中的某位, 为 0 则跳过	1(2)	01 10bb	bfff ffff		3
BTFSS	f, b	检测 f 中的某位, 为 1 则跳过	1(2)	01 11bb	bfff ffff		3
面向立即数和控制寄存器操作							
ADDLW	k	立即数和 W 相加	1	11 111x	kkkk kkkk	C, DC, Z	
ANDLW	k	立即数与 W 作逻辑与运算	1	11 1001	kkkk kkkk	Z	
CALL	k	调用子程序	2	10 0kkk	kkkk kkkk		
CLRWDAT	-	将看门狗定时器清零	1	00 0000	0110 0100	$\overline{TO}, \overline{PD}$	
GOTO	k	无条件跳转	2	10 1kkk	kkkk kkkk		
IORLW	k	立即数与 W 作逻辑或运算	1	11 1000	kkkk kkkk	Z	
MOVLW	k	将立即数传送给 W	1	11 00xx	kkkk kkkk		
RETFIE	-	从中断返回	2	00 0000	0000 1001		
RETLW	k	返回并将立即数传送给 W	2	11 01xx	kkkk kkkk		
RETURN	-	从子程序返回	2	00 0000	0000 1000		
SLEEP	-	进入待机模式	1	00 0000	0110 0011	$\overline{TO}, \overline{PD}$	
SUBLW	k	立即数减去 W 的内容	1	11 110x	kkkk kkkk	C, DC, Z	
XORLW	k	立即数与 W 作逻辑异或运算	1	11 1010	kkkk kkkk	Z	

- 注 1: 当 I/O 寄存器用自身内容修改自身时 (例如, MOVF GPIO, 1), 使用的值是出现在引脚上的值。例如, 如果将一引脚配置为输入, 虽然其对应数据锁存器中的值为 1, 但此时若有外部器件将该引脚驱动为低电平, 则被写回的数据值将是 0。
- 2: 当对 TMR0 寄存器 (并且 d = 1) 执行这条指令时, 如果预分频器被分配给 Timer0 模块, 则它会被清零。
- 3: 如果程序计数器 (PC) 被修改或条件测试为真, 则执行该指令需要两个周期。第二个周期执行一条 NOP 指令。

13.2 指令说明

ADDLW 立即数与 W 相加

语法： [标号] ADDLW k
 操作数： $0 \leq k \leq 255$
 操作： $(W) + k$ (W)
 受影响的状态位： C、DC 和 Z
 说明： 将 W 寄存器的内容与 8 位立即数 k 相加，结果存入 W 寄存器。

ADDWF W 和 f 相加

语法： [标号] ADDWF f,d
 操作数： $0 \leq f \leq 127$
 d [0,1]
 操作： $(W) + (f)$ (目标寄存器)
 受影响的状态位： C、DC 和 Z
 说明： 将 W 寄存器的内容与 f 寄存器的内容相加。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

ANDLW 立即数与 W 作逻辑与运算

语法： [标号] ANDLW k
 操作数： $0 \leq k \leq 255$
 操作： $(W) .AND.(k)$ (W)
 受影响的状态位： Z
 说明： 将 W 寄存器的内容与 8 位立即数 k 作逻辑与运算。结果存入 W 寄存器。

ANDWF W 和 f 作逻辑与运算

语法： [标号] ANDWF f,d
 操作数： $0 \leq f \leq 127$
 d [0,1]
 操作： $(W) .AND.(f)$ (目标寄存器)
 受影响的状态位： Z
 说明： 将 W 寄存器与 f 寄存器作逻辑与运算。当 d 为 0 时，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

BCF 将 f 寄存器中的某位清零

语法： [标号] BCF f,b
 操作数： $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作： 0 (f)
 受影响的状态位： 无
 说明： 将寄存器 f 中的 b 位清零。

BSF 将 f 寄存器中的某位置 1

语法： [标号] BSF f,b
 操作数： $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作： 1 (f)
 受影响的状态位： 无
 说明： 将寄存器 f 中的 b 位置 1。

BTFSC 测试 f 中的某位，为 0 则跳过

语法： [标号] BTFSC f,b
 操作数： $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作： 如果 (f) = 0 则跳过
 受影响的状态位： 无
 说明： 如果 f 寄存器中的 b 位为 1，则执行下一条指令。
 如果 f 寄存器中的 b 位为 0，则丢弃下一条指令，代而执行一条 NOP 指令，从而使该指令成为双周期指令。

PIC12F683

BTFSS	检测 f 中的某位，为 1 则跳过
语法：	[标号] BTFSS f,b
操作数：	$0 \leq f \leq 127$ $0 \leq b < 7$
操作：	如果 $(f < b) = 1$ 则跳过
受影响的状态位：	无
说明：	如果 f 寄存器中的 b 位为 0，则执行下一条指令。 如果 b 位为 1，则丢弃下一条指令，代而执行一条 NOP 指令，从而使该指令成为双周期指令。

CALL	调用子程序
语法：	[标号] CALL k
操作数：	$0 \leq k \leq 2047$
操作：	$(PC) + 1$ TOS , k PC<10:0> , (PCLATH<4:3>) PC<12:11>
受影响的状态位：	无
说明：	调用子程序。首先，将返回地址 (PC+1) 压入堆栈。11 位立即数地址被装入 PC<10:0>。PC 的高位通过 PCLATH 装入。CALL 是一条双周期指令。

CLRF	将 f 清零
语法：	[标号] CLRF f
操作数：	$0 \leq f \leq 127$
操作：	$00h \rightarrow (f)$ $1 \rightarrow Z$
受影响的状态位：	Z
说明：	寄存器 f 被清零，Z 位置 1。

CLRW	将 W 寄存器清零
语法：	[标号] CLRW
操作数：	无
操作：	$00h$ (W) 1 Z
受影响的状态位：	Z
说明：	W 寄存器被清零。全零标志位 (Z) 置 1。

CLRWDT	将看门狗定时器清零
语法：	[标号] CLRWDT
操作数：	无
操作：	$00h$ WDT 0 WDT 预分频器， 1 \overline{TO} 1 \overline{PD}
受影响的状态位：	\overline{TO} , \overline{PD}
说明：	CLRWDT 指令复位看门狗定时器，同时还复位 WDT 的预分频器。状态位 \overline{TO} 和 \overline{PD} 置 1。

COMF	将 f 取反
语法：	[标号] COMF f,d
操作数：	$00 \leq f \leq 127$ $d \in [0,1]$
操作：	$\overline{(f)}$ (目标寄存器)
受影响的状态位：	Z
说明：	将寄存器 f 的内容取反。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

DECF	f 减 1
语法：	[标号] DECF f,d
操作数：	$0 \leq f \leq 127$ $d \in [0,1]$
操作：	$(f) - 1$ (目标寄存器)
受影响的状态位：	Z
说明：	将寄存器 f 的内容减 1。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

DECFSZ **f 减 1, 为 0 则跳过**

语法: [标号] DECFSZ f,d
 操作数: $0 \leq f \leq 127$
 d [0,1]
 操作: (f) - 1 (目标寄存器);
 结果为 0 时跳过
 受影响的状态位: 无
 说明: 将寄存器 f 的内容减 1。当 d 为 0 时, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。
 如果结果为 1, 则顺序执行指令。
 如果结果为 0, 则执行 NOP, 从而使该指令成为双周期指令。

INCFSZ **f 加 1, 为 0 则跳过**

语法: [标号] INCFSZ f,d
 操作数: $0 \leq f \leq 127$
 d [0,1]
 操作: (f) + 1 (目标寄存器),
 结果为 0 时跳过
 受影响的状态位: 无
 说明: 将寄存器 f 的内容加 1。当 d 为 0 时, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。
 如果结果为 1, 则顺序执行指令。
 如果结果为 0, 则执行 NOP, 从而使该指令成为双周期指令。

GOTO **无条件跳转**

语法: [标号] GOTO k
 操作数: $0 \leq k \leq 2047$
 操作: k PC<10:0>
 PCLATH<4:3> PC<12:11>
 受影响的状态位: 无
 说明: GOTO 是无条件跳转指令。11 位立即数地址被装入 PC<10:0>。PC 的高位通过 PCLATH<4:3> 装入。
 GOTO 是一条双周期指令。

IORLW **立即数与 W 作逻辑或运算**

语法: [标号] IORLW k
 操作数: $0 \leq k \leq 255$
 操作: (W) .OR. k (W)
 受影响的状态位: Z
 说明: 将 W 寄存器的内容与 8 位立即数 k 作逻辑或运算。结果存入 W 寄存器。

INCF **f 加 1**

语法: [标号] INCF f,d
 操作数: $0 \leq f \leq 127$
 d [0,1]
 操作: (f) + 1 (目标寄存器)
 受影响的状态位: Z
 说明: 将寄存器 f 的内容加 1。当 d 为 0 时, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

IORWF **将 W 与 f 作逻辑或运算**

语法: [标号] IORWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: (W) .OR. (f) (目标寄存器)
 受影响的状态位: Z
 说明: W 寄存器与 f 寄存器作逻辑或运算。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

PIC12F683

MOVF	将 f 的内容传送给目标寄存器
语法：	[标号] MOVF f,d
操作数：	$0 \leq f \leq 127$ $d \in [0,1]$
操作：	(f) → (目标寄存器)
受影响的状态位：	Z
说明：	根据 d 的状态，将寄存器 f 的内容传送给目标寄存器。如果 $d = 0$ ，目标寄存器为 W 寄存器。如果 $d = 1$ ，目标寄存器为文件寄存器 f。由于状态标志位 Z 会受到该指令结果的影响， $d = 1$ 可用于检测文件寄存器。
指令字数：	1
指令周期数：	1
示例：	MOVF FSR, 0
	执行指令后 W = FSR 寄存器中的值 Z = 1

MOVLW	将立即数传送给 W
语法：	[标号] MOVLW k
操作数：	$0 \leq k \leq 255$
操作：	k (W)
受影响的状态位：	无
说明：	将 8 位立即数 k 装入 W 寄存器。与取值无关的位被汇编为 0。
指令字数：	1
指令周期数：	1
示例：	MOVLW 0x5A
	执行指令后 W = 0x5A

MOVWF	将 W 的内容传送给 f
语法：	[标号] MOVWF f
操作数：	$0 \leq f \leq 127$
操作：	(W) (f)
受影响的状态位：	无
说明：	将 W 寄存器中的数据传送给寄存器 f。
指令字数：	1
指令周期数：	1
示例：	MOVW OPTION
	执行指令前 OPTION = 0xFF W = 0x4F
	执行指令后 OPTION = 0x4F W = 0x4F

NOP	空操作
语法：	[标号] NOP
操作数：	无
操作：	空操作
受影响的状态位：	无
说明：	空操作。
指令字数：	1
指令周期数：	1
示例：	NOP

RETFIE 从中断返回

语法： [标号] RETFIE

操作数： 无

操作： TOS → PC ,
 1 → GIE

受影响的状态位： 无

说明： 从中断返回。执行出栈操作，将栈顶（TOS）的内容装入 PC。通过将全局中断允许位 GIE（INTCON<7>）置 1 允许中断。该指令是一条双周期指令。

指令字数： 1

指令周期数： 2

示例： RETFIE

 中断后

 PC = TOS

 GIE = 1

RETLW 返回时将立即数传送给 W

语法： [标号] RETLW k

操作数： $0 \leq k \leq 255$

操作： k (W) ;
 TOS → PC

受影响的状态位： 无

说明： 将 8 位立即数 k 装入 W 寄存器。将栈顶内容（返回地址）装入程序计数器。该指令是一条双周期指令。

指令字数： 1

指令周期数： 2

示例： CALL TABLE;W contains
 table
 ;offset value
 • ;W now has table value
 •
 •
 ADDWF PC ;W = offset
 RETLW k1 ;Begin table
 RETLW k2 ;
 •
 •
 •
 RETLW kn ; End of table

 执行指令前
 W = 0x07

 执行指令后
 W = k8 的值

RETURN 从子程序返回

语法： [标号] RETURN

操作数： 无

操作： TOS → PC

受影响的状态位： 无

说明： 从子程序返回。执行出栈操作，将栈顶（TOS）内容装入程序计数器。该指令是一条双周期指令。

PIC12F683

RLF 对 f 执行带进位的循环左移

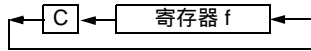
语法： [标号] RLF f,d

操作数： $0 \leq f \leq 127$
 $d \in [0,1]$

操作： 参见下面的说明

受影响的状态位： C

说明： 将寄存器 f 的内容连同进位标志位一起循环左移 1 位。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。



指令字数： 1

指令周期数： 1

示例： RLF REG1,0

执行指令前

REG1 = 1110 0110
C = 0

执行指令后

REG1 = 1110 0110
W = 1100 1100
C = 1

RRF 对 f 执行带进位的循环右移

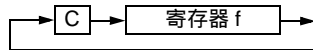
语法： [标号] RRF f,d

操作数： $0 \leq f \leq 127$
 $d \in [0,1]$

操作： 参见下面的说明

受影响的状态位： C

说明： 将寄存器 f 的内容连同进位标志位一起循环右移 1 位。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。



SLEEP 进入休眠模式

语法： [标号] SLEEP

操作数： 无

操作： 00h → WDT,
0 → WDT 预分频器,
1 → \overline{TO} ,
0 → \overline{PD}

受影响的状态位： \overline{TO} , \overline{PD}

说明： 掉电状态位 (\overline{PD}) 清零。超时状态位 (\overline{TO}) 置 1。看门狗定时器及其后分频器清零。振荡器停振，处理器进入休眠模式。

SUBLW 立即数减去 W 寄存器的内容

语法： [标号] SUBLW k

操作数： $0 \leq k \leq 255$

操作： $k - (W) \rightarrow (W)$

受影响的状态位：C、DC 和 Z

说明： 8 位立即数 k 减去 W 寄存器的内容 (以 2 的补码方式进行运算)。结果存入 W 寄存器。

C = 0	$W > k$
C = 1	$W \leq k$
DC = 0	$W\langle 3:0 \rangle > k\langle 3:0 \rangle$
DC = 1	$W\langle 3:0 \rangle \leq k\langle 3:0 \rangle$

SUBWF **f 减去 W**

语法： [标号] SUBWF f,d

操作数： $0 \leq f \leq 127$
 $d \in [0,1]$

操作： $(f) - (W) \rightarrow (\text{目标寄存器})$

受影响的状态位： C、DC 和 Z

说明： 从寄存器 f 中减去 W 寄存器的内容（采用 2 的补码方法进行运算）。如果 d 为 0，结果存储在 W 寄存器中。如果 d 为 1，结果存回寄存器 f。

C = 0	$W > f$
C = 1	$W \leq f$
DC = 0	$W\langle 3:0 \rangle > f\langle 3:0 \rangle$
DC = 1	$W\langle 3:0 \rangle \leq f\langle 3:0 \rangle$

SWAPF **将 f 中的两个半字节进行交换**

语法： [标号] SWAPF f,d

操作数： $0 \leq f \leq 127$
 $d \in [0,1]$

操作： $(f\langle 3:0 \rangle) \rightarrow (\text{目标寄存器 } \langle 7:4 \rangle)$,
 $(f\langle 7:4 \rangle) \rightarrow (\text{目标寄存器 } \langle 3:0 \rangle)$

受影响的状态位： 无

说明： 将寄存器 f 的高半字节和低半字节交换。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

XORLW **立即数与 W 作逻辑异或运算**

语法： [标号] XORLW k

操作数： $0 \leq k \leq 255$

操作： $(W) .XOR. k \quad (W)$

受影响的状态位： Z

说明： 将 W 寄存器的内容与 8 位立即数 k 作逻辑异或运算。结果存入 W 寄存器。

XORWF **W 与 f 作逻辑异或运算**

语法： [标号] XORWF f,d

操作数： $0 \leq f \leq 127$
 $d \in [0,1]$

操作： $(W) .XOR. (f) \quad (\text{目标寄存器})$

受影响的状态位： Z

说明： 将 W 寄存器的内容与 f 寄存器的内容作逻辑异或运算。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

PIC12F683

注：

14.0 开发支持

一系列硬件及软件开发工具对 PIC® 单片机提供支持：

- 集成开发环境
 - MPLAB® IDE 软件
- 汇编器 / 编译器 / 链接器
 - MPASM™ 汇编器
 - MPLAB C18 和 MPLAB C30 C 编译器
 - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
 - MPLAB ASM30 汇编器 / 链接器 / 库
- 模拟器
 - MPLAB SIM 软件模拟器
- 仿真器
 - MPLAB ICE 2000 在线仿真器
 - MPLAB REAL ICE™ 在线仿真器
- 在线调试器
 - MPLAB ICD 2
- 器件编程器
 - PICSTART® Plus 开发编程器
 - MPLAB PM3 器件编程器
 - PICKit™ 2 开发编程器
- 低成本演示和开发板及评估工具包

14.1 MPLAB 集成开发环境软件

MPLAB IDE 软件为 8/16 位单片机市场提供了前所未有的易于使用的软件开发平台。MPLAB IDE 是基于 Windows® 操作系统的应用软件，包括：

- 一个包含所有调试工具的图形界面
 - 模拟器
 - 编程器（单独销售）
 - 仿真器（单独销售）
 - 在线调试器（单独销售）
- 具有彩色上下文代码显示的全功能编辑器
- 多项目管理器
- 内容可直接编辑的可定制式数据窗口
- 高级源代码调试
- 可视化器件初始化程序，便于进行寄存器的初始化
- 鼠标停留在变量上进行查看的功能
- 通过拖放把变量从源代码窗口拉到观察窗口
- 丰富的在线帮助
- 集成了可选的第三方工具，如 HI-TECH 软件 C 编译器和 IAR C 编译器

MPLAB IDE 可以让您：

- 编辑源文件（汇编语言或 C 语言）
- 点击一次即可完成汇编（或编译）并将代码下载到 PIC MCU 仿真器和模拟器工具中（自动更新所有项目信息）
- 可使用如下各项进行调试：
 - 源文件（汇编语言或 C 语言）
 - 混合汇编语言和 C 语言
 - 机器码

MPLAB IDE 在单个开发范例中支持使用多种调试工具，包括从成本效益高的模拟器到低成本的在线调试器，再到全功能的仿真器。这样缩短了用户升级到更加灵活而功能更强大的工具时的学习时间。

14.2 MPASM 汇编器

MPASM 汇编器是全功能通用宏汇编器，适用于所有的 PIC MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特征：

- 集成在 MPLAB IDE 项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

14.3 MPLAB C18 和 MPLAB C30 C 编译器

MPLAB C18 和 MPLAB C30 代码开发系统是完全的 ANSI C 编译器，分别适用于 Microchip 的 PIC18 和 PIC24 系列单片机及 dsPIC30F 和 dsPIC33 系列数字信号控制器。这些编译器可提供其他编译器并不具备的强大的集成功能和出众的代码优化能力，且使用方便。

为便于源代码调试，编译器提供了针对 MPLAB IDE 调试器的优化符号信息。

14.4 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK 目标链接器包含了由 MPASM 汇编器、MPLAB C18 C 编译器产生的可重定位目标。通过使用链接器脚本中的指令，它还可链接预编译库中的可重定位目标。

MPLIB 目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用中。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特征：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

14.5 MPLAB ASM30 汇编器、链接器和库管理器

MPLAB ASM30 汇编器为 dsPIC30F 器件提供转换自符号汇编语言的可重定位机器码。MPLAB C30 C 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或与其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特征：

- 支持整个 dsPIC30F 指令集
- 支持定点数据和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

14.6 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器在指令级对 PIC MCU 和 dsPIC® DSC 进行模拟，使得用户可以在 PC 主机的环境下进行代码开发。对于任何给定的指令，用户均可对数据区进行检查或修改，并通过各种触发机制来产生激励。可以将各寄存器的情况记录在文件中，以便进行进一步地运行时分析。跟踪缓冲器和逻辑分析器的显示使模拟器还能记录和跟踪程序的执行、I/O 的动作、大部分的外设及内部寄存器的状况。

MPLAB SIM 软件模拟器完全支持使用 MPLAB C18 和 MPLAB C30 C 编译器以及 MPASM 和 MPLAB ASM30 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

14.7 MPLAB ICE 2000 高性能在线仿真器

MPLAB ICE 2000 在线仿真器旨在为产品开发工程师提供一整套用于 PIC 单片机的设计工具。MPLAB ICE 2000 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 2000 是全功能仿真器系统，它具有增强的跟踪、触发和数据监控功能。处理器模块可插拔，使系统可轻松进行重新配置以适应各种不同处理器的仿真需要。MPLAB ICE 2000 在线仿真器的架构允许对其进行扩展以支持新的 PIC 单片机。

MPLAB ICE 2000 在线仿真器系统设计为一款实时仿真系统，该仿真系统具备通常只有昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft® Windows® 32 位操作系统可使这些功能在一个简单而统一的应用中得到很好的利用。

14.8 MPLAB REAL ICE 在线仿真器系统

MPLAB REAL ICE 在线仿真器系统是 Microchip 针对其闪存 DSC 和 MCU 器件而推出的新一代高速仿真器。结合 MPLAB 集成开发环境 (IDE) 所具有的易于使用且功能强大的图形用户界面，该仿真器可对 PIC® 闪存 MCU 和 dsPIC® DSC 进行调试和编程。IDE 是随每个工具包一起提供的。

MPLAB REAL ICE 探针通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与常用 MPLAB ICD 2 系统兼容的连接器 (RJ11) 或新型抗噪声、高速低压差分信号 (LVDS) 互连电缆 (CAT5) 与目标板相连。

可通过 MPLAB IDE 下载将来版本的固件，对 MPLAB REAL ICE 进行现场升级。在即将推出的 MPLAB IDE 版本中，会支持许多新器件，还将增加一些新特性，如软件断点和汇编代码跟踪等。在同类仿真器中，MPLAB REAL ICE 的优势十分明显：低成本、高速仿真、实时变量监视、跟踪分析、复杂断点、耐用的探针接口及较长 (长达 3 米) 的互连电缆。

14.9 MPLAB ICD 2 在线调试器

Microchip 的在线调试器 MPLAB ICD 2 是一款功能强大而成本低廉的运行时开发工具，通过 RS-232 或高速 USB 接口与 PC 主机相连。该工具基于闪存 PIC MCU，可用于开发本系列及其他 PIC MCU 和 dsPIC DSC。MPLAB ICD 2 使用了闪存器件中内建的在线调试功能。该功能结合 Microchip 的在线串行编程 (In-Circuit Serial Programming™, ICSP™) 协议，可在 MPLAB 集成开发环境的图形用户界面上提供成本效益很高的在线闪存调试。这使设计人员可通过设置断点、单步运行以及对变量、CPU 状态以及外设寄存器进行监视的方法实现源代码的开发和调试。其全速运行特性可对硬件和应用进行实时测试。MPLAB ICD 2 还可用作某些 PIC 器件的开发编程器。

14.10 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款通用的、符合 CE 规范的器件编程器，其可编程电压设置在 VDDMIN 和 VDDMAX 之间时可靠性最高。它有一个用来显示菜单和错误信息的大 LCD 显示器 (128 x 64)，以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP™ 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PIC 器件进行读取、验证和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对存储器很大的器件进行快速编程，它还采用 SD/MMC 卡用作文件存储及数据安全应用。

14.11 PICSTART Plus 开发编程器

PICSTART Plus 开发编程器是一款易于使用而成本低廉的原型编程器。它通过 COM (RS-232) 端口与 PC 相连。MPLAB 集成开发环境软件使得该编程器的使用简便、高效。PICSTART Plus 开发编程器支持采用 DIP 封装的大部分 PIC 器件，其引脚数最多可达 40 个。引脚数更多的器件，如 PIC16C92X 和 PIC17C76X，可通过连接一个转接插槽来获得支持。PICSTART Plus 开发编程器符合 CE 规范。

14.12 PICkit 2 开发编程器

PICkit™ 2 开发编程器是一个低成本编程器；对于某些选定闪存器件，它也是一个调试器，通过其易于使用的接口可对众多 Microchip 的低档、中档和 PIC18F 系列闪存单片机进行编程。PICkit 2 入门工具包中包含一个有实验布线区的开发板、十二堂系列课程、软件和 HI-TECH 的 PICC™ Lite C 编译器，有助于用户快速掌握 PIC® 单片机的使用。这一工具包为使用 Microchip 功能强大的中档闪存系列单片机进行编程、评估和应用开发，提供了所需的一切。

14.13 演示、开发和评估板

有许多演示、开发和评估板可用于各种 PIC MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于测试和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、RS-232 接口、LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、PowerSmart 电池管理、SEEVAL® 评估系统、 Σ - Δ ADC、流速传感器，等等。

有关演示、开发和评估工具包的完整列表，请查阅 Microchip 公司网页 (www.microchip.com)。

15.0 电气规范

绝对最大值 (†)

偏置电压下的环境温度	-40°C 至 +125°C
储存温度	-65°C 至 +150°C
VDD 相对于 VSS 的电压	-0.3V 至 +6.5V
MCLR 相对于 VSS 的电压	-0.3V 至 +13.5V
其他引脚相对于 VSS 的电压	-0.3V 至 (VDD + 0.3V)
总功耗 (†)	800 mW
VSS 引脚的最大输出电流	95 mA
VDD 引脚的最大输入电流	95 mA
输入钳位电流 I _{IK} (V _I < 0 或 V _I > VDD)	±20 mA
输出钳位电流 I _{OK} (V _O < 0 或 V _O > VDD)	±20 mA
任一 I/O 引脚的最大输出灌电流	25 mA
任一 I/O 引脚的最大输出拉电流	25 mA
GPIO 的最大灌电流	90 mA
GPIO 的最大拉电流	90 mA

注 1： 功耗按如下公式计算： $P_{DIS} = V_{DD} \times \{I_{DD} - I_{OH}\} + \{(V_{DD} - V_{OH}) \times I_{OH}\} + (V_{OL} \times I_{OL})$ 。

† 注意：如果器件的工作条件超过“绝对最大值”，可能会对器件造成永久性损坏。上述值仅为运行条件极大值，建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其稳定性会受到影响。

PIC12F683

图 15-1 : PIC12F683 电压—频率关系图, $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$

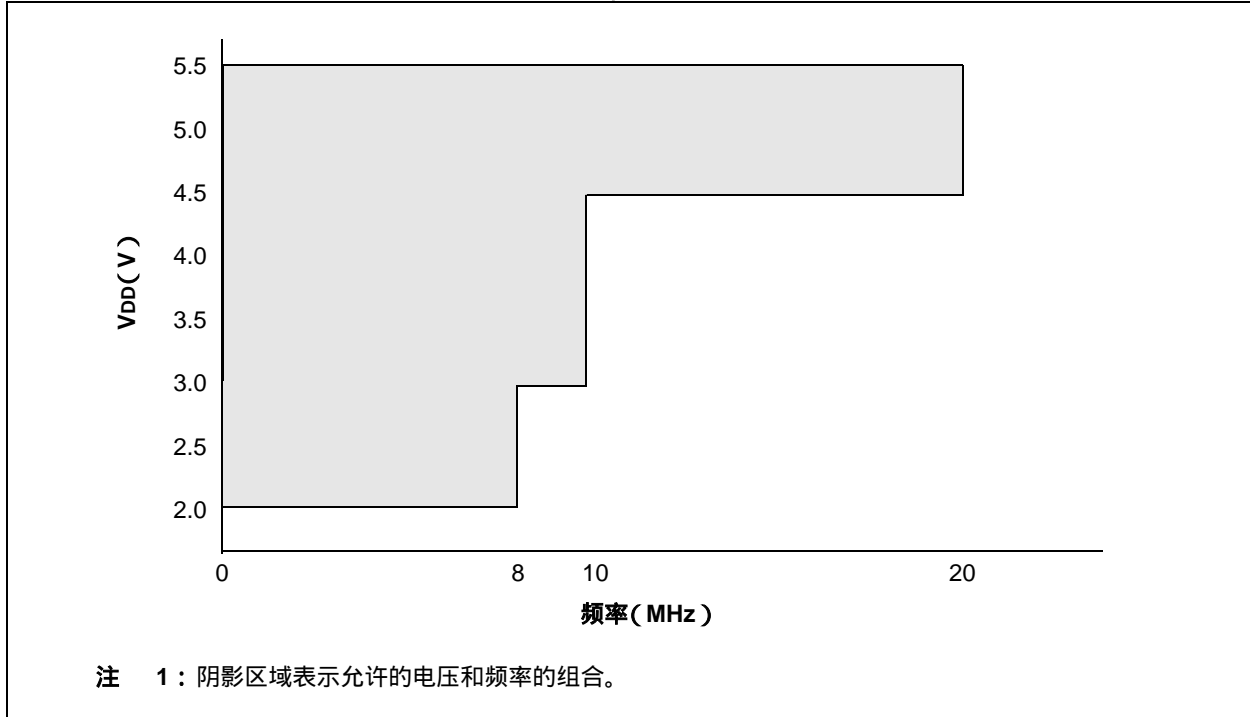
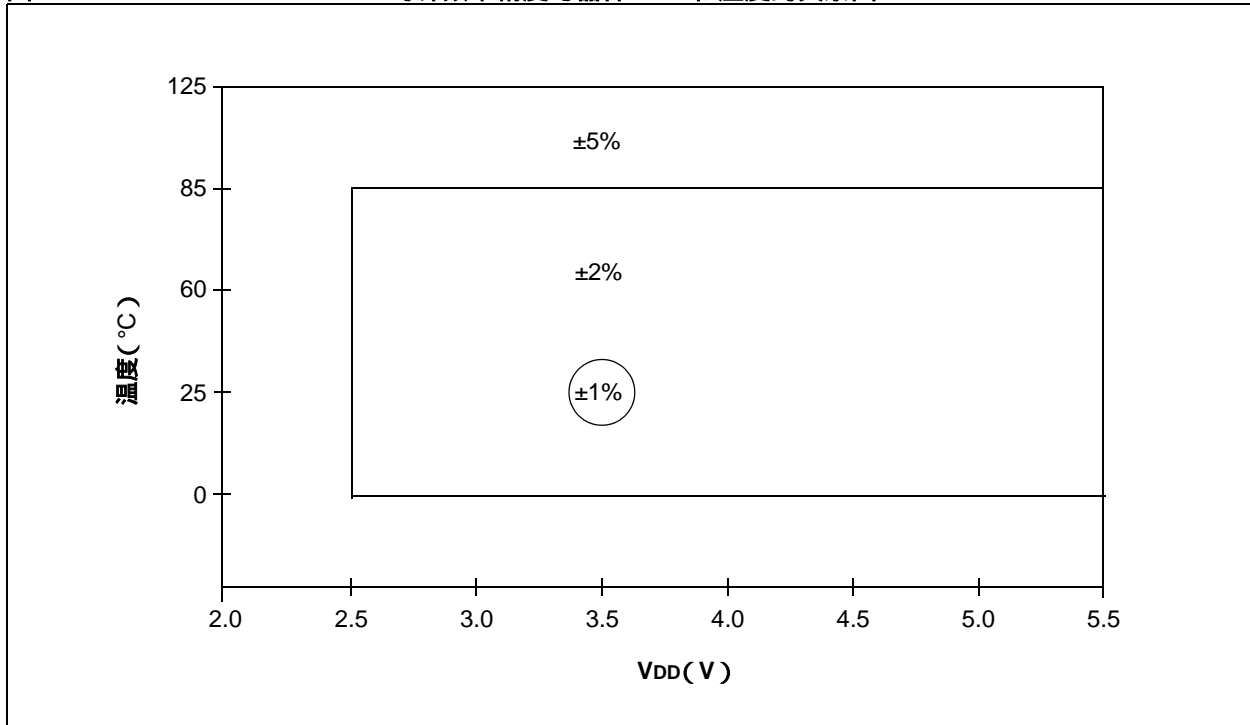


图 15-2 : HFINTOSC 时钟频率精度与器件 VDD 和温度的关系图



15.1 直流特性： **PIC12F683-I（工业级）**
PIC12F683-E（扩展级）

直流特性			标准工作条件（除非另外声明）				
			工作温度				
			-40°C ≤ TA ≤ +85°C（工业级）				
			-40°C ≤ TA ≤ +125°C（扩展级）				
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
D001 D001C D001D	VDD	电源电压	2.0 2.0 3.0 4.5	— — — —	5.5 5.5 5.5 5.5	V V V V	Fosc ≤ 8 MHz：HFINTOSC 和 EC Fosc ≤ 4 MHz Fosc ≤ 10 MHz Fosc ≤ 20 MHz
D002*	VDR	RAM 数据保持电压 ⁽¹⁾	1.5	—	—	V	器件工作在休眠模式下
D003	VPOR	VDD 起始电压确保能够产生内部上电复位信号	—	VSS	—	V	详情参见第 12.3.1 节“上电复位”
D004*	SVDD	VDD 上升速率确保能够产生内部上电复位信号	0.05	—	—	V/ms	详情参见第 12.3.1 节“上电复位”

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1： 该电压是休眠模式下保证不丢失 RAM 数据的最小 VDD。

PIC12F683

15.2 直流特性：PIC12F683-I（工业级） PIC12F683-E（扩展级）

直流特性		标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ （工业级） $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ （扩展级）					条件	
参数编号	器件特性	最小值	典型值 †	最大值	单位	V _{DD}	注	
						D010	供电电流 (I _{DD}) (1,2)	—
	—	18	28	μA	3.0			
	—	35	54	μA	5.0			
D011*		—	140	240	μA	2.0	FOSC = 1 MHz XT 振荡模式	
		—	220	380	μA	3.0		
		—	380	550	μA	5.0		
D012		—	260	360	μA	2.0	FOSC = 4 MHz XT 振荡模式	
		—	420	650	μA	3.0		
		—	0.8	1.1	mA	5.0		
D013*		—	130	220	μA	2.0	FOSC = 1 MHz EC 振荡模式	
		—	215	360	μA	3.0		
		—	360	520	μA	5.0		
D014		—	220	340	μA	2.0	FOSC = 4 MHz EC 振荡模式	
		—	375	550	μA	3.0		
		—	0.65	1.0	mA	5.0		
D015		—	8	20	μA	2.0	FOSC = 31 kHz LFINTOSC 模式	
		—	16	40	μA	3.0		
		—	31	65	μA	5.0		
D016*		—	340	450	μA	2.0	FOSC = 4 MHz HFINTOSC 模式	
		—	500	700	μA	3.0		
		—	0.8	1.2	mA	5.0		
D017		—	410	650	μA	2.0	FOSC = 8 MHz HFINTOSC 模式	
		—	700	950	μA	3.0		
		—	1.30	1.65	mA	5.0		
D018		—	230	400	μA	2.0	FOSC = 4 MHz EXTRC 模式 (3)	
		—	400	680	μA	3.0		
		—	0.63	1.1	mA	5.0		
D019		—	2.6	3.25	mA	4.5	FOSC = 20 MHz HS 振荡模式	
		—	2.8	3.35	mA	5.0		

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

- 注**
- 1：在正常的工作模式下，所有 I_{DD} 测量的测试条件为：OSC1 = 外部方波，满幅；所有 I/O 引脚均为三态，拉至 V_{DD}；MCLR = V_{DD}；禁止 WDT。
 - 2：供电电流主要随工作电压和频率而变化。其他因素，如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会影响电流消耗。
 - 3：如果配置了 RC 振荡，则不包括流经 R_{EXT} 的电流。流经电阻的电流可通过公式 $I_R = V_{DD}/2R_{EXT}$ (mA) 计算得出，其中 R_{EXT} 单位为 kΩ。

15.3 直流特性：PIC12F683-I（工业级）

直流特性		标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ （工业级）					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						VDD	注
D020	掉电基本电流 (IPD) ⁽²⁾	—	0.05	1.2	μA	2.0	WDT、BOR、比较器、VREF 和 T1OSC 被禁止
		—	0.15	1.5	μA	3.0	
		—	0.35	1.8	μA	5.0	
		—	150	500	nA	3.0	$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$
D021		—	1.0	2.2	μA	2.0	WDT 电流 ⁽¹⁾
		—	2.0	4.0	μA	3.0	
		—	3.0	7.0	μA	5.0	
D022		—	42	60	μA	3.0	欠压复位电流 ⁽¹⁾
		—	85	122	μA	5.0	
D023		—	32	45	μA	2.0	比较器电流 ⁽¹⁾ ，两个比较器都使能
		—	60	78	μA	3.0	
		—	120	160	μA	5.0	
D024		—	30	36	μA	2.0	CVREF 电流 ⁽¹⁾ （高电流范围）
		—	45	55	μA	3.0	
		—	75	95	μA	5.0	
D025*		—	39	47	μA	2.0	CVREF 电流 ⁽¹⁾ （低电流范围）
		—	59	72	μA	3.0	
		—	98	124	μA	5.0	
D026		—	4.5	7.0	μA	2.0	T1OSC 电流 ⁽¹⁾ ，其频率为 32.768 kHz
		—	5.0	8.0	μA	3.0	
		—	6.0	12	μA	5.0	
D027		—	0.30	1.6	μA	3.0	A/D 转换器电流 ⁽¹⁾ ，没有进行中的转换
		—	0.36	1.9	μA	5.0	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

- 注 1：** 外设电流是基本 IDD 或 IPD 电流以及相应外设使能时消耗的额外电流的总和。外设 Δ 电流可以从此电流中减去基本 IDD 或 IPD 电流得出。在计算总的电流消耗时应使用最大值。
- 2：** 休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时，所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。

PIC12F683

15.4 直流特性：PIC12F683-E（扩展级）

直流特性		标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ （扩展级）					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						VDD	注
D020E	掉电基本电流 (IPD) ⁽²⁾	—	0.05	9	μA	2.0	WDT、BOR、比较器、VREF 和 T1OSC 被禁止
		—	0.15	11	μA	3.0	
		—	0.35	15	μA	5.0	
D021E		—	1	17.5	μA	2.0	WDT 电流 ⁽¹⁾
		—	2	19	μA	3.0	
		—	3	22	μA	5.0	
D022E		—	42	65	μA	3.0	BOR 电流 ⁽¹⁾
		—	85	127	μA	5.0	
D023E		—	32	45	μA	2.0	比较器电流 ⁽¹⁾ ，两个比较器都使能
		—	60	78	μA	3.0	
		—	120	160	μA	5.0	
D024E		—	30	70	μA	2.0	CVREF 电流 ⁽¹⁾ （高电流范围）
		—	45	90	μA	3.0	
		—	75	120	μA	5.0	
D025E*		—	39	91	μA	2.0	CVREF 电流 ⁽¹⁾ （低电流范围）
		—	59	117	μA	3.0	
		—	98	156	μA	5.0	
D026E		—	4.5	25	μA	2.0	T1OSC 电流 ⁽¹⁾ ， 频率为 32.768 kHz
		—	5	30	μA	3.0	
		—	6	40	μA	5.0	
D027E		—	0.30	12	μA	3.0	A/D 转换器电流 ⁽¹⁾ ，没有进行中的转换
		—	0.36	16	μA	5.0	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

- 注 1：** 外设电流是基本 IDD 或 IPD 电流以及相应外设使能时消耗的额外电流的总和。外设 Δ 电流可以从此电流中减去基本 IDD 或 IPD 电流得出。在计算总的电流消耗时应使用最大值。
- 注 2：** 休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时，所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。

15.5 直流特性：

PIC12F683-I（工业级） PIC12F683-E（扩展级）

直流特性			标准工作条件（除非另外声明）				
			工作温度				
			-40°C ≤ TA ≤ +85°C（工业级）				
			-40°C ≤ TA ≤ +125°C（扩展级）				
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
D030	V _{IL}	输入低电平					
D030A		I/O 引脚	V _{SS}	—	0.8	V	4.5V ≤ V _{DD} ≤ 5.5V
D031		采用 TTL 缓冲器	V _{SS}	—	0.15 V _{DD}	V	2.0V ≤ V _{DD} ≤ 4.5V
D032		采用施密特触发缓冲器	V _{SS}	—	0.2 V _{DD}	V	2.0V ≤ V _{DD} ≤ 5.5V
D033		MCLR 和 OSC1（RC 模式） ⁽¹⁾	V _{SS}	—	0.2 V _{DD}	V	
D033A		OSC1（XT 和 LP 模式）	V _{SS}	—	0.3	V	
D033A		OSC1（HS 模式）	V _{SS}	—	0.3 V _{DD}	V	
D040	V _{IH}	输入高电平					
D040A		I/O 端口		—			
D041		采用 TTL 缓冲器	2.0	—	V _{DD}	V	4.5V ≤ V _{DD} ≤ 5.5V
D042		采用施密特触发缓冲器	0.25 V _{DD} + 0.8	—	V _{DD}	V	2.0V ≤ V _{DD} ≤ 4.5V
D043		MCLR	0.8 V _{DD}	—	V _{DD}	V	2.0V ≤ V _{DD} ≤ 5.5V
D043A		OSC1（XT 和 LP 模式）	0.8 V _{DD}	—	V _{DD}	V	
D043B		OSC1（HS 模式）	1.6	—	V _{DD}	V	
D043B	OSC1（RC 模式）	0.7 V _{DD}	—	V _{DD}	V		
D060	I _{IL}	输入泄漏电流 ⁽²⁾					
D061		I/O 端口	—	±0.1	±1	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} ， 引脚为高阻抗
D063		MCLR ⁽³⁾	—	±0.1	±5	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD}
D070*	I _{PUR}	GPIO 弱上拉电流	50	250	400	μA	V _{DD} = 5.0V 且 V _{PIN} = V _{SS}
D080	V _{OL}	输出低电平 ⁽⁵⁾					
D080		I/O 端口	—	—	0.6	V	I _{OL} = 8.5 mA 且 V _{DD} = 4.5V (工业级)
D090	V _{OH}	输出高电平 ⁽⁵⁾					
D090		I/O 端口	V _{DD} - 0.7	—	—	V	I _{OH} = -3.0 mA 且 V _{DD} = 4.5V (工业级)

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

- 注 1：在配置为 RC 模式时，OSC1/CLKIN 引脚为施密特触发信号输入引脚。建议在 RC 模式下使用外部时钟。
- 2：负电流表示来自引脚的电流。
- 3：MCLR 引脚上的泄漏电流主要取决于施加在该引脚上的电压值。规定的电压值为正常工作条件下的电压值。在不同的输入电压下可能测得更高的泄漏电流。
- 4：其它信息，请参见第 10.4.1 节“使用数据 EEPROM”。
- 5：在 CLKOUT 模式下包括 OSC2。

PIC12F683

15.5 直流特性：

PIC12F683-I (工业级) PIC12F683-E (扩展级) (续)

直流特性			标准工作条件 (除非另外声明)				
			工作温度				
			-40°C ≤ TA ≤ +85°C (工业级)				
			-40°C ≤ TA ≤ +125°C (扩展级)				
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
D100	IULP	超低功耗唤醒电流	—	200	—	nA	请参见应用笔记 AN879, “Using the Microchip Ultra Low-Power Wake-up Module” (DS00879)
输出引脚上的容性负载规范							
D101*	COSC2	OSC2 引脚	—	—	15	pF	当外部时钟用于驱动 OSC1 时, 处于 XT、HS 和 LP 模式
D101A*	CIO	所有 I/O 引脚	—	—	50	pF	
数据 EEPROM 存储器							
D120	ED	字节耐久性	100K	1M	—	E/W	-40°C ≤ TA ≤ +85°C
D120A	ED	字节耐久性	10K	100K	—	E/W	+85°C ≤ TA ≤ +125°C
D121	VDRW	用于读 / 写的 VDD	VMIN	—	5.5	V	使用 EECON1 读写 VMIN = 最小工作电压
D122	TDEW	擦 / 写周期	—	5	6	ms	
D123	TRETD	数据保存时间	40	—	—	年	假设没有违反其他规范
D124	TREF	刷新前的总擦 / 写次数 (4)	1M	10M	—	E/W	-40°C ≤ TA ≤ +85°C
闪存程序存储器							
D130	EP	单元耐擦写能力	10K	100K	—	E/W	-40°C ≤ TA ≤ +85°C
D130A	ED	单元耐擦写能力	1K	10K	—	E/W	+85°C ≤ TA ≤ +125°C
D131	VPR	用于读操作的 VDD	VMIN	—	5.5	V	VMIN = 最小工作电压
D132	VPEW	用于擦 / 写操作的 VDD	4.5	—	5.5	V	
D133	TPEW	擦 / 写周期	—	2	2.5	ms	
D134	TRETD	数据保存时间	40	—	—	年	假设没有违反其他规范

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V, 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

- 注 1:** 在配置为 RC 模式时, OSC1/CLKIN 引脚为施密特触发信号输入引脚。建议在 RC 模式下使用外部时钟。
- 注 2:** 负电流表示来自引脚的电流。
- 注 3:** MCLR 引脚上的泄漏电流主要取决于施加在该引脚上的电压值。规定的电压值为正常工作条件下的电压值。在不同的输入电压下可能测得更高的泄漏电流。
- 注 4:** 其它信息, 请参见第 10.4.1 节“使用数据 EEPROM”。
- 注 5:** 在 CLKOUT 模式下包括 OSC2。

15.6 散热考虑

标准工作条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	器件特性	典型值	单位	条件
TH01	θ_{JA}	结点到环境的热阻	84.6	$^{\circ}\text{C}/\text{W}$	8 引脚 PDIP 封装
			163.0	$^{\circ}\text{C}/\text{W}$	8 引脚 SOIC 封装
			52.4	$^{\circ}\text{C}/\text{W}$	8 引脚 DFN-S 4x4x0.9 mm 封装
			46.3	$^{\circ}\text{C}/\text{W}$	8 引脚 DFN-S 6x5 mm 封装
TH02	θ_{JC}	节点到外壳的热阻	41.2	$^{\circ}\text{C}/\text{W}$	8 引脚 PDIP 封装
			38.8	$^{\circ}\text{C}/\text{W}$	8 引脚 SOIC 封装
			3.0	$^{\circ}\text{C}/\text{W}$	8 引脚 DFN-S 4x4x0.9 mm 封装
			2.6	$^{\circ}\text{C}/\text{W}$	8 引脚 DFN-S 6x5 mm 封装
TH03	T_J	结温	150	$^{\circ}\text{C}$	用于计算降额功耗
TH04	PD	功耗	—	W	$PD = P_{INTERNAL} + P_{I/O}$
TH05	$P_{INTERNAL}$	内部功耗	—	W	$P_{INTERNAL} = I_{DD} \times V_{DD}$ (注 1)
TH06	$P_{I/O}$	I/O 引脚上产生的功耗	—	W	$P_{I/O} = \sum (I_{OL} \times V_{OL}) + \sum (I_{OH} \times (V_{DD} - V_{OH}))$
TH07	P_{DER}	降额功耗	—	W	$P_{DER} = (T_J - T_A) / \theta_{JA}$ (注 2 和 3)

- 注 1： I_{DD} 为单独运行芯片而不驱动输出引脚上的任何负载的电流。
 注 2： T_A = 环境温度。
 注 3： 最大允许功耗是绝对最大总功耗和降额功耗（ P_{DER} ）中较低的值。

PIC12F683

15.7 时序参数符号

可根据以下任一格式创建时序参数符号：

1. TppS2ppS
2. TppS

T		T	
F	频率	T	时间

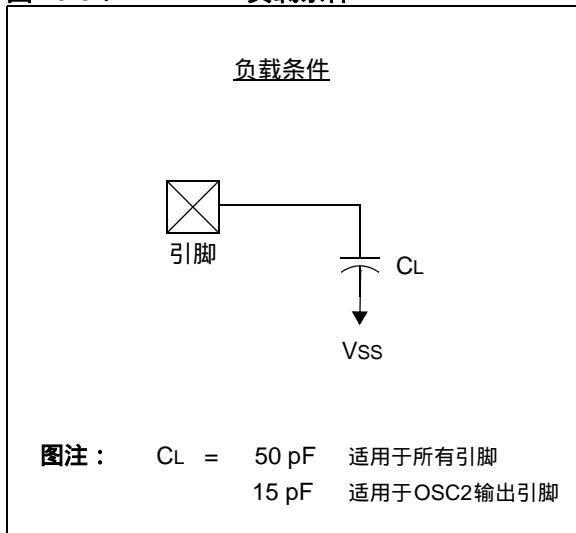
小写字母 (pp) 及其含义：

pp			
cc	CCP1	osc	OSC1
ck	CLKOUT	rd	\overline{RD}
cs	\overline{CS}	rw	\overline{RD} 或 \overline{WR}
di	SDI	sc	SCK
do	SDO	ss	\overline{SS}
dt	数据输入	t0	T0CKI
io	I/O 端口	t1	T1CKI
mc	\overline{MCLR}	wr	\overline{WR}

大写字母及其含义：

S			
F	下降	P	周期
H	高	R	上升
I	无效 (高阻态)	V	有效
L	低	Z	高阻态

图 15-3： 负载条件



15.8 交流特性：PIC12F683（工业级，扩展级）

图 15-4： 时钟时序

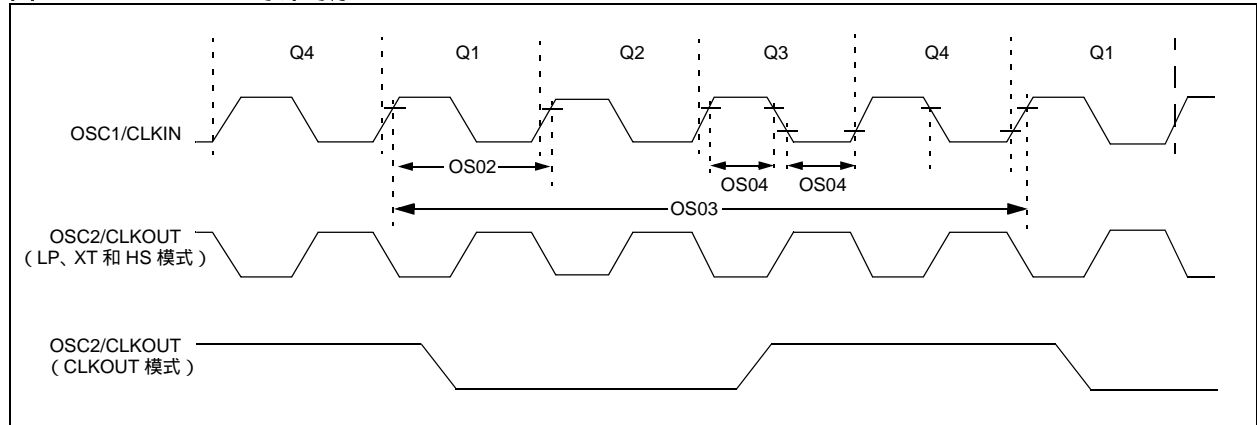


表 15-1： 时钟振荡器时序要求

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
OS01	Fosc	外部 CLKIN 频率 ⁽¹⁾	DC	—	37	kHz	LP 振荡模式
			DC	—	4	MHz	XT 振荡模式
			DC	—	20	MHz	HS 振荡模式
			DC	—	20	MHz	EC 振荡模式
		振荡频率 ⁽¹⁾	—	32.768	—	kHz	LP 振荡模式
			0.1	—	4	MHz	XT 振荡模式
			1	—	20	MHz	HS 振荡模式
			DC	—	4	MHz	RC 振荡模式
OS02	Tosc	外部 CLKIN 周期 ⁽¹⁾	27	—	•	μs	LP 振荡模式
			250	—	•	ns	XT 振荡模式
			50	—	•	ns	HS 振荡模式
			50	—	•	ns	EC 振荡模式
		振荡周期 ⁽¹⁾	—	30.5	—	μs	LP 振荡模式
			250	—	10,000	ns	XT 振荡模式
			50	—	1,000	ns	HS 振荡模式
			250	—	—	ns	RC 振荡模式
OS03	Tcy	指令周期 ⁽¹⁾	200	Tcy	DC	ns	Tcy = 4/Fosc
OS04*	TosH, TosL	外部 CLKIN 高电平时间	2	—	—	μs	LP 振荡器
		外部 CLKIN 低电平时间	100	—	—	ns	XT 振荡器
			20	—	—	ns	HS 振荡器
OS05*	TosR, TosF	外部 CLKIN 上升时间	0	—	•	ns	LP 振荡器
		外部 CLKIN 下降时间	0	—	•	ns	XT 振荡器
			0	—	•	ns	HS 振荡器

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：指令周期（Tcy）等于输入振荡器时基周期的 4 倍。所有规范值均基于器件在标准工作条件下执行代码时对应特定振荡器类型的特征数据。超过这些规范值可能导致振荡器运行不稳定和 / 或电流消耗超出预期。所有器件在测试“最小值”时，都在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时，所有器件的“最大值”周期时限为“DC”（没有时钟）。

PIC12F683

表 15-2： 振荡器参数

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性	频率容差	最小值	典型值 †	最大值	单位	条件
OS06	TWARM	运行时内部振荡开关 (3)	—	—	—	2	Tosc	最慢的时钟
OS07	Tsc	保障保护采样时钟周期 (1)	—	—	21	—	ms	LFINTOSC/64
OS08	HFosc	已校准的内部 HFINTOSC 频率 (2)	±1%	7.92	8.0	8.08	MHz	V _{DD} = 3.5V, 25°C 2.5V ≤ V _{DD} ≤ 5.5V, 0°C ≤ T _A ≤ +85°C 2.0V ≤ V _{DD} ≤ 5.5V, -40°C ≤ T _A ≤ +85°C (工业级) -40°C ≤ T _A ≤ +125°C (扩展级)
			±2%	7.84	8.0	8.16	MHz	
			±5%	7.60	8.0	8.40	MHz	
OS09*	LFosc	未经校准的内部 LFINTOSC 频率	—	15	31	45	kHz	
OS10*	Tiosc ST	启动期间 HFINTOSC 振荡器可将器件从休眠模式下唤醒	—	5.5	12	24	μs	V _{DD} = 2.0V, -40°C 至 +85°C
			—	3.5	7	14	μs	V _{DD} = 3.0V, -40°C 至 +85°C
			—	3	6	11	μs	V _{DD} = 5.0V, -40°C 至 +85°C

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5V, 25°C 条件下的值。这些参数仅供设计参考，未经测试。

- 注 1:** 指令周期 (T_{CY}) 等于输入振荡器时钟周期的 4 倍。所有规范值均基于器件在标准工作条件下执行代码时对应特定振荡器类型的特征数据。超过这些规范值可能导致振荡器运行不稳定和 / 或电流消耗超出预期。所有器件在测试“最小值”时，都在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时，所有器件的“最大值”周期时限为“DC”（没有时钟）。
- 注 2:** 为了确保振荡器频率的容差，必须尽量靠近器件在 V_{DD} 和 V_{SS} 之间连接去耦电容。建议并联 0.1 μF 和 0.01 μF 的电容。
- 注 3:** 通过设计确保。

图 15-5 : CLKOUT 和 I/O 时序

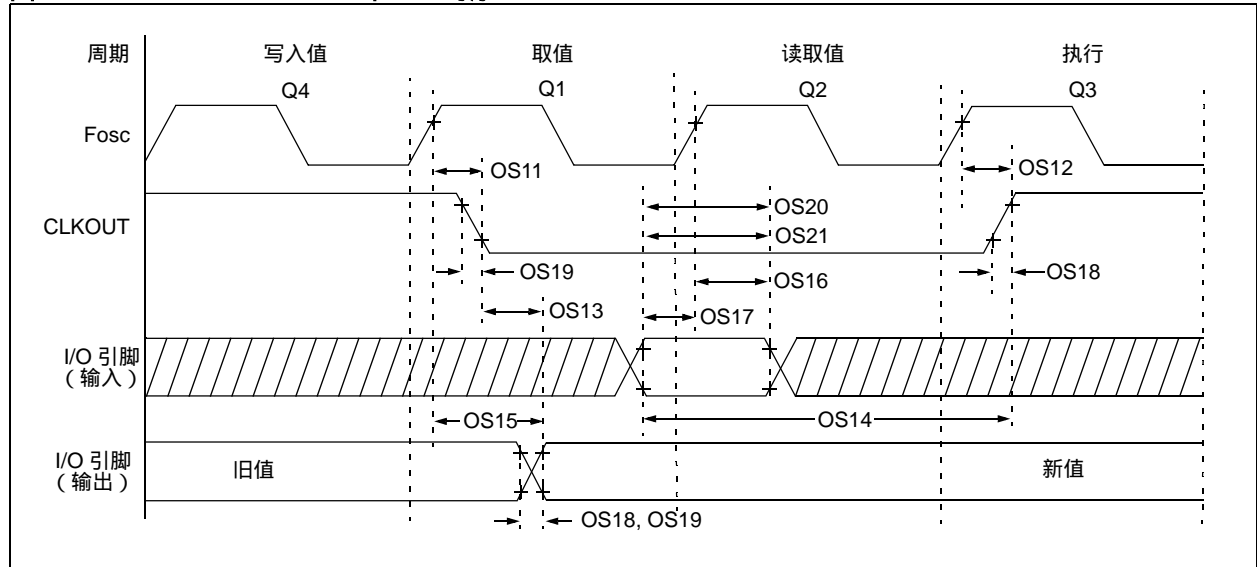


表 15-3 : CLKOUT 和 I/O 时序要求

标准工作条件（除非另外声明） 工作温度：-40°C ≤ TA ≤ +125°C							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
OS11	TosH2ckL	Fosc↑ 到 CLKOUT↓ 的时间 (1)	—	—	70	ns	VDD = 5.0V
OS12	TosH2ckH	Fosc↑ 到 CLKOUT↑ 的时间 (1)	—	—	72	ns	VDD = 5.0V
OS13	TckL2ioV	CLKOUT↓ 到端口输出有效的时间 (1)	—	—	20	ns	
OS14	TioV2ckH	端口输入有效到 CLKOUT↑ 的时间 (1)	Tosc + 200 ns	—	—	ns	
OS15*	TosH2ioV	Fosc↑ (Q1 周期) 到端口输出有效的 时间	—	50	70	ns	VDD = 5.0V
OS16	TosH2ioI	Fosc↑ (Q2 周期) 到端口输入无效的 时间 (I/O 输入保持时间)	50	—	—	ns	VDD = 5.0V
OS17	TioV2osH	端口输入有效到 Fosc↑ (Q2 周期) 的时间 (I/O 输入建立时间)	20	—	—	ns	
OS18	TioR	端口输出上升时间 (2)	—	15 40	72 32	ns	VDD = 2.0V VDD = 5.0V
OS19	TioF	端口输出下降时间 (2)	—	28 15	55 30	ns	VDD = 2.0V VDD = 5.0V
OS20*	TINP	INT 引脚高电平或低电平时间	25	—	—	ns	
OS21*	TGPP	GPIO 电平变化中断新输入电平时间	Tcy	—	—	ns	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均在 5.0V，25°C 条件下的值。

注 1：测量是在 RC 模式下进行的，其中 CLKOUT 输出为 4 x Tosc。

2：在 CLKOUT 模式下包括 OSC2。

PIC12F683

图 15-6： 复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序

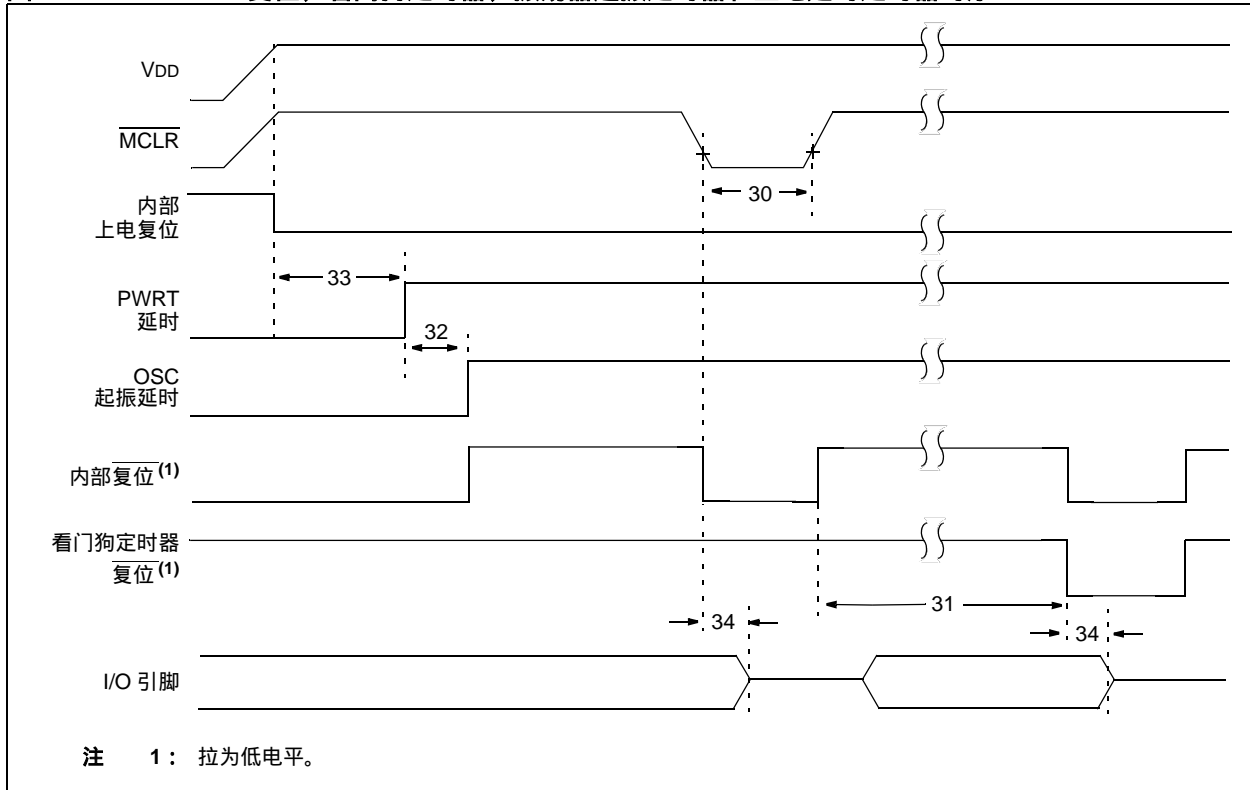


图 15-7： 欠压复位时序和特性

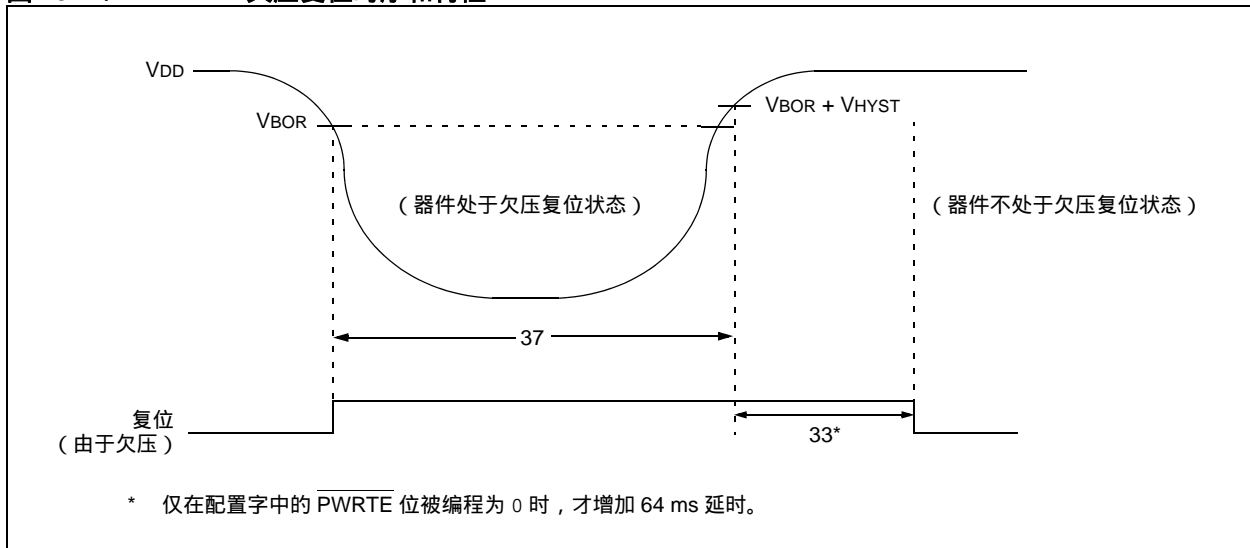


表 15-4： 复位、看门狗定时器、振荡器起振定时器、上电延时定时器和欠压复位要求

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
30	TMCL	MCLR 脉冲宽度（低电平）	2 5	— —	— —	μs μs	$V_{DD} = 5\text{V}$, -40°C 至 $+85^{\circ}\text{C}$ $V_{DD} = 5\text{V}$
31	TWDT	看门狗定时器超时周期 (无预分频器)	10 10	16 16	29 31	ms ms	$V_{DD} = 5\text{V}$, -40°C 至 $+85^{\circ}\text{C}$ $V_{DD} = 5\text{V}$
32	TOST	振荡器起振定时器周期 (1,2)	—	1024	—	TOSC	(注 3)
33*	TPWRT	上电延时定时器周期	40	65	140	ms	
34*	TIOZ	由 MCLR 低电平或看门狗定时器复位引起的 I/O 高阻态时间	—	—	2.0	μs	
35	VBOR	欠压复位电压	2.0	—	2.2	V	(注 4)
36*	VHYST	欠压复位迟滞电压	—	50	—	mV	
37*	TBOR	欠压复位最小检测周期	100	—	—	μs	$V_{DD} \leq V_{BOR}$

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1： 指令周期（TCY）等于输入振荡器时基周期的 4 倍。所有规范值均基于器件在标准工作条件下执行代码时对应特定振荡器类型的特征数据。超过这些规范值可能导致振荡器运行不稳定和 / 或电流消耗超出预期。所有器件在测试“最小值”时，都在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时，所有器件的“最大值”周期时限为“DC”（无时钟）。

2： 通过设计确保。

3： 较慢的时钟周期。

4： 为了确保振荡器频率的容差，必须尽量靠近器件在 V_{DD} 和 V_{SS} 之间连接去耦电容。建议并联 0.1 μF 和 0.01 μF 的电容。

PIC12F683

图 15-8 : TIMER0 和 TIMER1 外部时钟时序

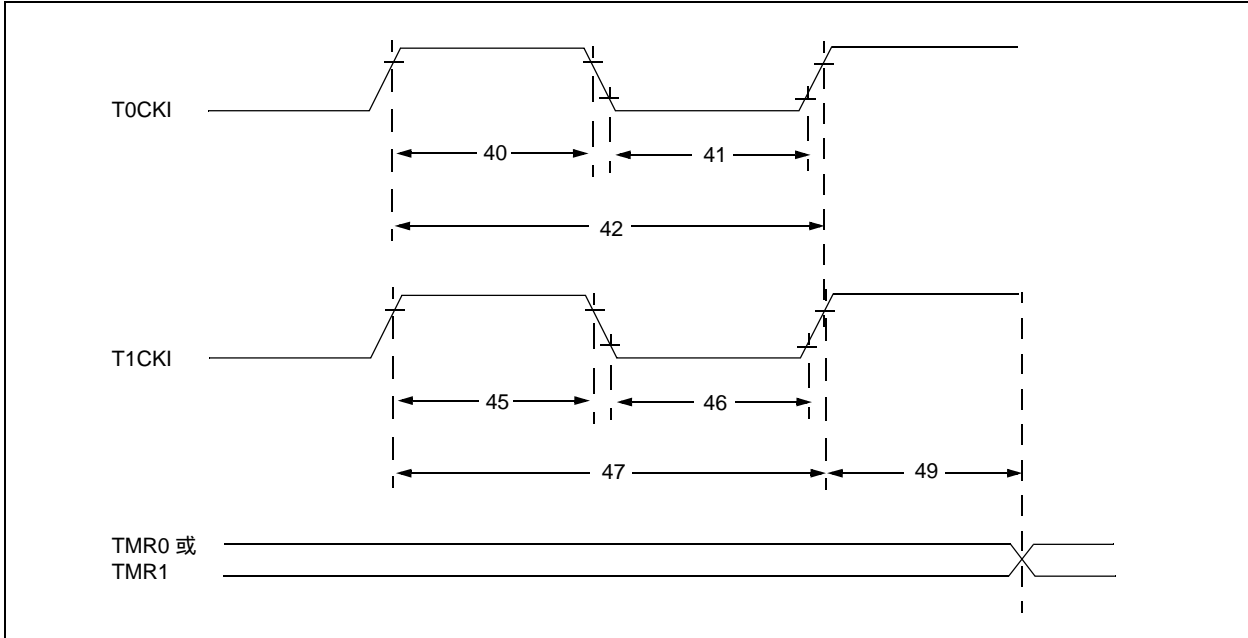


表 15-5 : TIMER0 和 TIMER1 外部时钟要求

标准工作条件（除非另外声明）								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值 †	最大值	单位	条件
40*	Tt0H	T0CKI 高电平脉宽	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	10	—	—	ns	
41*	Tt0L	T0CKI 低电平脉宽	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	10	—	—	ns	
42*	Tt0P	T0CKI 周期		取以下两者中的较大值： 20 或 $T_{CY} + 40$ N	—	—	ns	N = 预分频值 (2, 4, ..., 256)
45*	Tt1H	T1CKI 高电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 有预分频器	15	—	—	ns	
			异步	30	—	—	ns	
46*	Tt1L	T1CKI 低电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 有预分频器	15	—	—	ns	
			异步	30	—	—	ns	
47*	Tt1P	T1CKI 输入周期	同步	取以下两者中的较大值： 30 或 $T_{CY} + 40$ N	—	—	ns	N = 预分频值 (1, 2, 4, 8)
			异步	60	—	—	ns	
48	Ft1	Timer1 振荡器输入频率范围 (将 T1OSCEN 位置 1, 以使能振荡器)		—	32.768	—	kHz	
49*	TCKEZTMR1	从外部时钟边沿到定时器加 1 的延时		$2 T_{OSC}$	—	$7 T_{OSC}$	—	定时器处于同步模式下

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V, 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

图 15-9 : 捕捉 / 比较 / PWM 时序 (CCP)

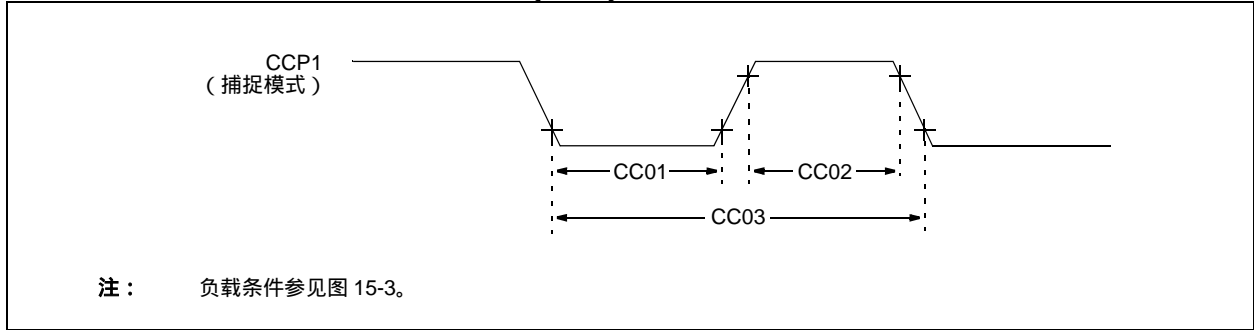


表 15-6 : 捕捉 / 比较 / PWM 要求 (ECCP)

标准工作条件 (除非另外声明)								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值 †	最大值	单位	条件
CC01*	TccL	CCP1 输入低电平时间	无预分频器	$0.5T_{CY} + 20$	—	—	ns	
			有预分频器	20	—	—	ns	
CC02*	TccH	CCP1 输入高电平时间	无预分频器	$0.5T_{CY} + 20$	—	—	ns	
			有预分频器	20	—	—	ns	
CC03*	TccP	CCP1 输入周期		$\frac{3T_{CY} + 40}{N}$	—	—	ns	N = 预分频值 (1, 4 或 16)

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

PIC12F683

表 15-7： 比较器规范

标准工作条件（除非另外声明）								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值 †	最大值	单位	注释
CM01	VOS	输入失调电压		—	± 5.0	± 10	mV	$(V_{DD} - 1.5)/2$
CM02	VCM	输入共模电压		0	—	$V_{DD} - 1.5$	V	
CM03*	CMRR	共模抑制比		+55	—	—	dB	
CM04*	TRT	响应时间	下降时间	—	150	600	ns	(注 1)
			上升时间	—	200	1000	ns	
CM05*	TMC2COV	比较器模式改变到输出有效的 时间		—	—	10	μs	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：响应时间是在比较器输入电压从 $(V_{DD} - 1.5)/2 - 100\text{ mV}$ 变化到 $(V_{DD} - 1.5)/2 + 20\text{ mV}$ 的过程中测得的。

表 15-8： 比较器参考电压（CVREF）规范

标准工作条件（除非另外声明）								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值 †	最大值	单位	注释
CV01*	CLSB	分辨率 ⁽²⁾		—	$V_{DD}/24$	—	V	低电压范围（VRR = 1）
				—	$V_{DD}/32$	—	V	高电压范为（VRR = 0）
CV02*	CACC	绝对精度		—	—	$\pm 1/2$	LSb	低电压范围（VRR = 1）
				—	—	$\pm 1/2$	LSb	高电压范为（VRR = 0）
CV03*	CR	单位电阻值（R）		—	2k	—	Ω	
CV04*	CST	稳定时间 ⁽¹⁾		—	—	10	μs	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1：稳定时间是在 VRR = 1 且 VR<3:0> 从 0000 跳变到 1111 时测得的。

注 2：更多信息参见第 8.11 节“比较器参考电压”。

表 15-9 : PIC12F683 A/D 转换器 (ADC) 特性

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
AD01	NR	分辨率	—	—	10 位	位	
AD02	EIL	积分误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}$
AD03	EDL	微分误差	—	—	± 1	LSb	不丢失编码至 10 位 $V_{REF} = 5.12\text{V}$
AD04	E0FF	失调误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}$
AD07	EGN	增益误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}$
AD06 AD06A	V_{REF}	参考电压 ⁽³⁾	2.2 2.7	—	— V_{DD}	V	确保 1 个 LSb 精度前提下的绝对最小值
AD07	V_{AIN}	满量程范围	V_{SS}	—	V_{REF}	V	
AD08	Z_{AIN}	模拟电压源阻抗的建议值	—	—	10	k Ω	
AD09*	I_{REF}	V_{REF} 输入电流 ⁽³⁾	10	—	1000	μA	在采集 V_{AIN} 期间。 基于 V_{HOLD} 与 V_{AIN} 的差值。
			—	—	50	μA	在 A/D 转换期间。

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均在 5.0V，25°C 条件下的值。这些参数仅供设计参考，未经测试。

- 注**
- 1：总绝对误差包括积分误差、微分误差、偏移误差和增益误差。
 - 2：A/D 转换结果不会因输入电压的增加而减小，并且不会丢失编码。
 - 3：ADC 的 V_{REF} 电流来自作为参考电压输入的外部 V_{REF} 或 V_{DD} 引脚。
 - 4：当处于关闭状态时，ADC 只消耗泄漏电流。掉电电流包括任何来自于 ADC 模块的泄漏电流。

PIC12F683

表 15-10 : PIC12F683 A/D 转换器要求

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
AD130*	TAD	A/D 时钟周期	1.6	—	9.0	μs	基于 TOSC, $V_{\text{REF}} \geq 3.0\text{V}$
			3.0	—	9.0	μs	基于 TOSC, V_{REF} 满量程
		A/D 内部 RC 振荡器周期	3.0	6.0	9.0	μs	ADCS<1:0> = 11 (ADRC 模式)
			1.6	4.0	6.0	μs	当 $V_{\text{DD}} = 2.5\text{V}$ 时 当 $V_{\text{DD}} = 5.0\text{V}$ 时
AD131	TCNV	转换时间（不包括采集时间） ⁽¹⁾	—	11	—	TAD	将 A/D 结果寄存器中的 GO/DONE 位设置为新的数据。
AD132*	TACQ	采集时间	—	11.5	—	μs	
AD133*	TAMP	放大器设置时间	—	—	5	μs	
AD134	TGO	Q4 至 A/D 时钟启动的时间	—	Tosc/2	—	—	如果选择 RC 作为 A/D 时钟源，在 A/D 时钟开始前要加上一个 Tcy 时间。用于执行 SLEEP 指令。
			—	Tosc/2 + Tcy	—	—	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V, 25°C 条件下的值。这些参数仅供设计参考，未经测试。

- 注 1：将在接下来的 Tcy 周期读 ADRESH 和 ADRESL 寄存器。
2：最小条件请参见第 9.3 节“A/D 采集要求”。

图 15-10 : PIC12F683 A/D 转换时序 (正常模式)

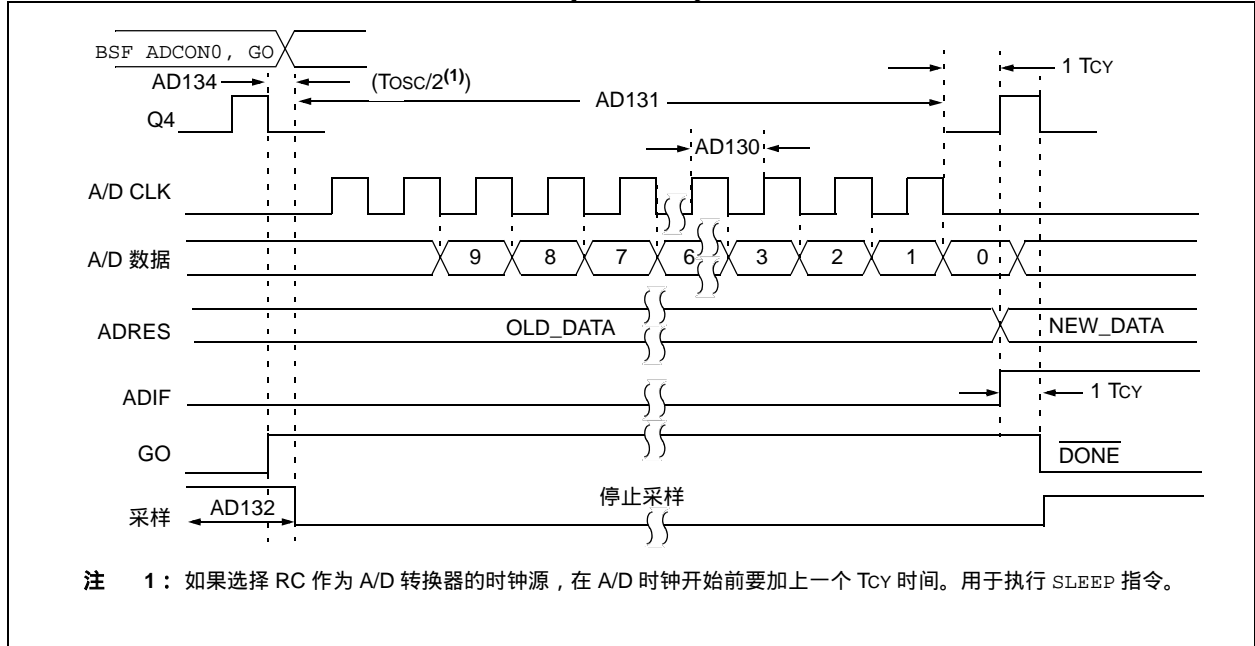
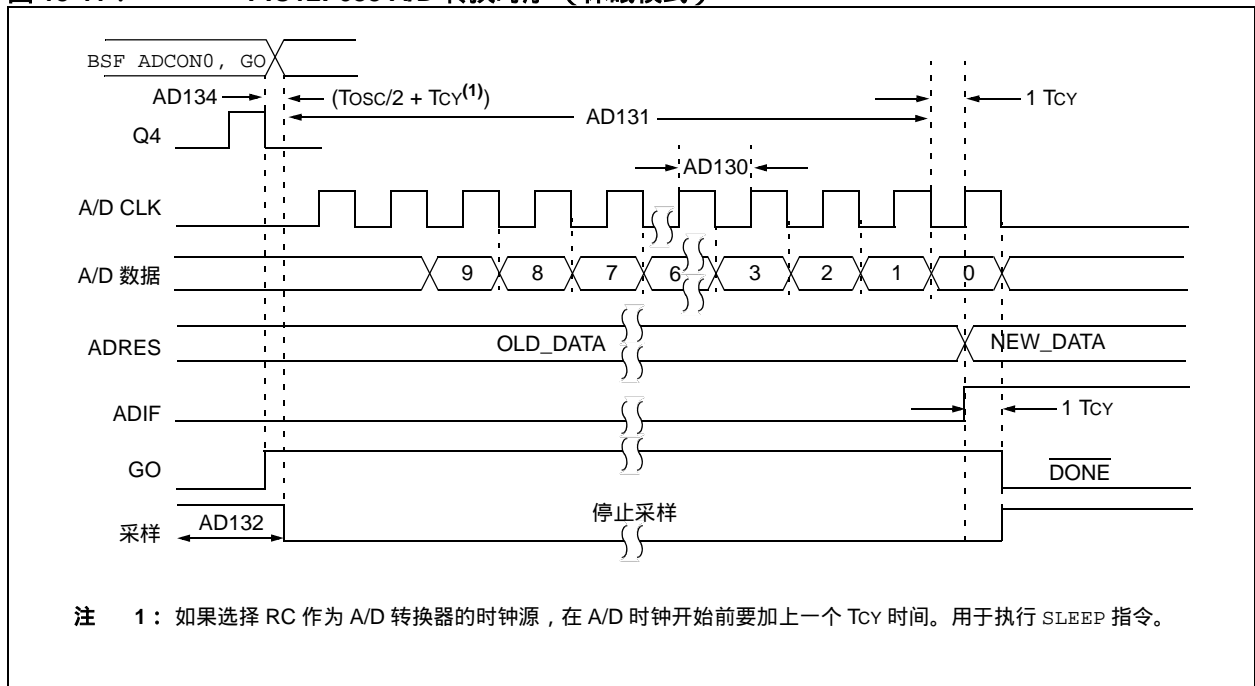


图 15-11 : PIC12F683 A/D 转换时序 (休眠模式)



PIC12F683

注：

16.0 直流和交流特性图表

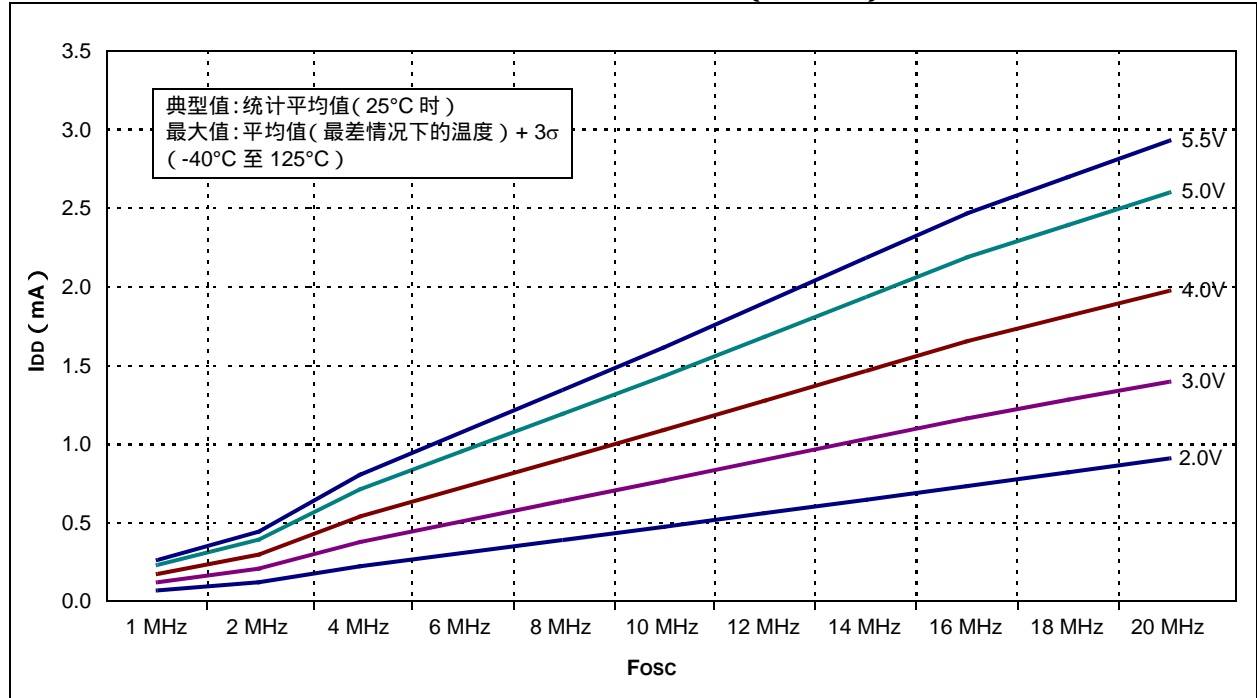
本节提供的图表仅供设计参考，未经测试。

某些图表中的数据超出了规定的工作范围（即超出了规定的 V_{DD} 范围）。这些图表仅供参考，器件只有在规定的范围内工作才可以确保正常运行。

注： 本注释以下所提供的图表均为基于有限数量样本的统计汇总，仅供参考。此处列出的特性未经测试，不作保证。有些图表中的数据超出了规定的工作范围（例如，超出了规定的电源范围），因此不在担保范围内。

“典型值”表示 25°C 下的平均值，“最大值”和“最小值”分别表示在整个温度范围内的（平均值 $+3\sigma$ ）或（平均值 -3σ ），其中 σ 表示标准偏差。

图 16-1： 不同 V_{DD} 时典型 I_{DD} - F_{osc} 关系曲线图（EC 模式）



PIC12F683

图 16-2： 不同 VDD 时最大 I_{DD} - Fosc 关系曲线图 (EC 模式)

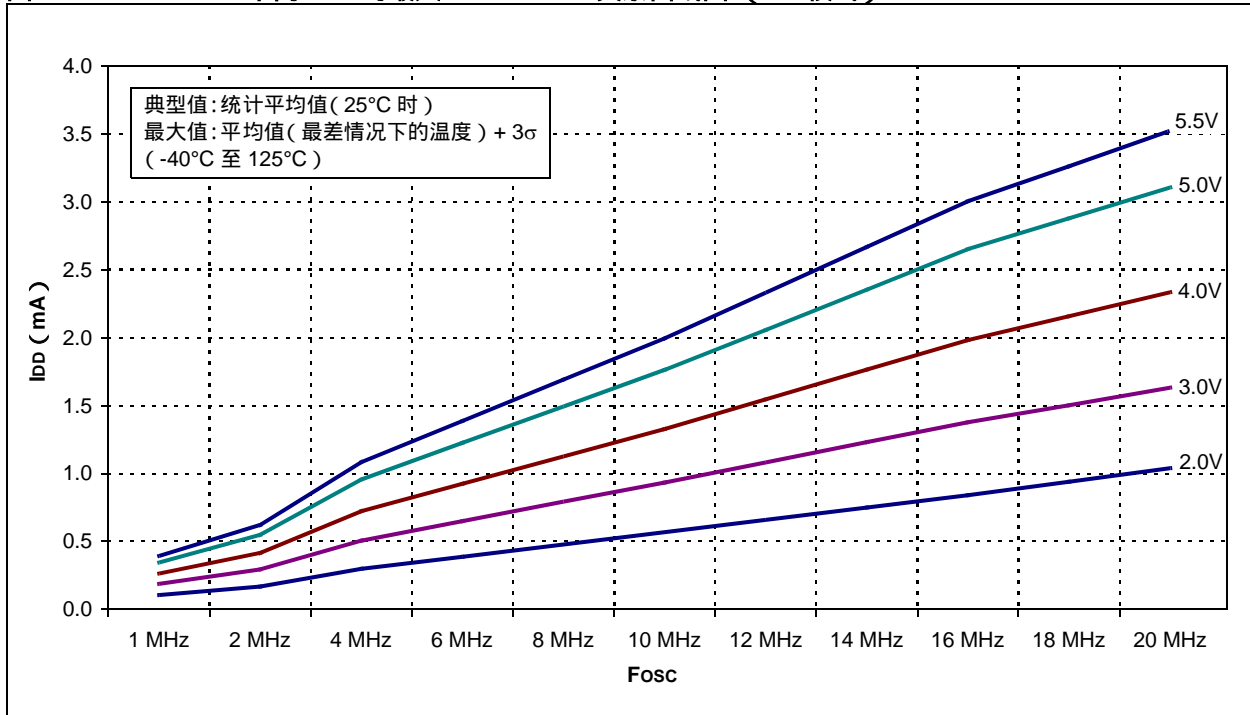


图 16-3： 不同 VDD 时典型 I_{DD} - Fosc 关系曲线图 (HS 模式)

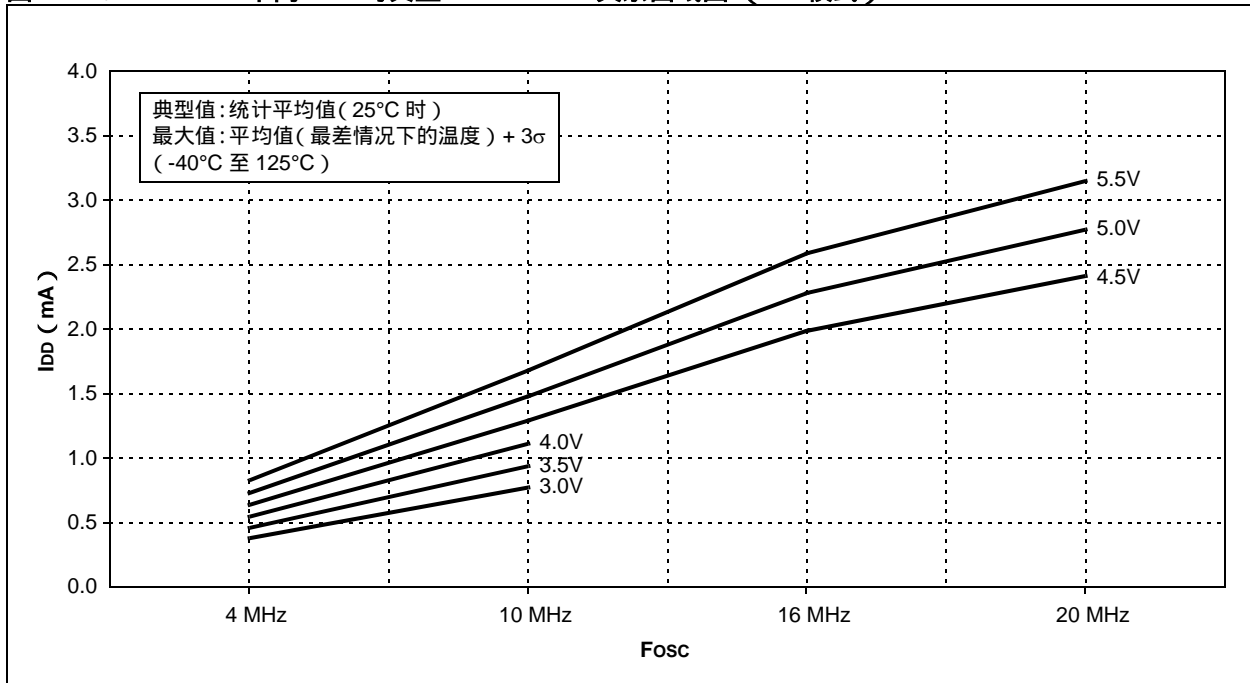


图 16-4 : 不同 VDD 时最大 I_{DD} - Fosc 关系曲线图 (HS 模式)

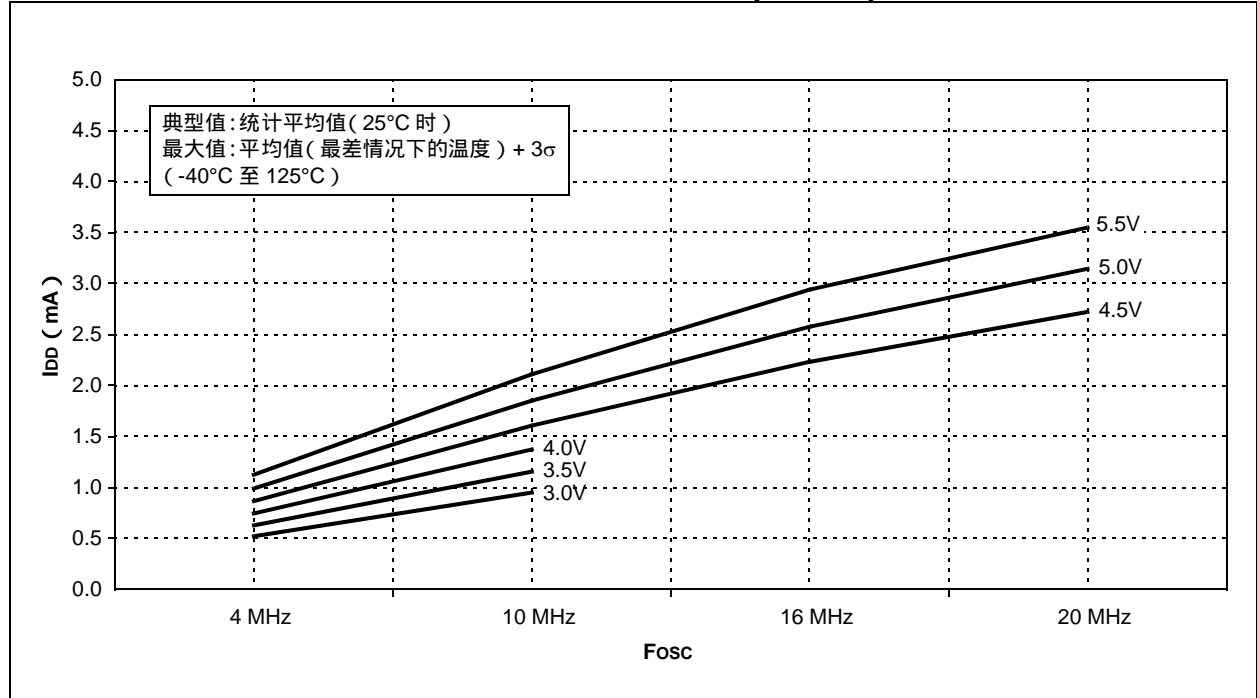
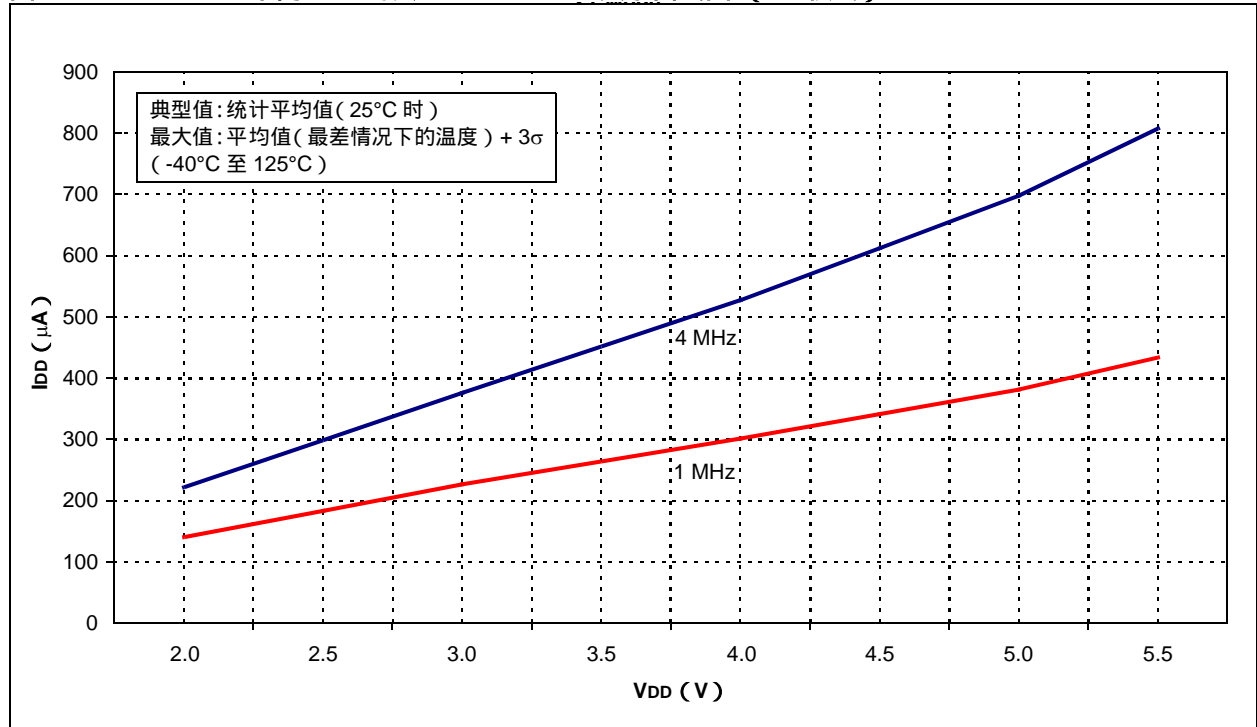


图 16-5 : 不同 VDD 时典型 I_{DD} - Fosc 关系曲线图 (XT 模式)



PIC12F683

图 16-6 : 不同 Fosc 时最大 I_{DD} - V_{DD} 关系曲线图 (XT 模式)

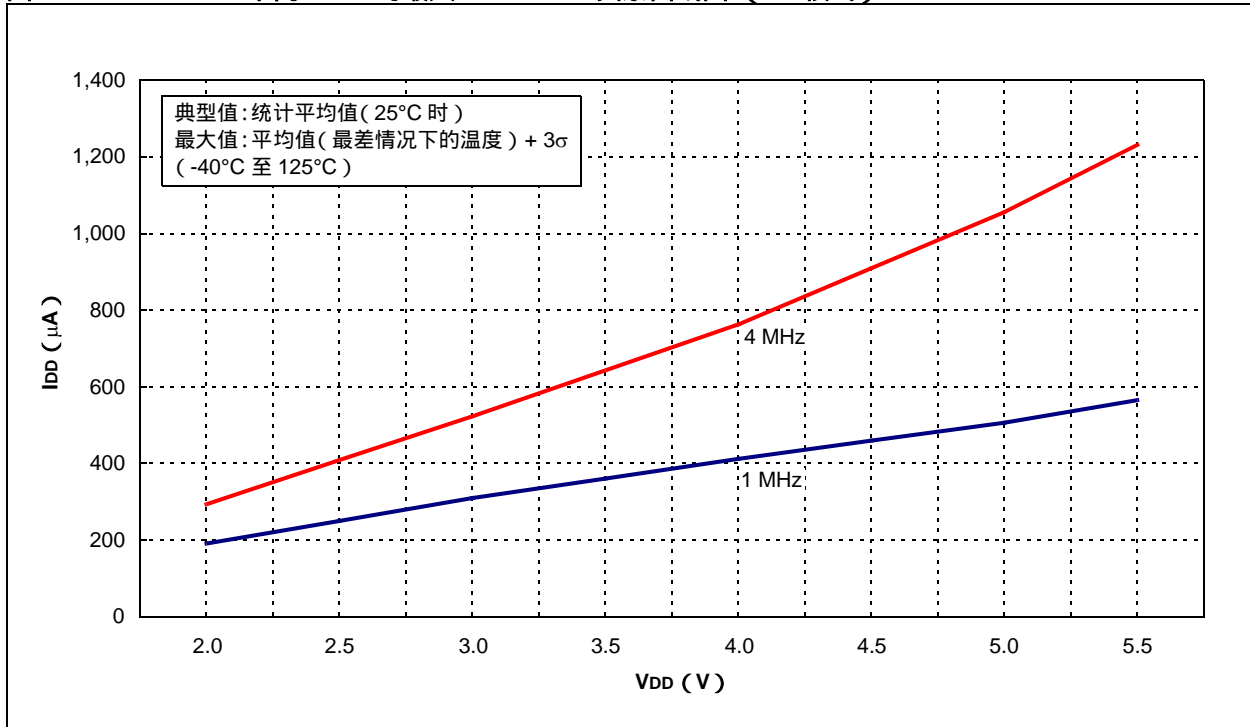


图 16-7 : 不同 Fosc 时典型 I_{DD} - V_{DD} 关系曲线图 (EXTRC 模式)

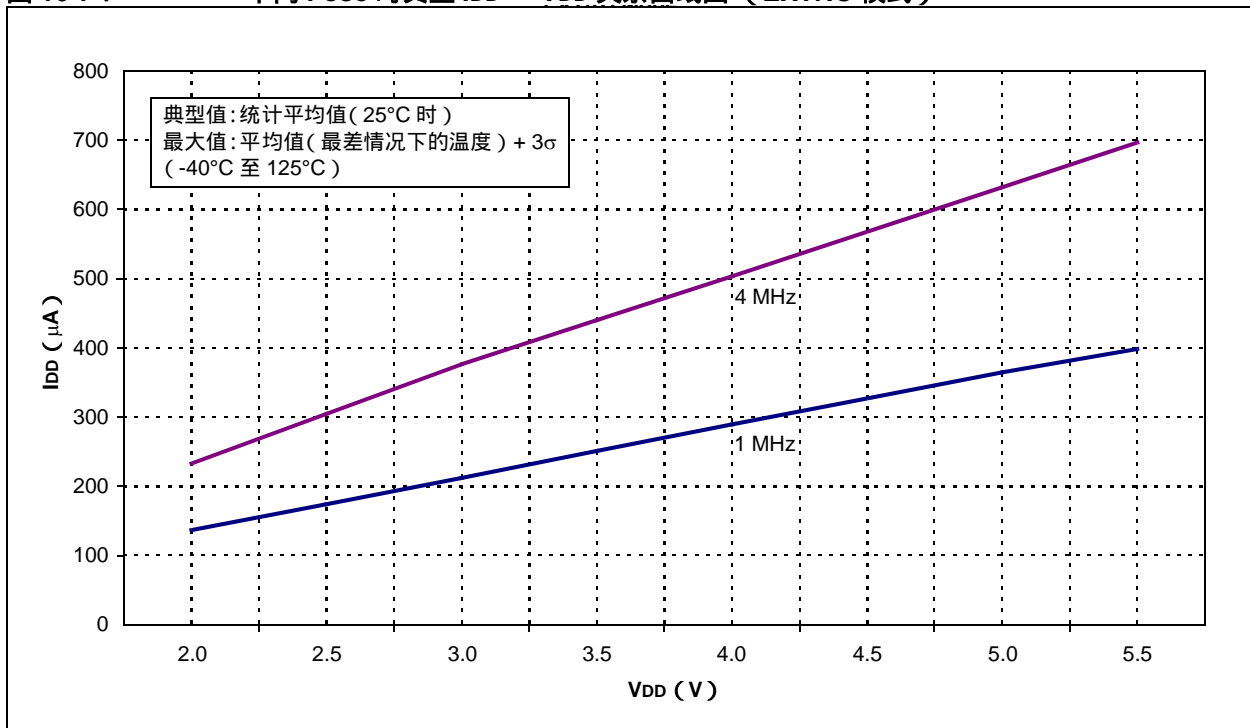


图 16-8 : 最大 I_{DD} - V_{DD} 关系曲线图 (EXTRC 模式)

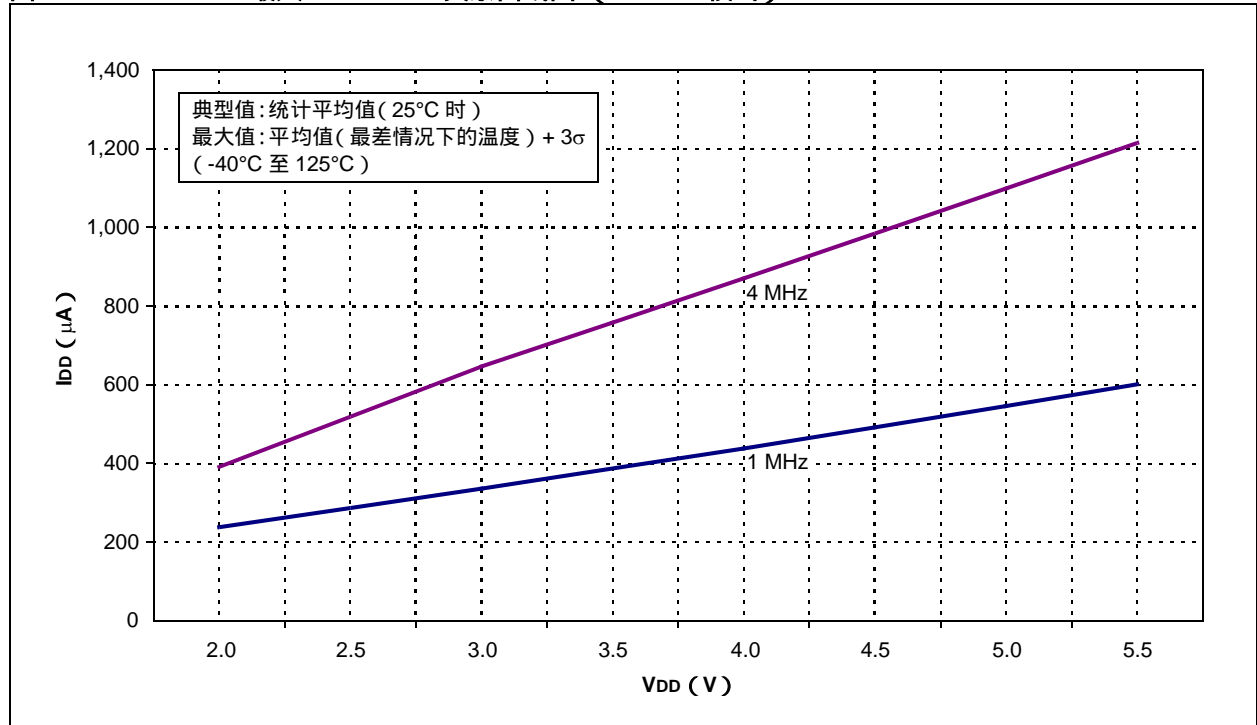
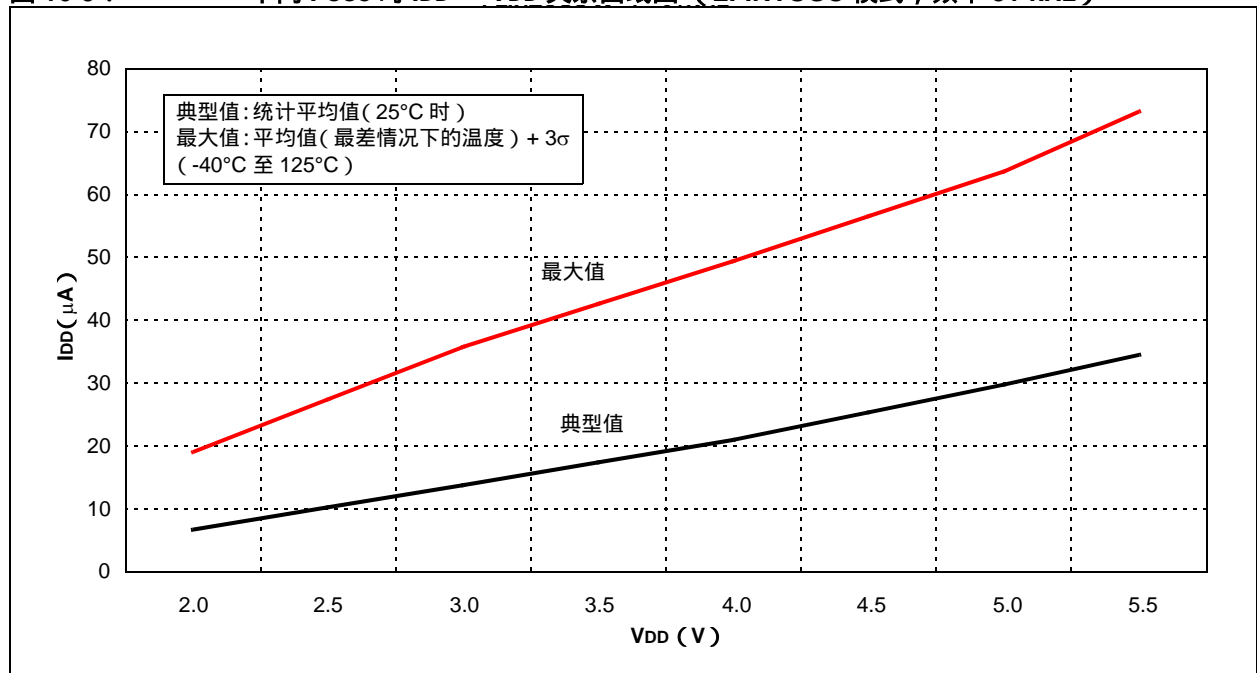


图 16-9 : 不同 FOSC 时 I_{DD} - V_{DD} 关系曲线图 (LFINTOSC 模式, 频率 31 kHz)



PIC12F683

图 16-10 : IDD - VDD 关系曲线图 (LP 模式)

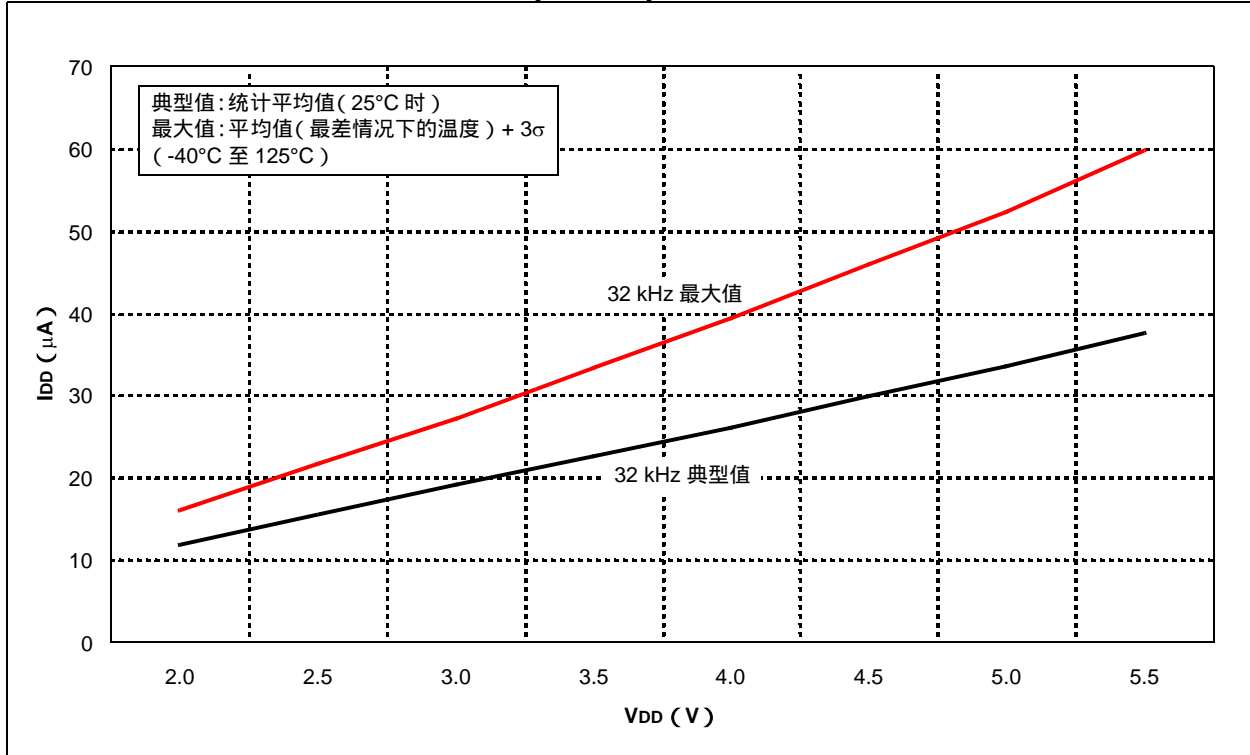


图 16-11 : 不同 VDD 时典型 IDD - Fosc 关系曲线图 (HFINTOSC 模式)

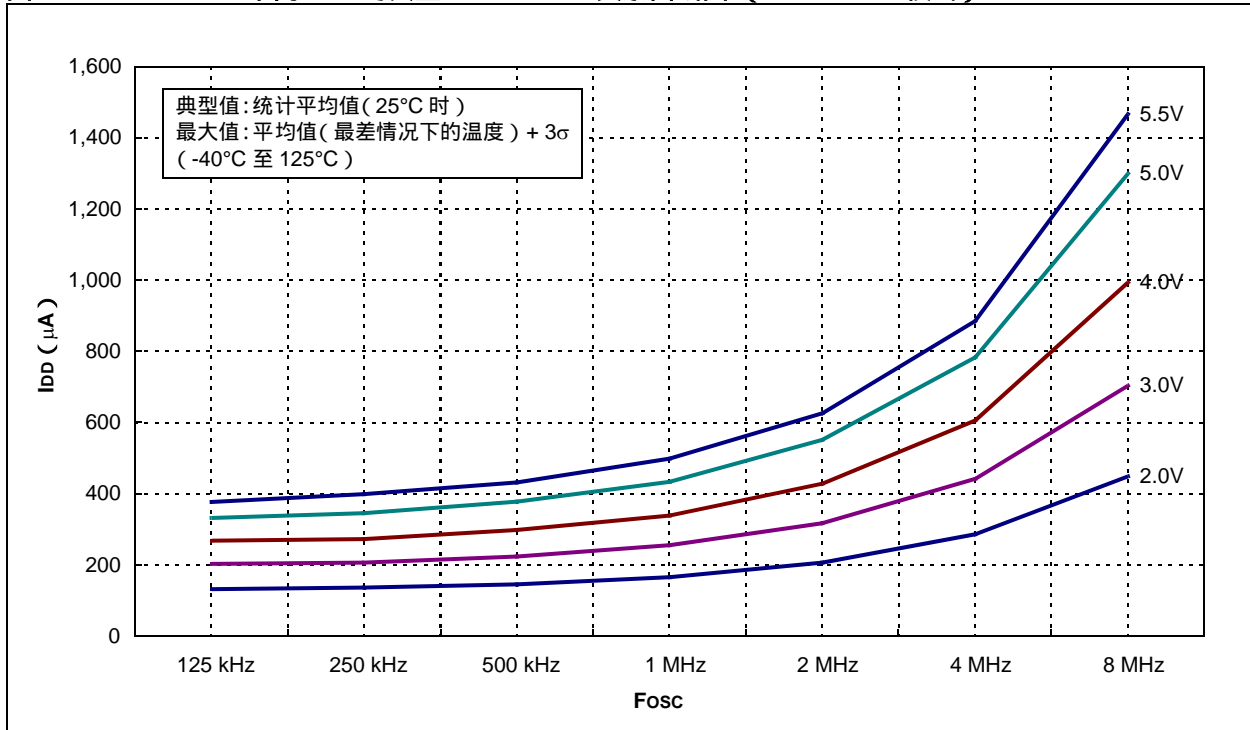


图 16-12: 不同 VDD 时最大 I_{DD} - Fosc 关系曲线图 (HFINTOSC 模式)

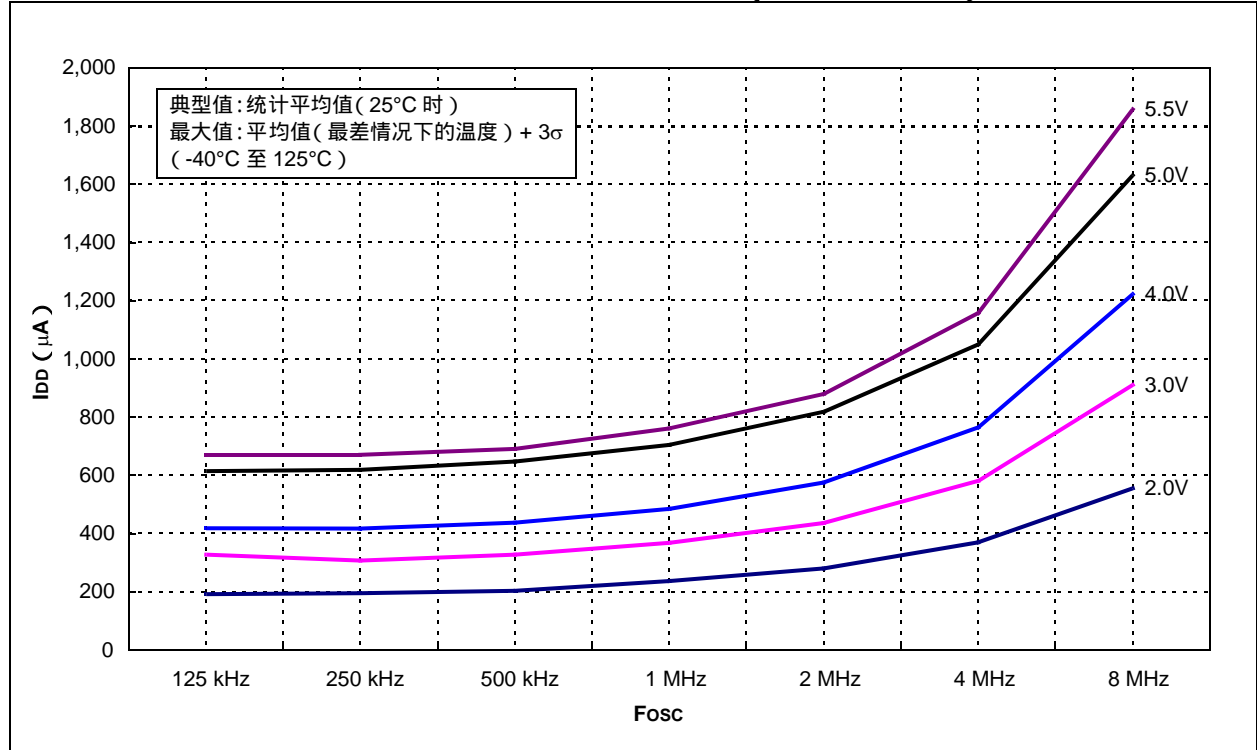
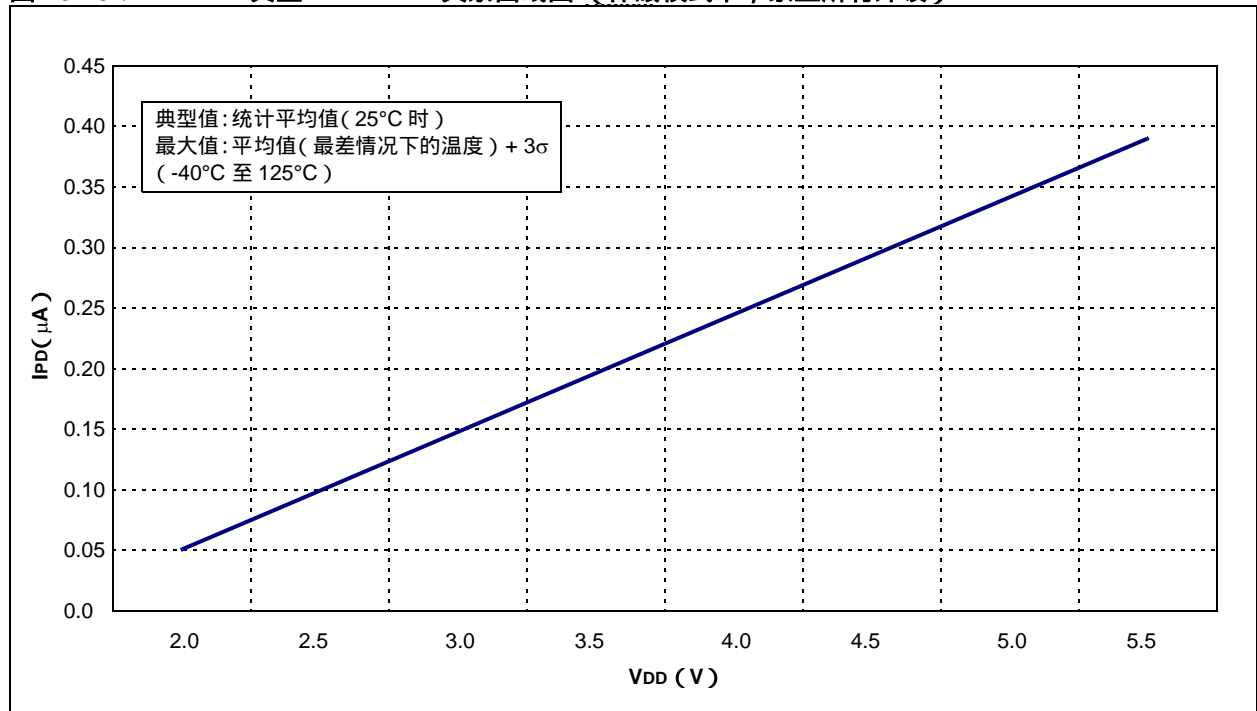


图 16-13: 典型 I_{PD} - VDD 关系曲线图 (休眠模式下, 禁止所有外设)



PIC12F683

图 16-14： 最大 IPD - VDD 关系曲线图（休眠模式下，禁止所有外设）

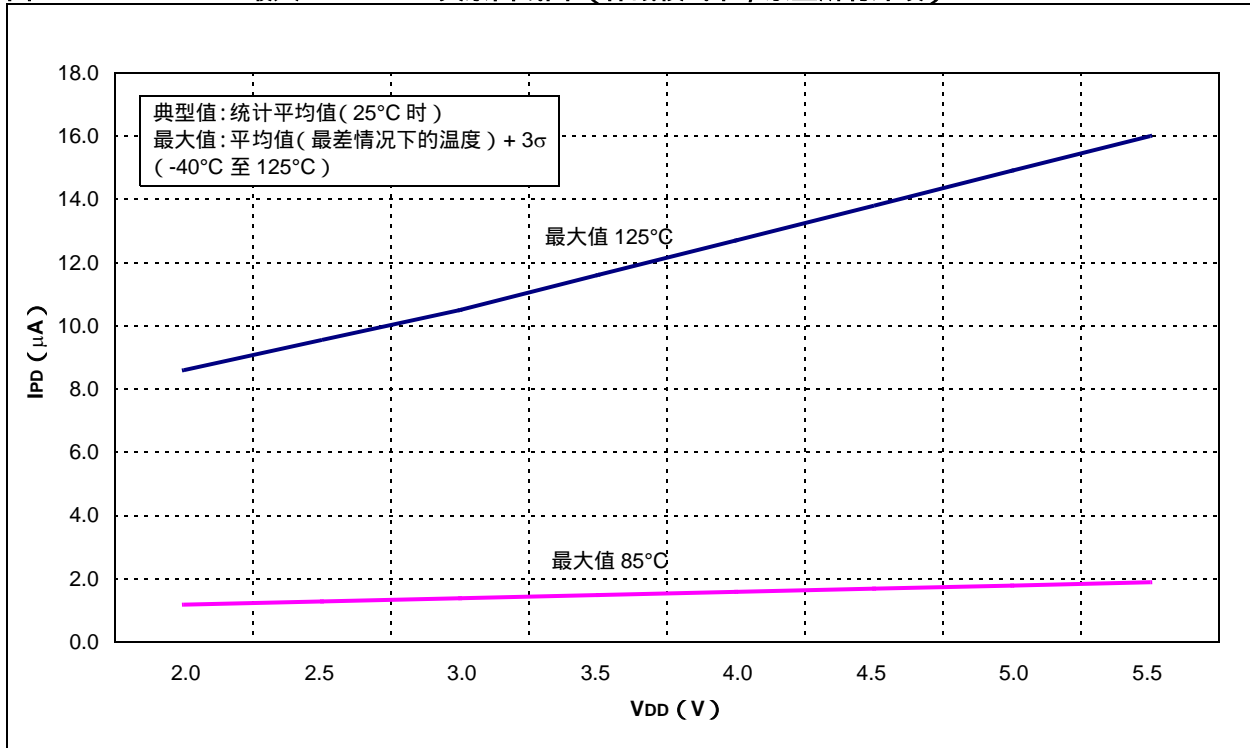


图 16-15： 比较器 IPD - VDD 关系曲线图（使能两个比较器）

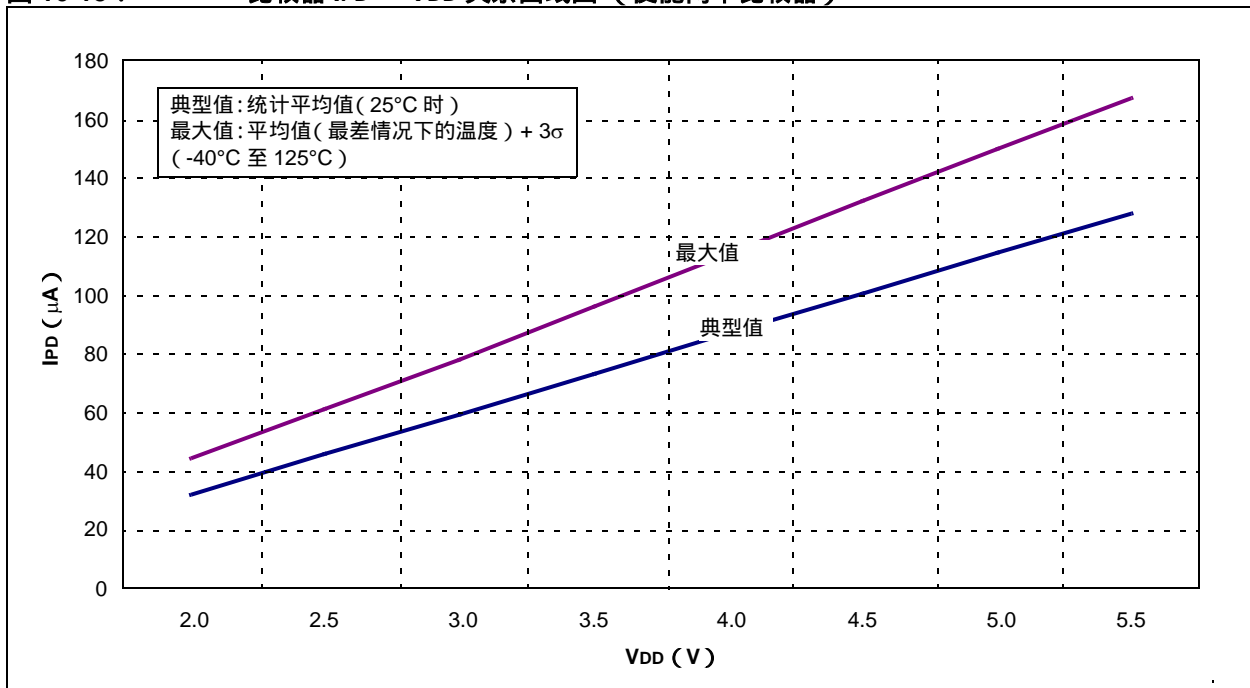


图 16-16 : 欠压复位时不同温度下 IPD - VDD 关系曲线图

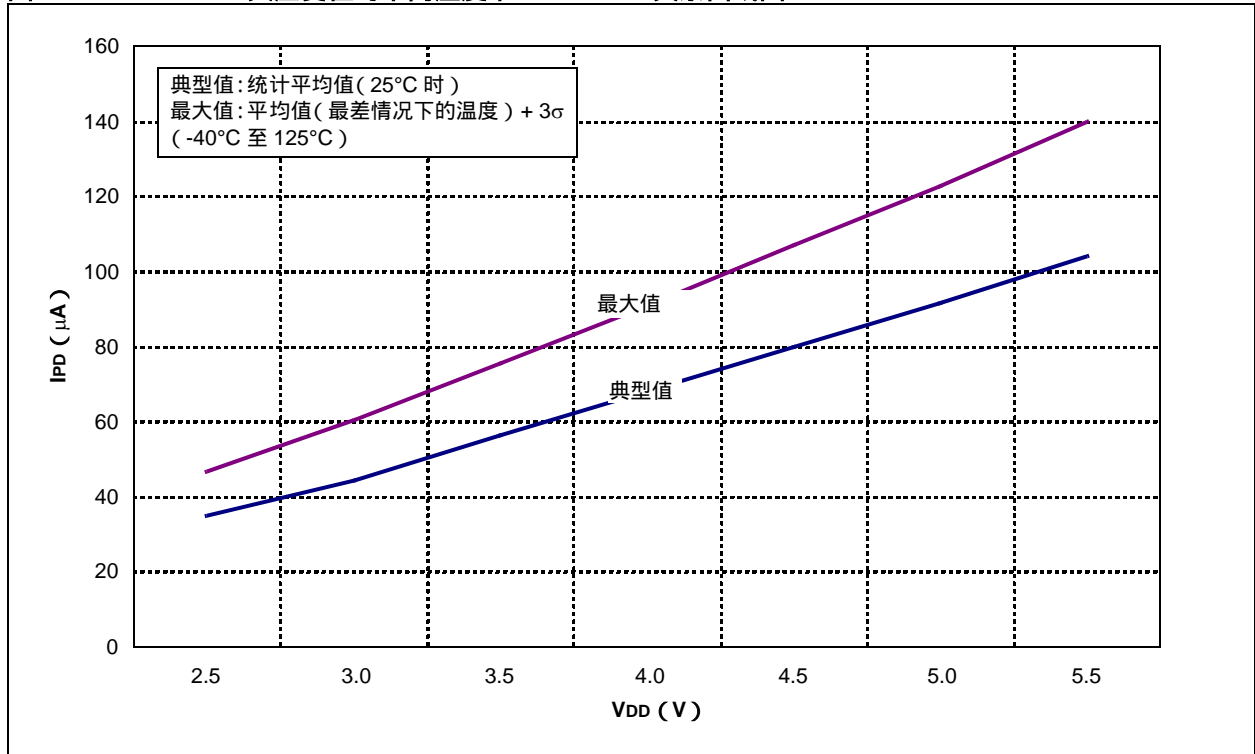
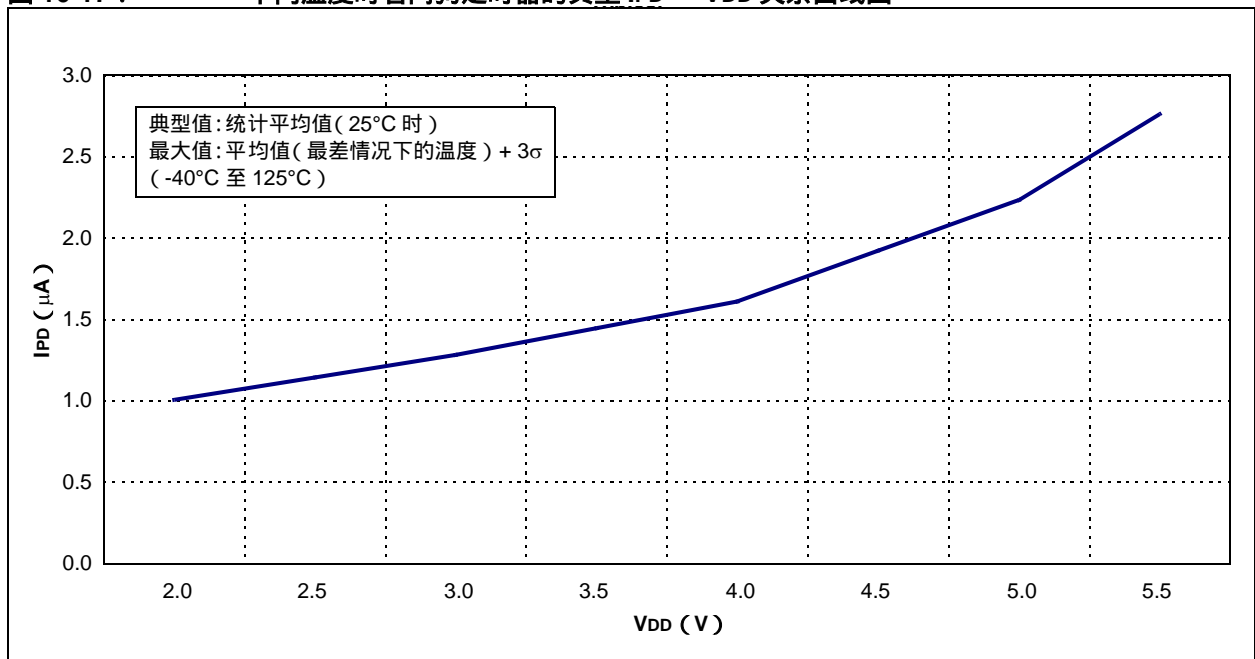


图 16-17 : 不同温度时看门狗定时器的典型 IPD - VDD 关系曲线图



PIC12F683

图 16-18：不同温度时看门狗定时器的最大 IPD - VDD 关系曲线图

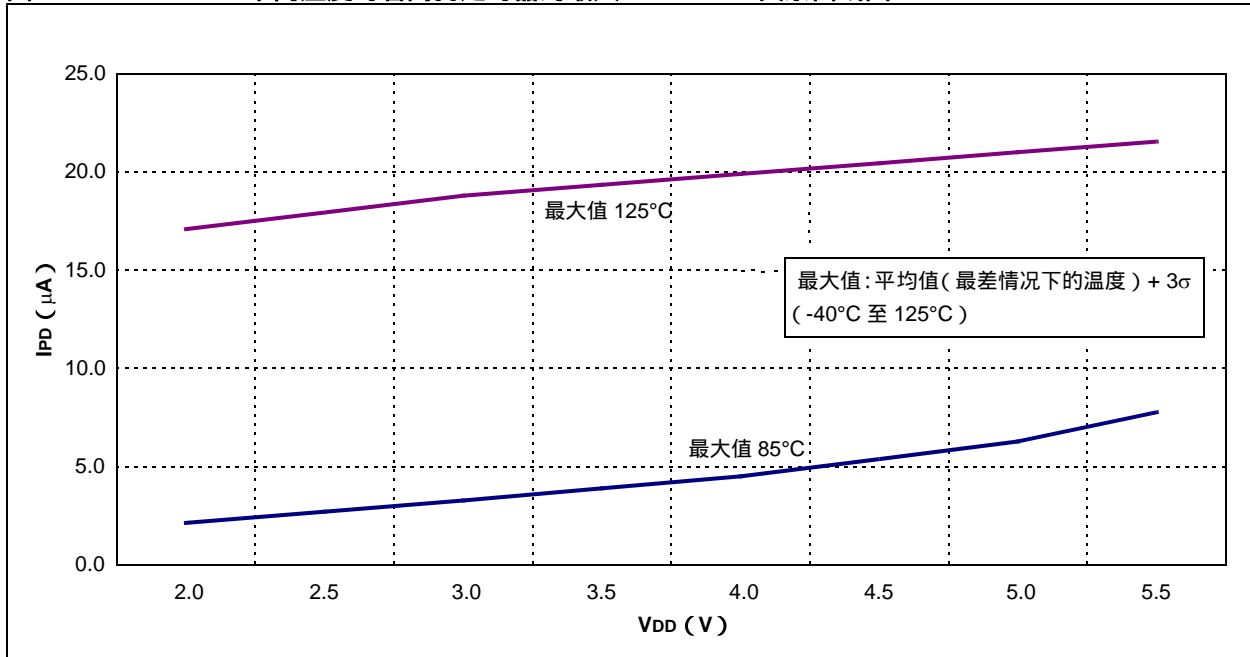


图 16-19：不同温度时看门狗定时器周期 - VDD 关系曲线图

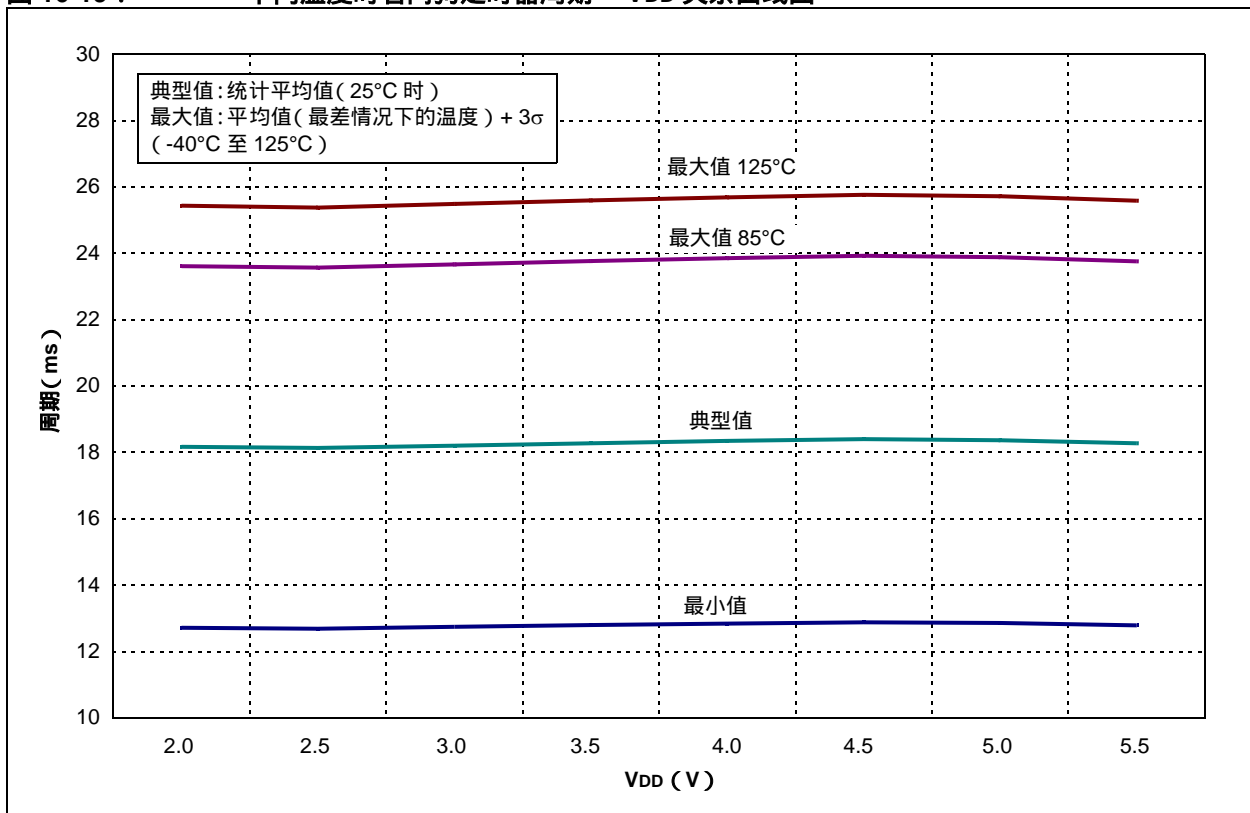


图 16-20 : WDT 周期 - 温度关系曲线图 (V_{DD} = 5.0V)

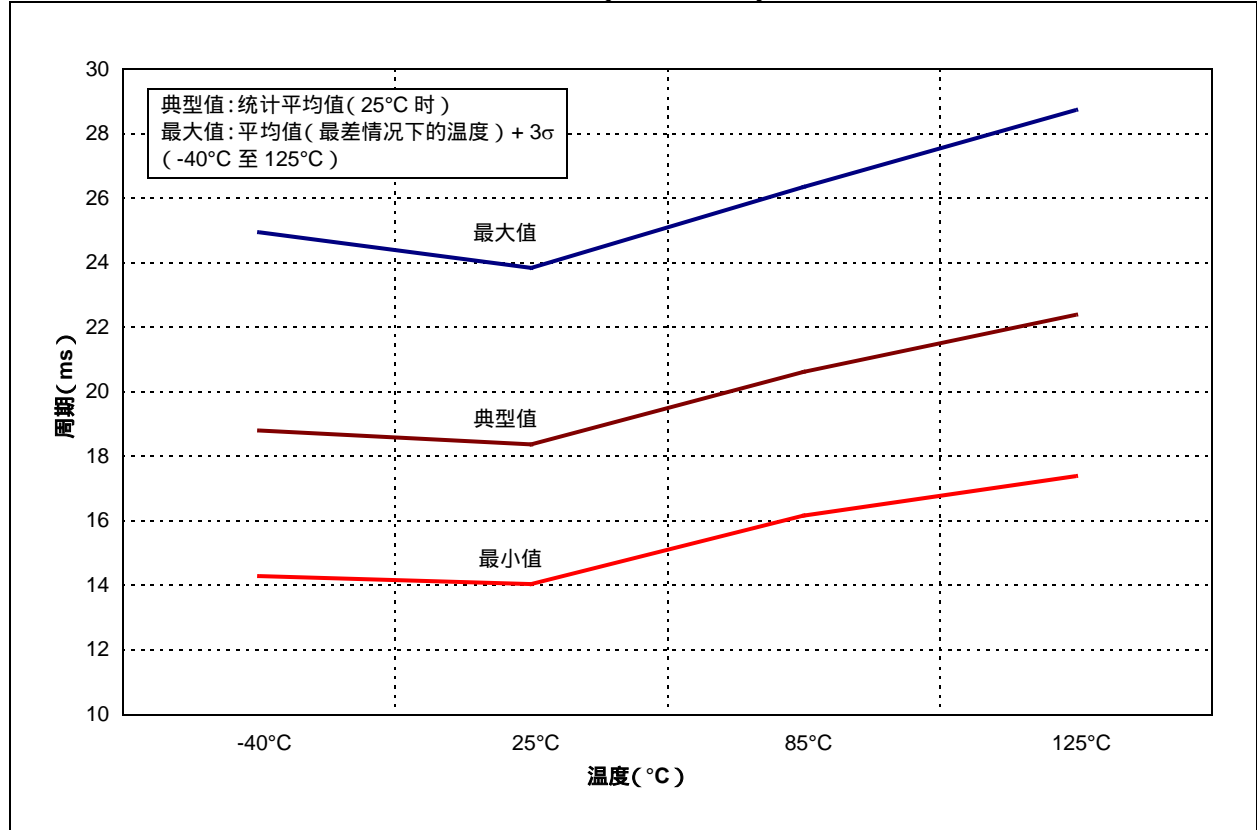
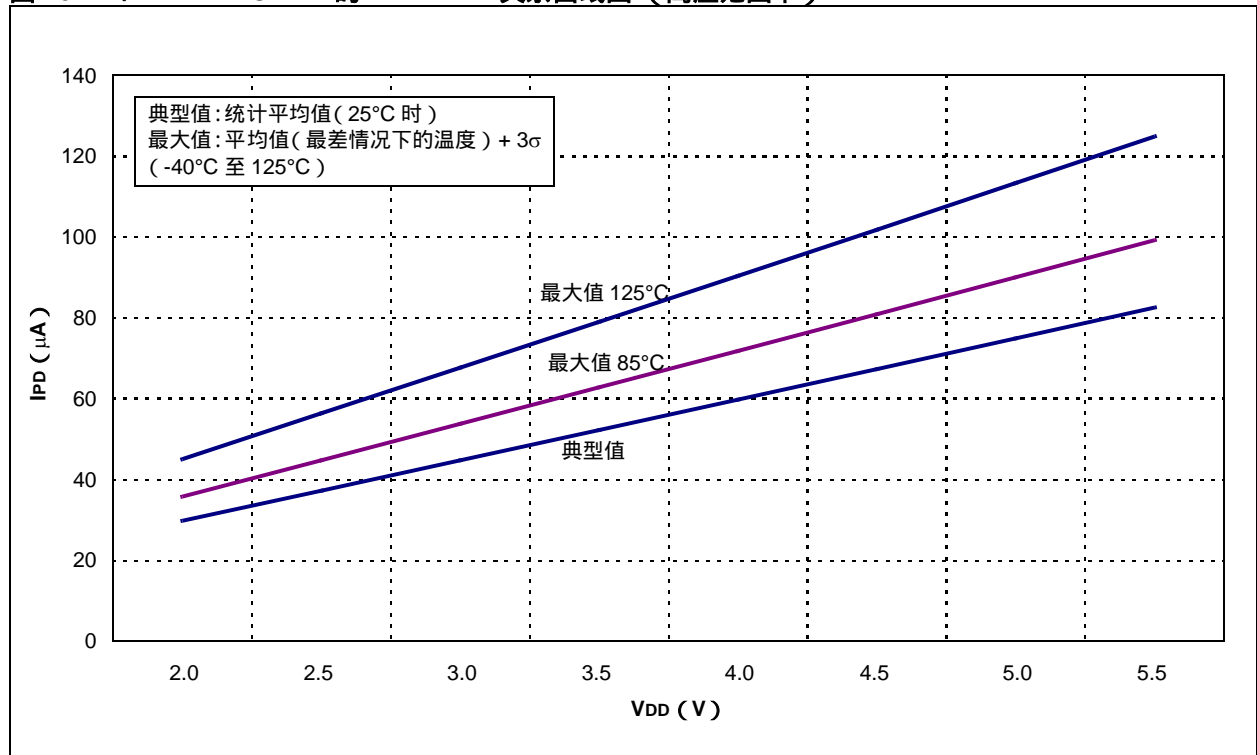


图 16-21 : CVREF 的 IPD - V_{DD} 关系曲线图 (高温范围内)



PIC12F683

图 16-22 : CVREF 的 IPD - VDD 关系曲线图 (低温范围内)

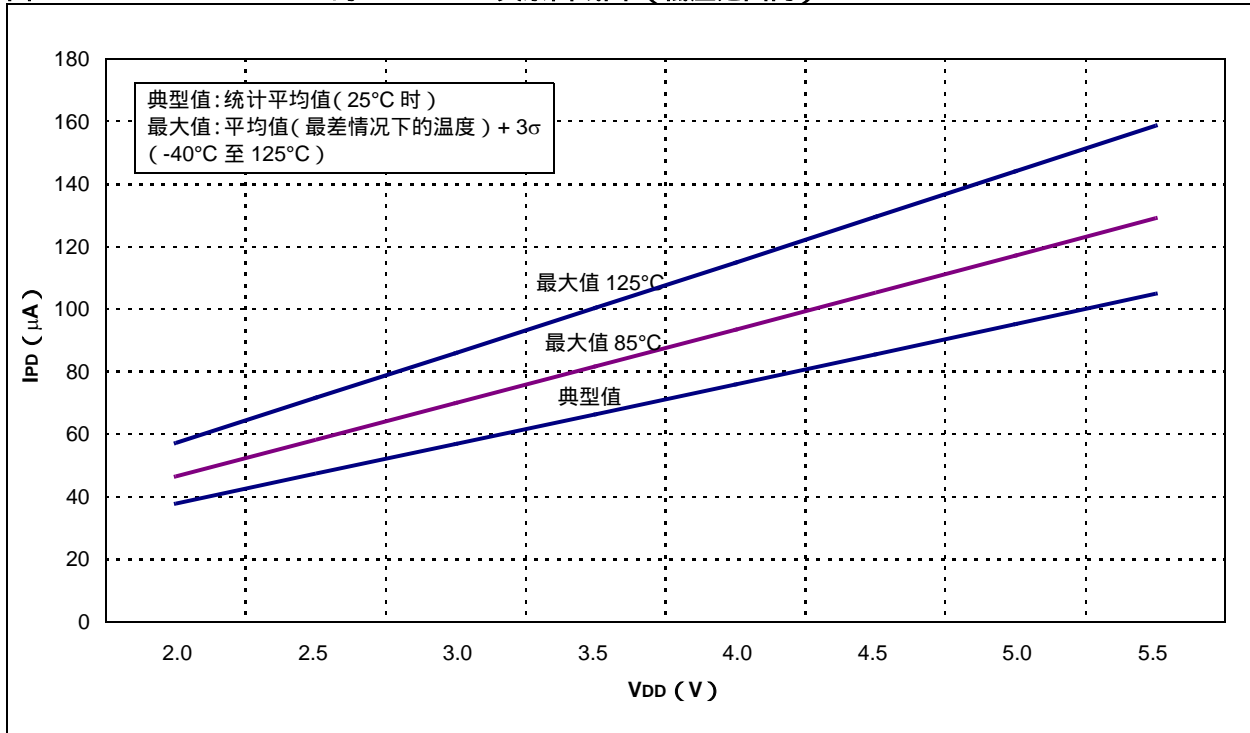


图 16-23 : 不同温度时 VOL - IOI 关系曲线图 (VDD = 3.0V)

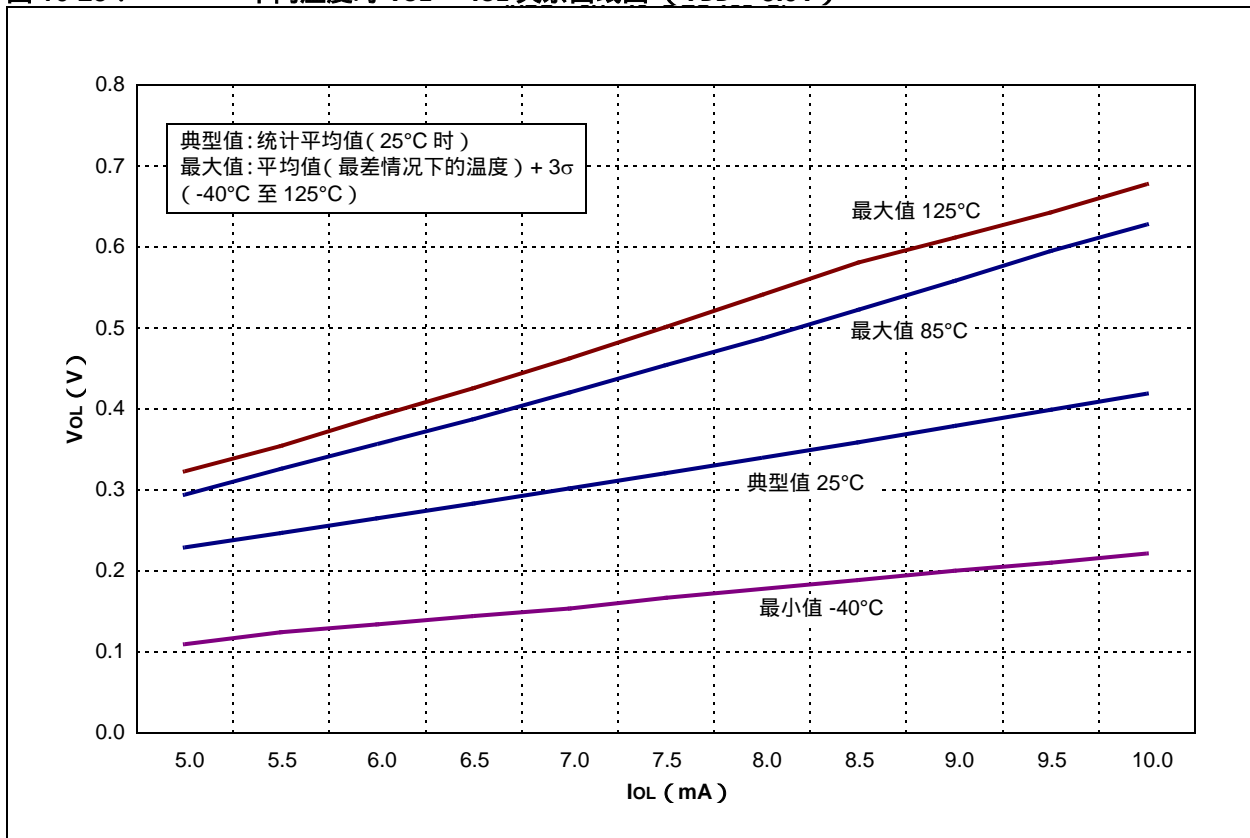


图 16-24 : 不同温度时 V_{OL} - I_{OL} 关系曲线图 ($V_{DD} = 5.0V$)

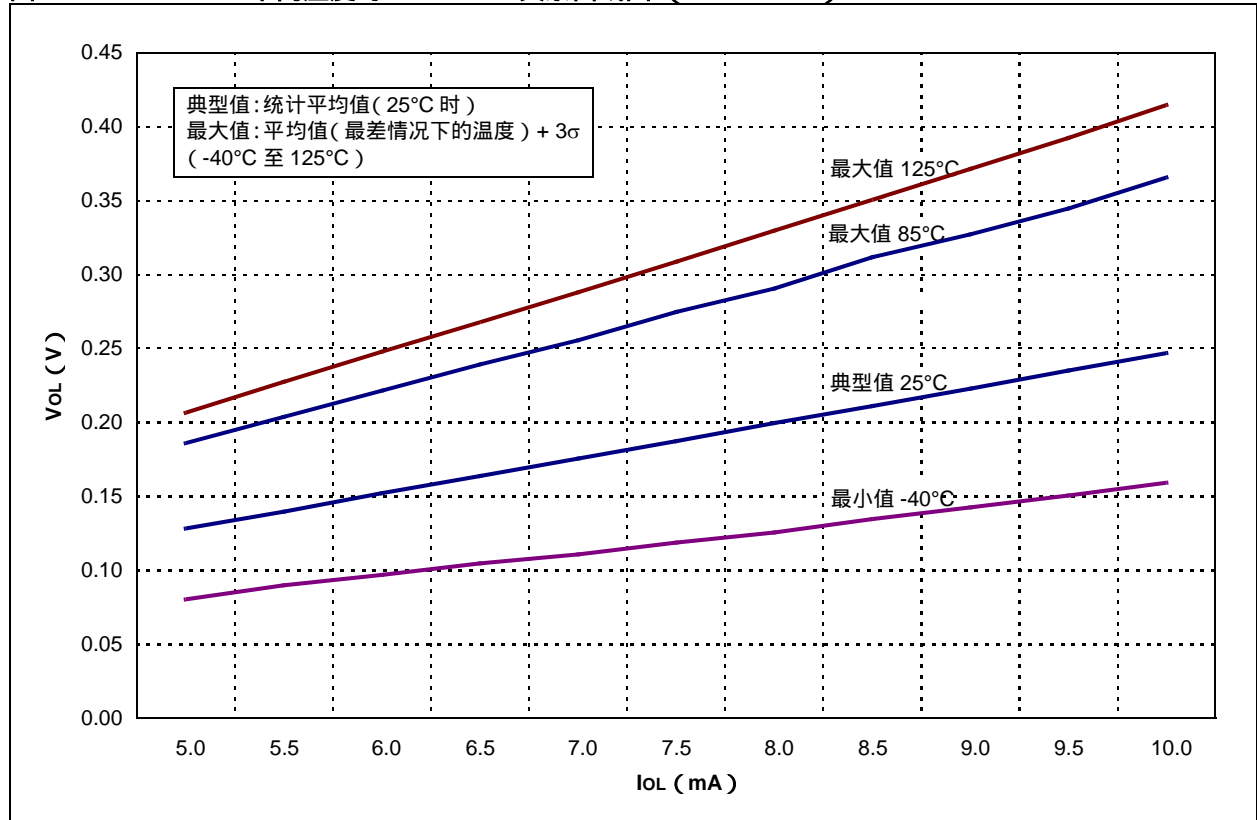
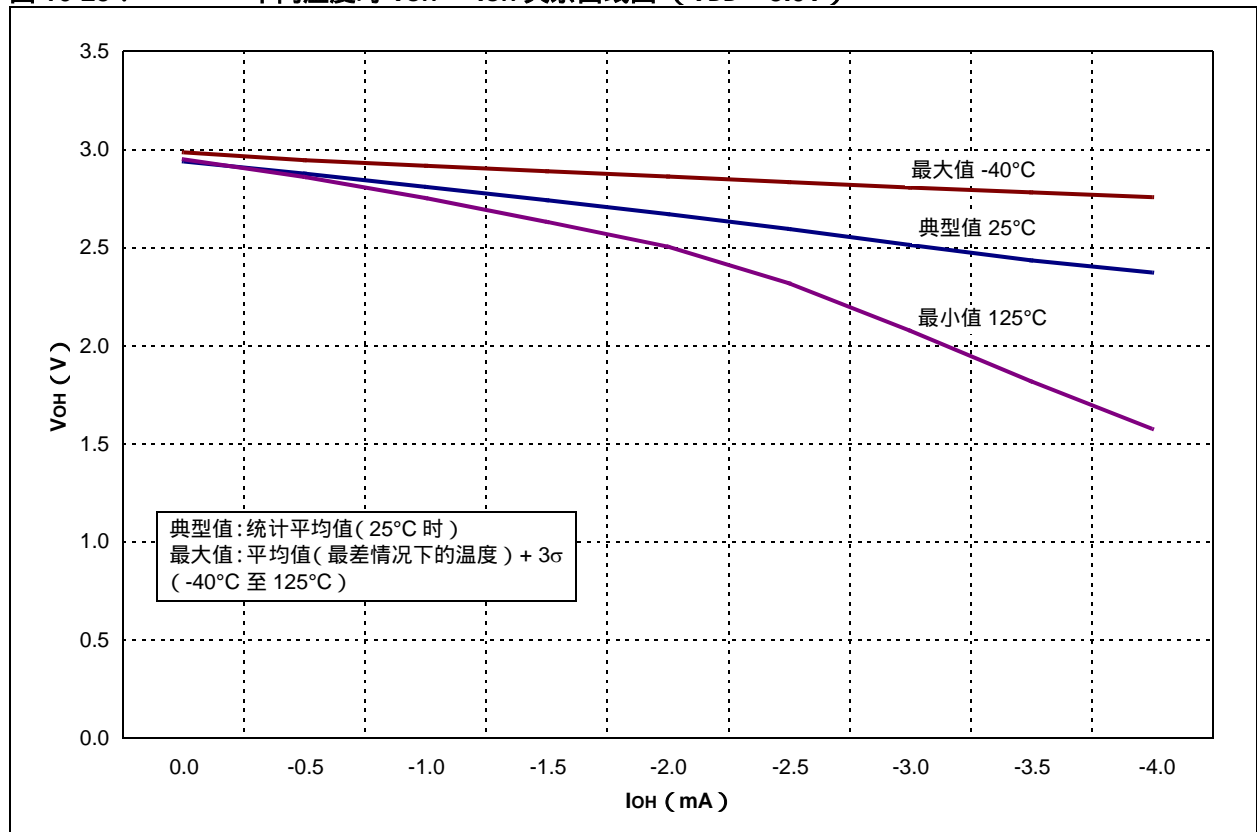


图 16-25 : 不同温度时 V_{OH} - I_{OH} 关系曲线图 ($V_{DD} = 3.0V$)



PIC12F683

图 16-26 : 不同温度时 V_{OH} - I_{OH} 关系曲线图 ($V_{DD} = 5.0V$)

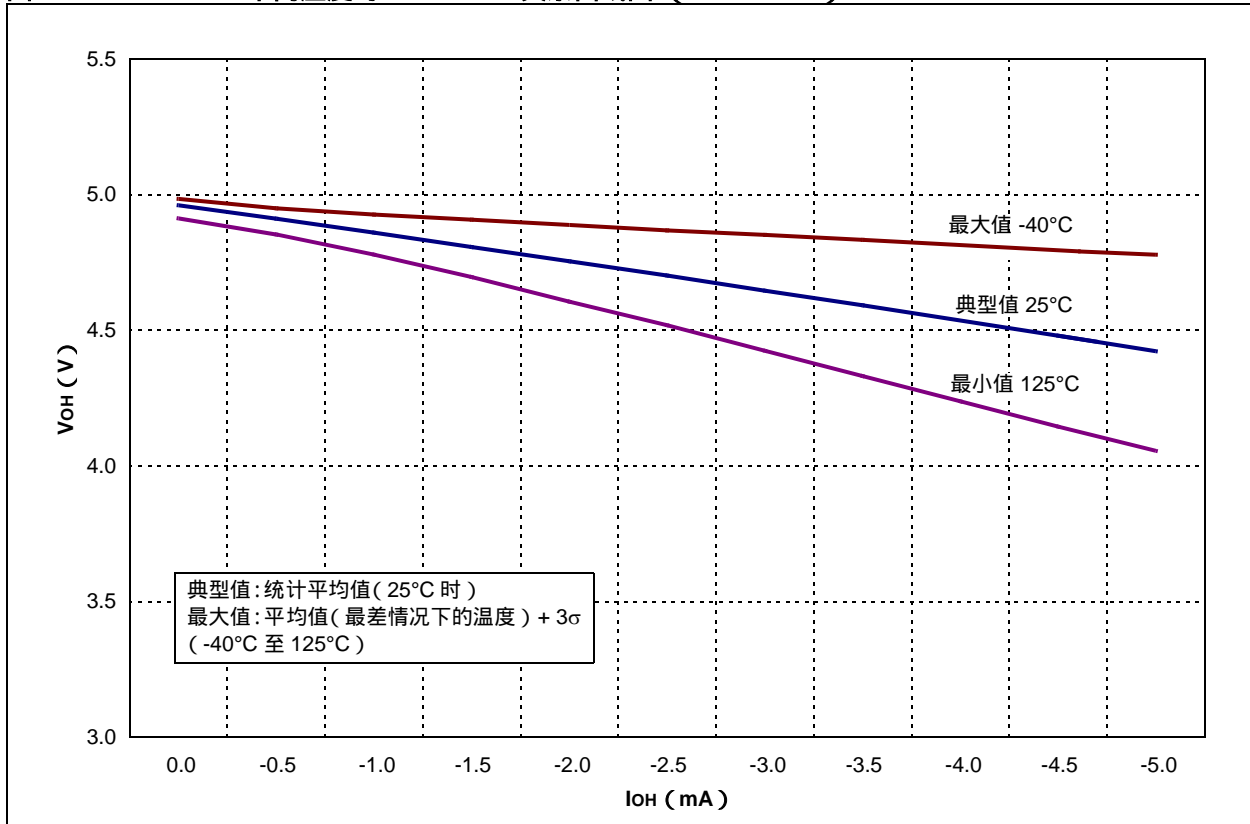


图 16-27 : 不同温度时 TTL 输入门限 V_{IN} - V_{DD} 关系曲线图

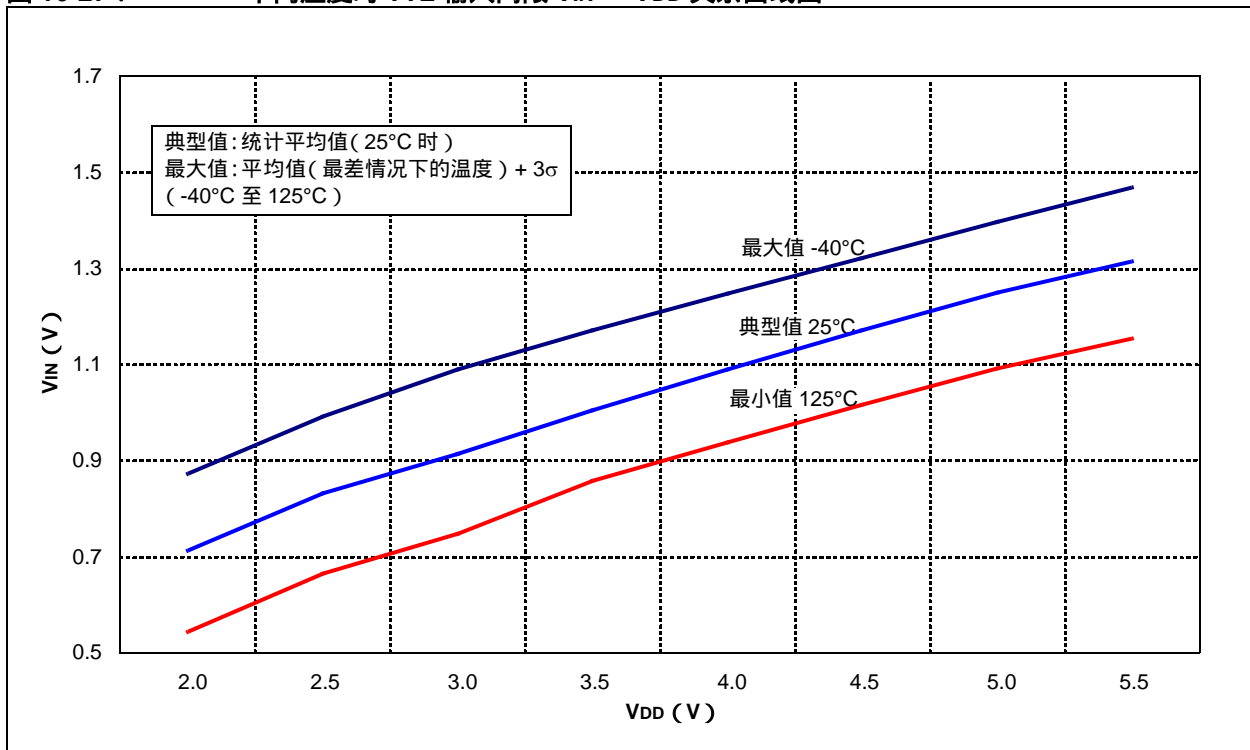


图 16-28：不同温度时施密特触发输入门限值的 $V_{IN} - V_{DD}$ 关系曲线图

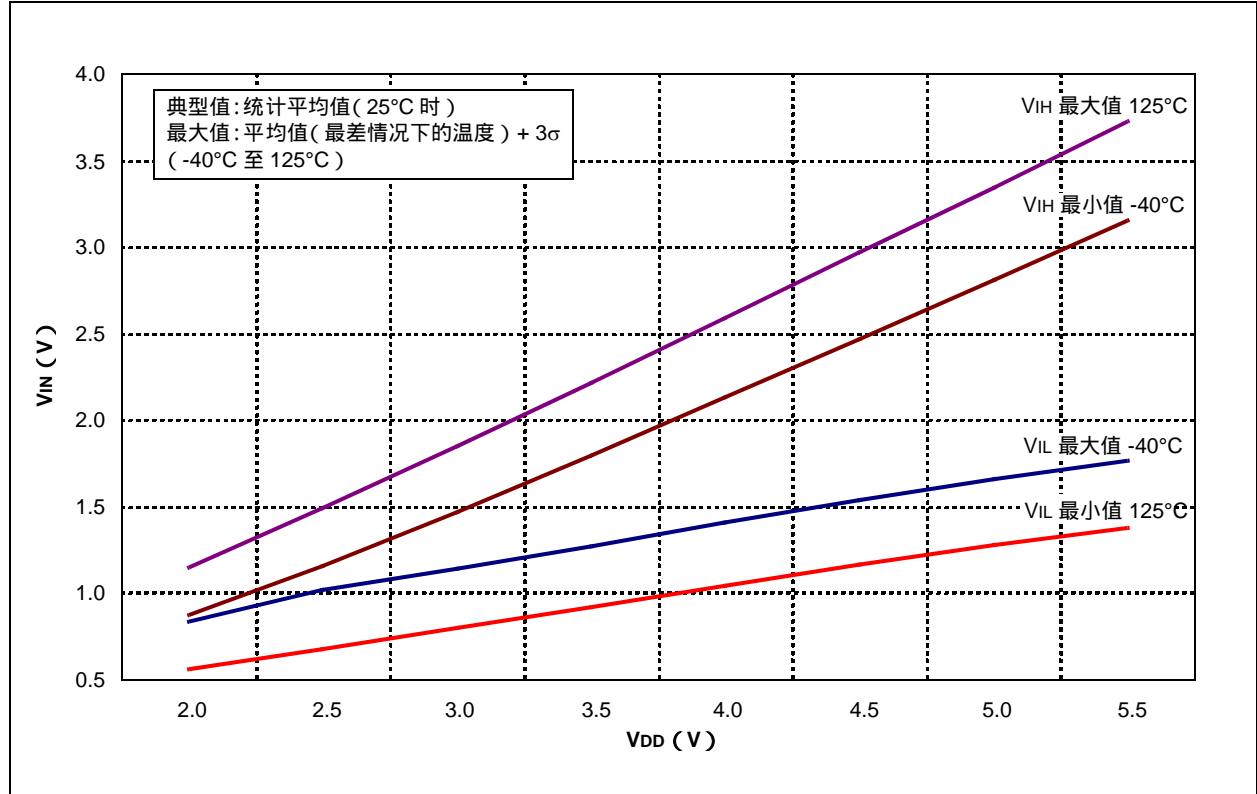
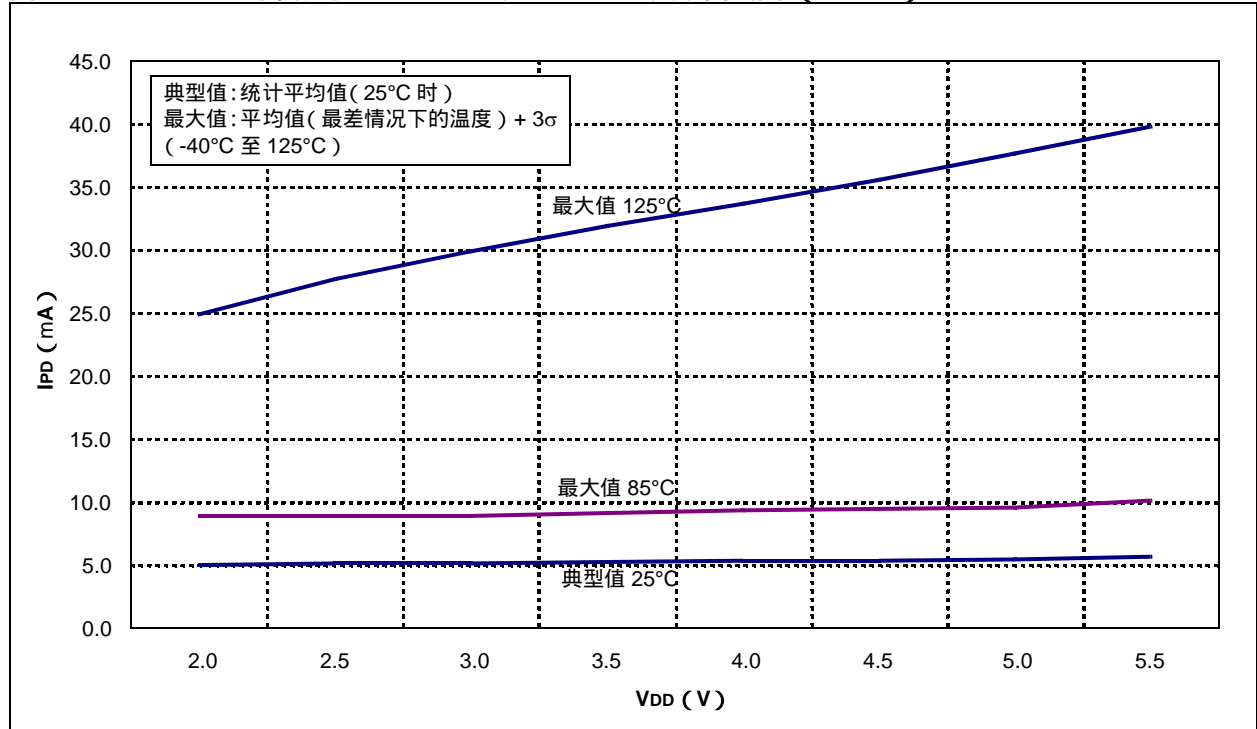


图 16-29：不同温度时 T1OSC 的 $I_{PD} - V_{DD}$ 关系曲线图 (32 KHz)



PIC12F683

图 16-30 : 比较器响应时间 (上升沿)

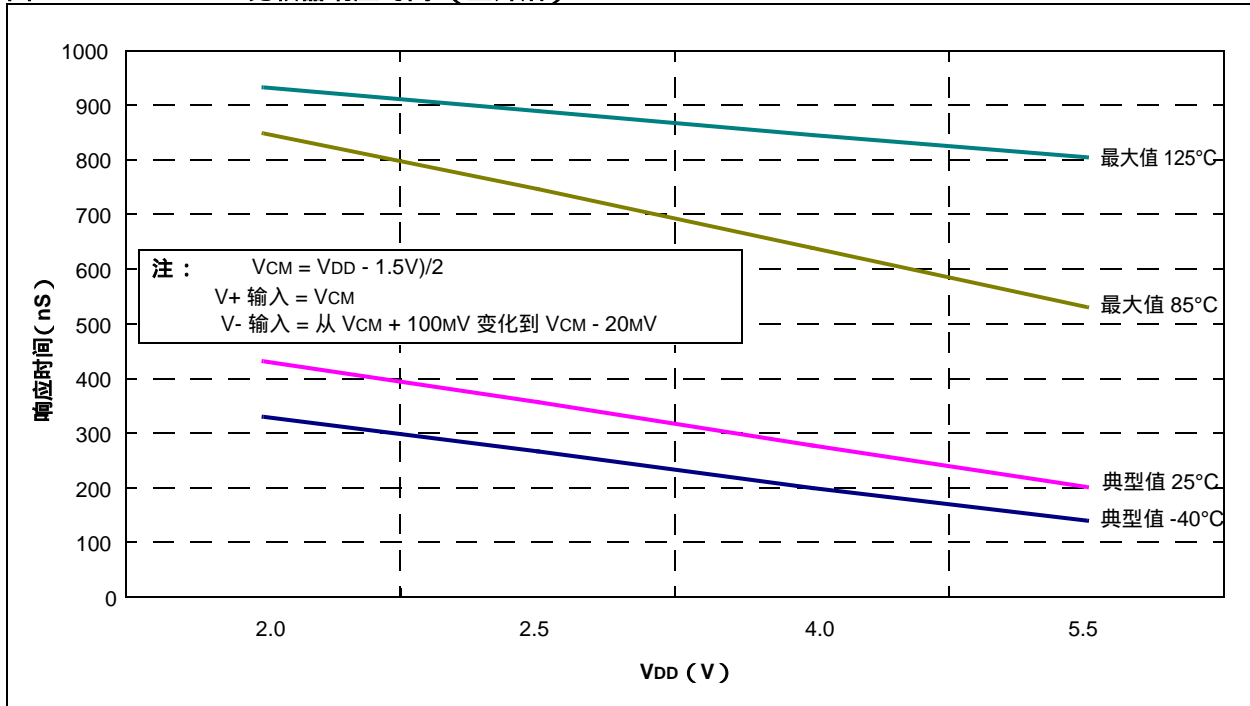


图 16-31 : 比较器响应时间 (下降沿)

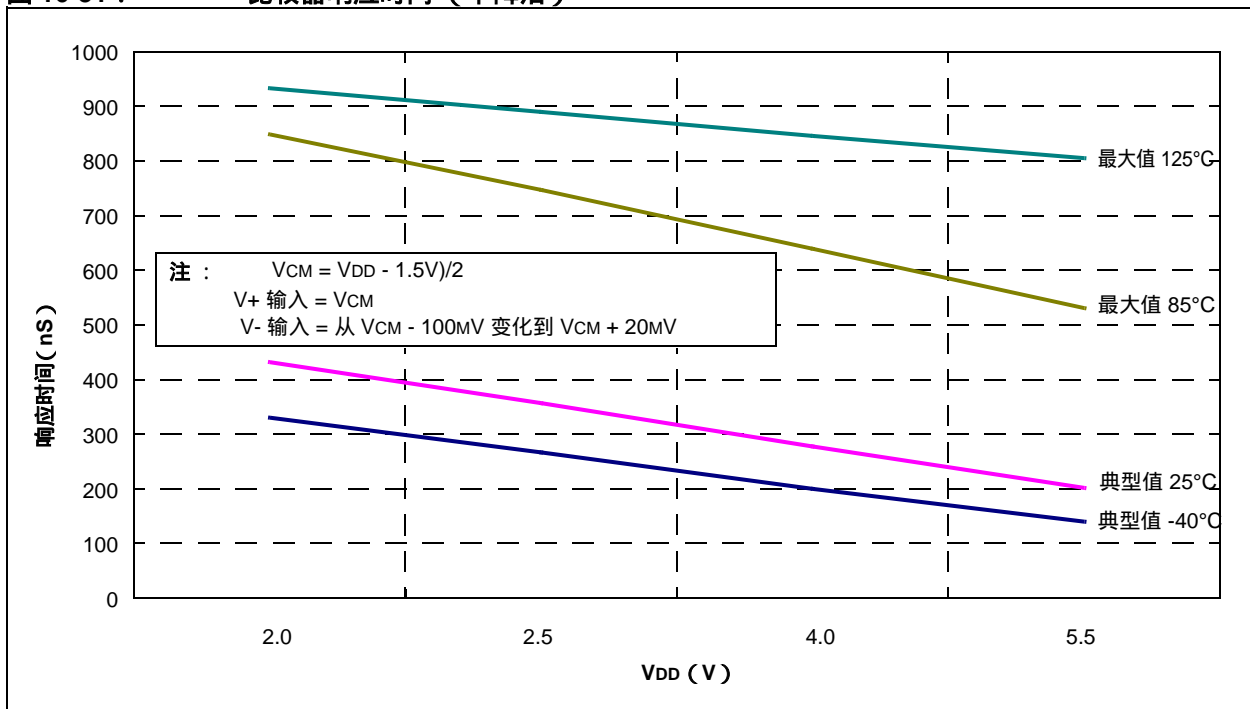


图 16-32 : 不同温度时 LFINTOSC 频率 - VDD 关系曲线图 (31 kHz)

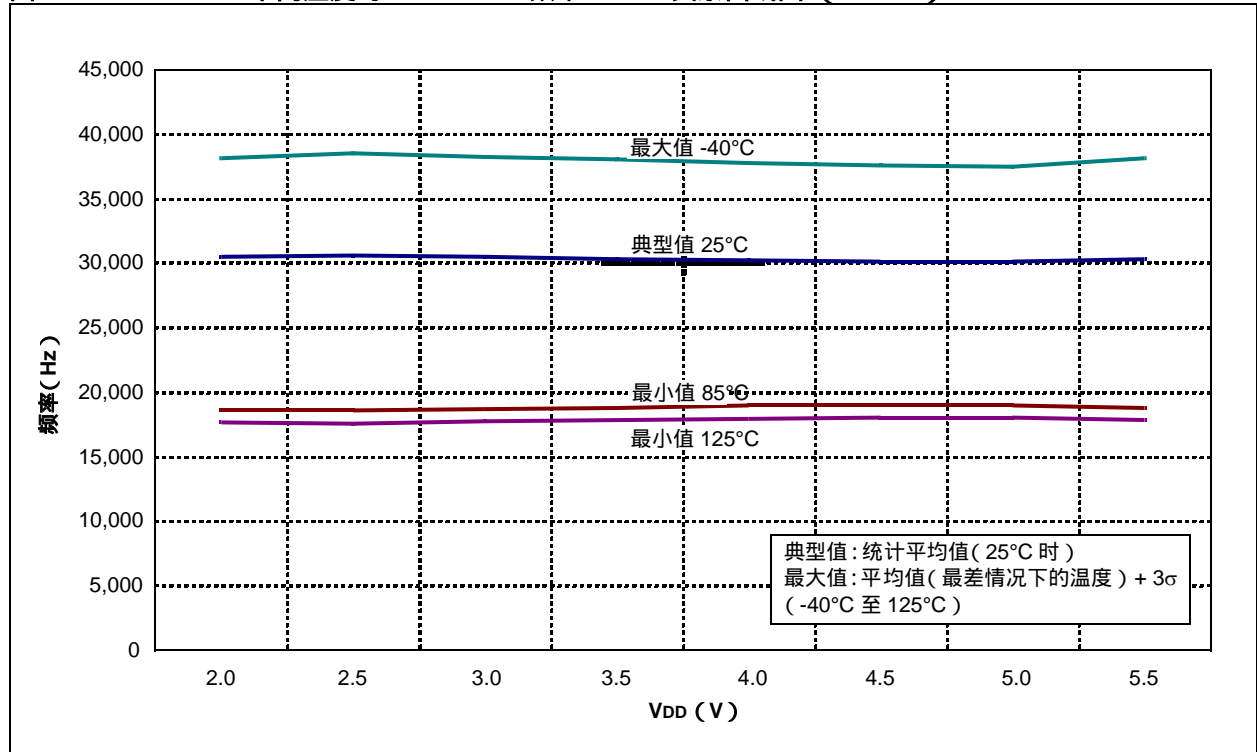
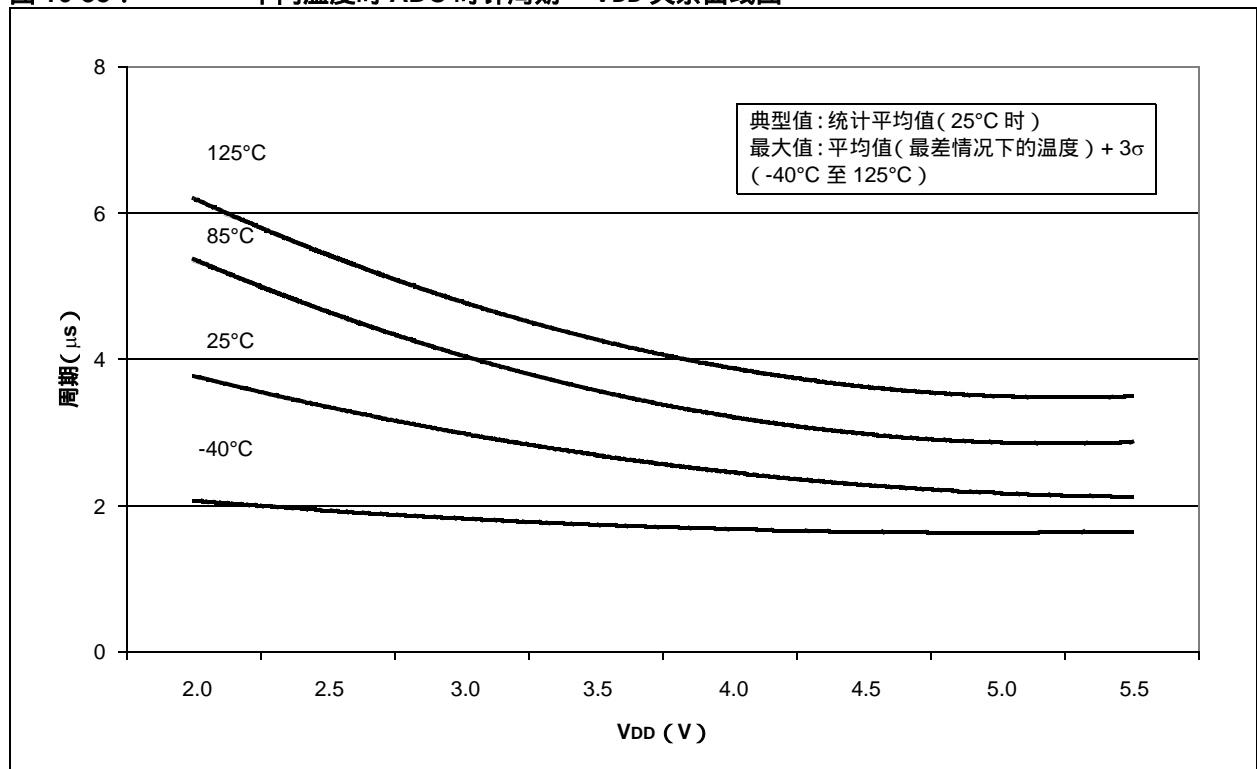


图 16-33 : 不同温度时 ADC 时钟周期 - VDD 关系曲线图



PIC12F683

图 16-34 : 不同温度时典型 HFINTOSC 起振延时 - VDD 关系曲线图

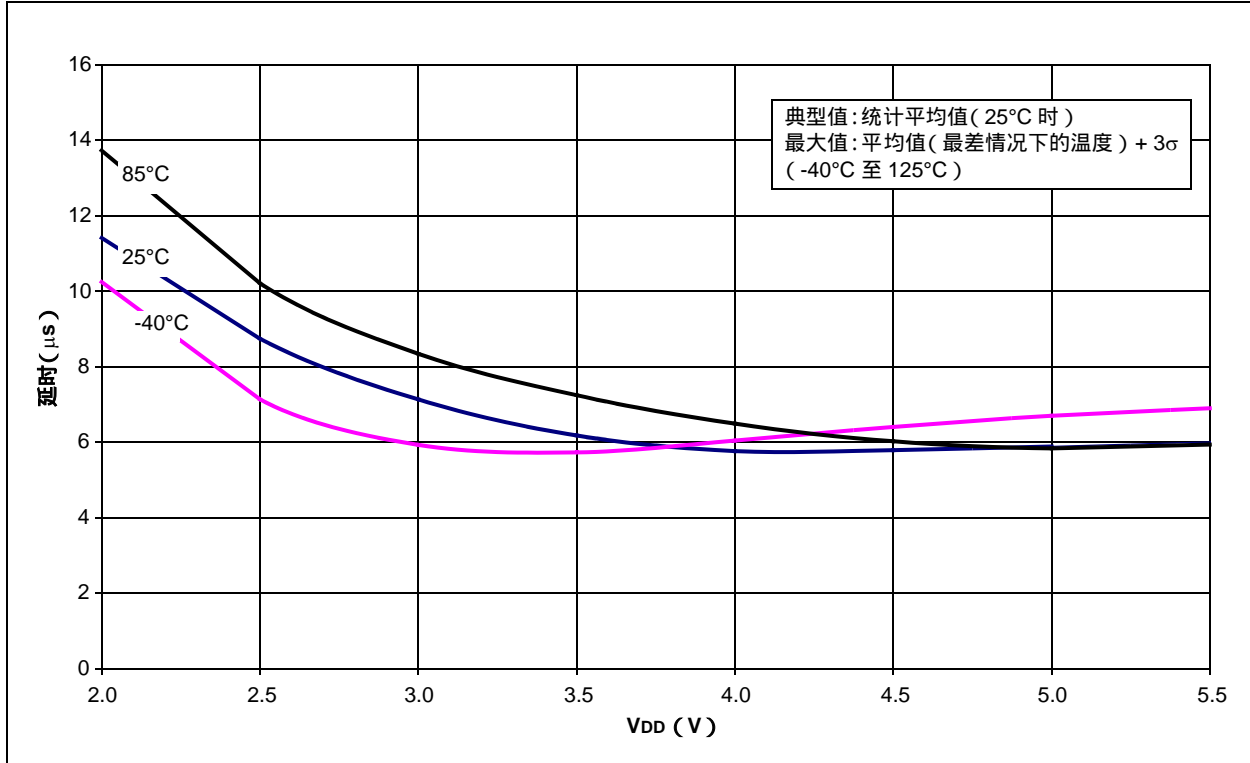


图 16-35 : 不同温度时 HFINTOSC 最大起振延时 - VDD 关系曲线图

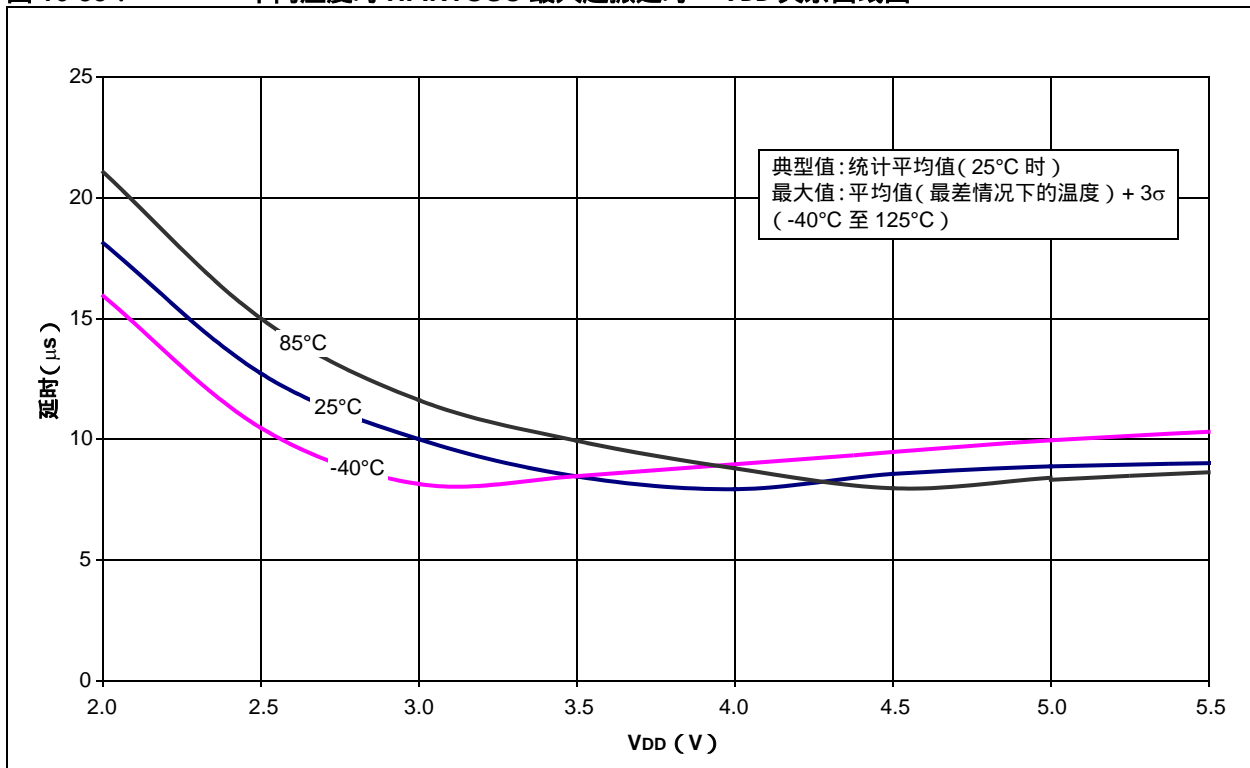


图 16-36 : 不同温度时 HFINTOSC 最小起振延时 - VDD 关系曲线图

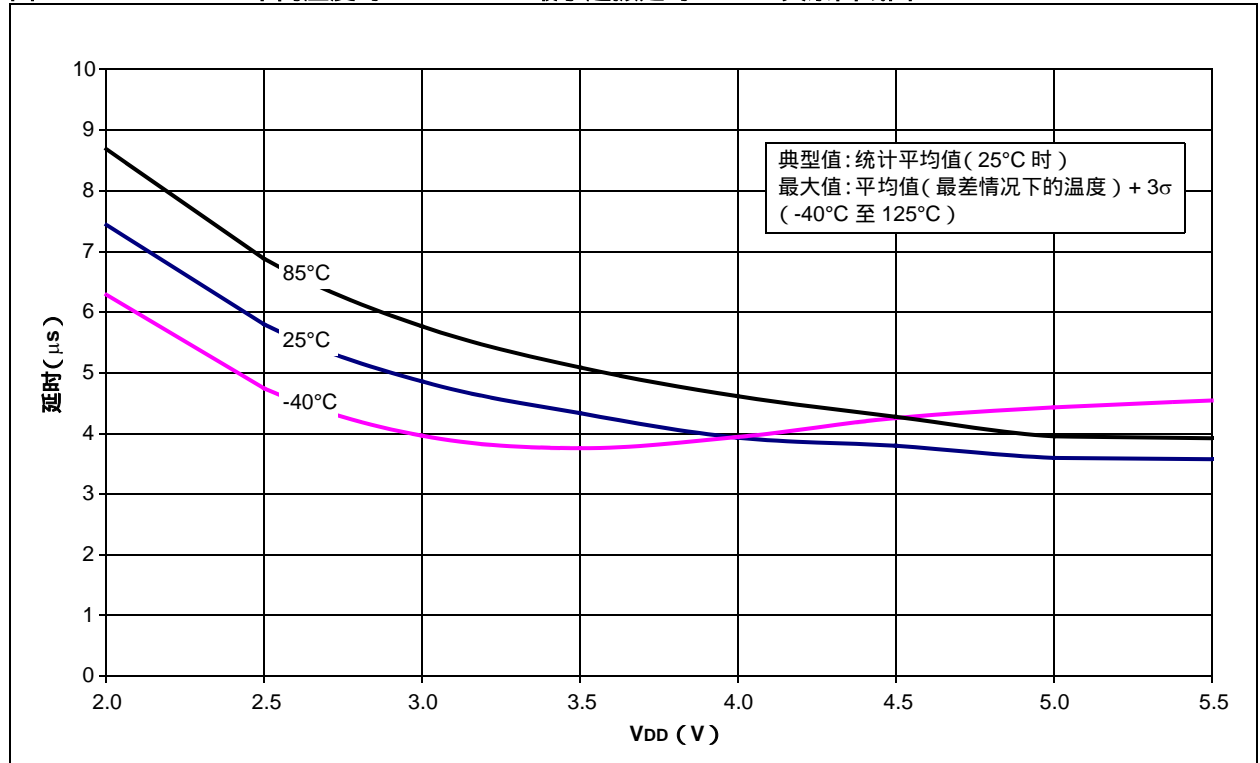
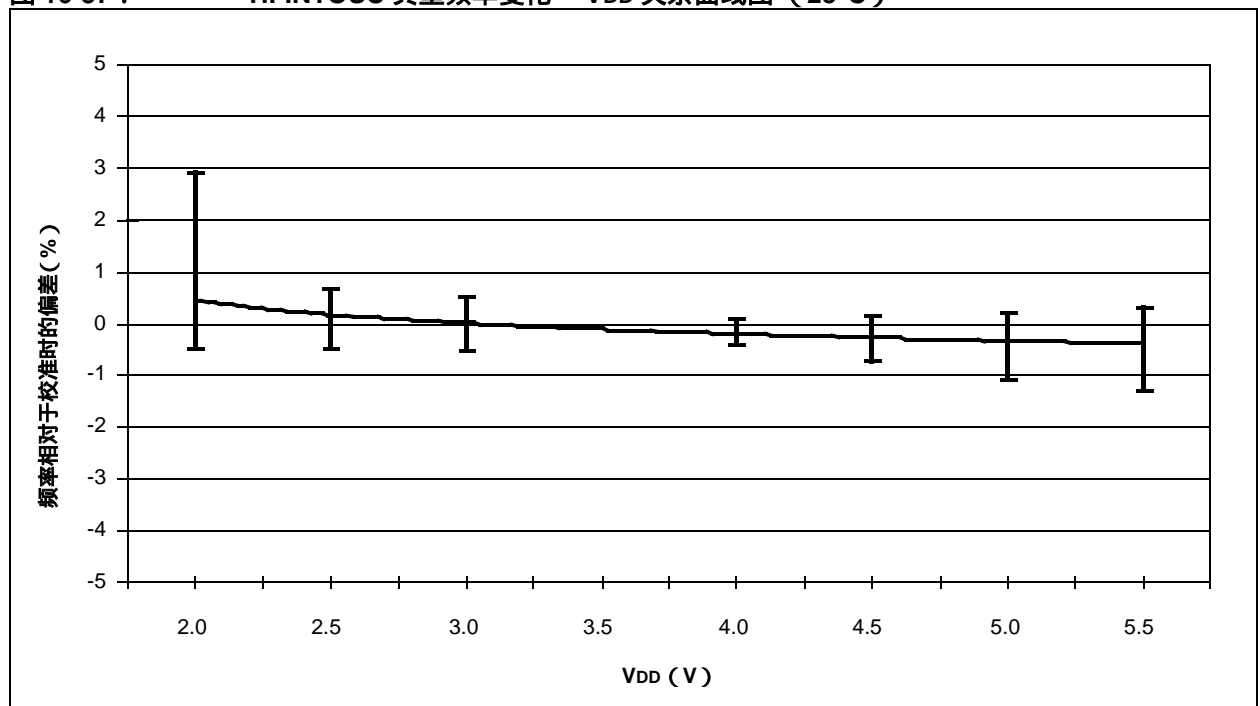


图 16-37 : HFINTOSC 典型频率变化 - VDD 关系曲线图 (25°C)



PIC12F683

图 16-38 : HFINTOSC 典型频率变化 - V_{DD} 关系曲线图 (85°C)

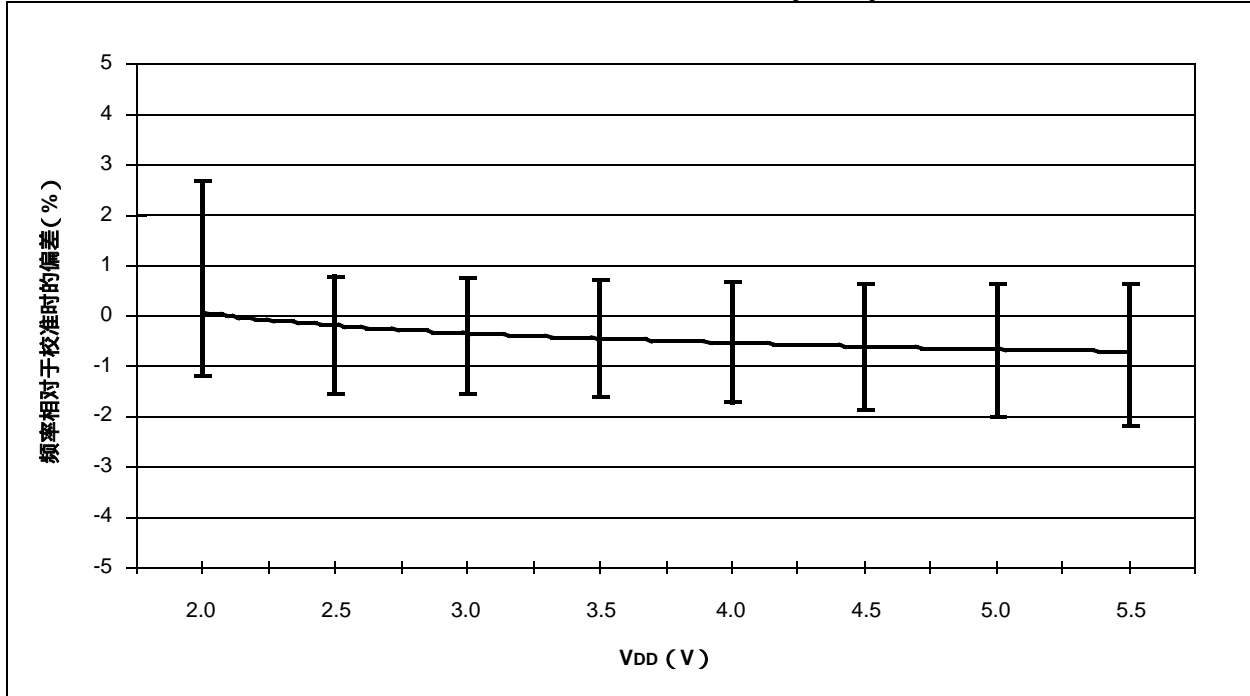


图 16-39 : HFINTOSC 典型频率变化 - V_{DD} 关系曲线图 (125°C)

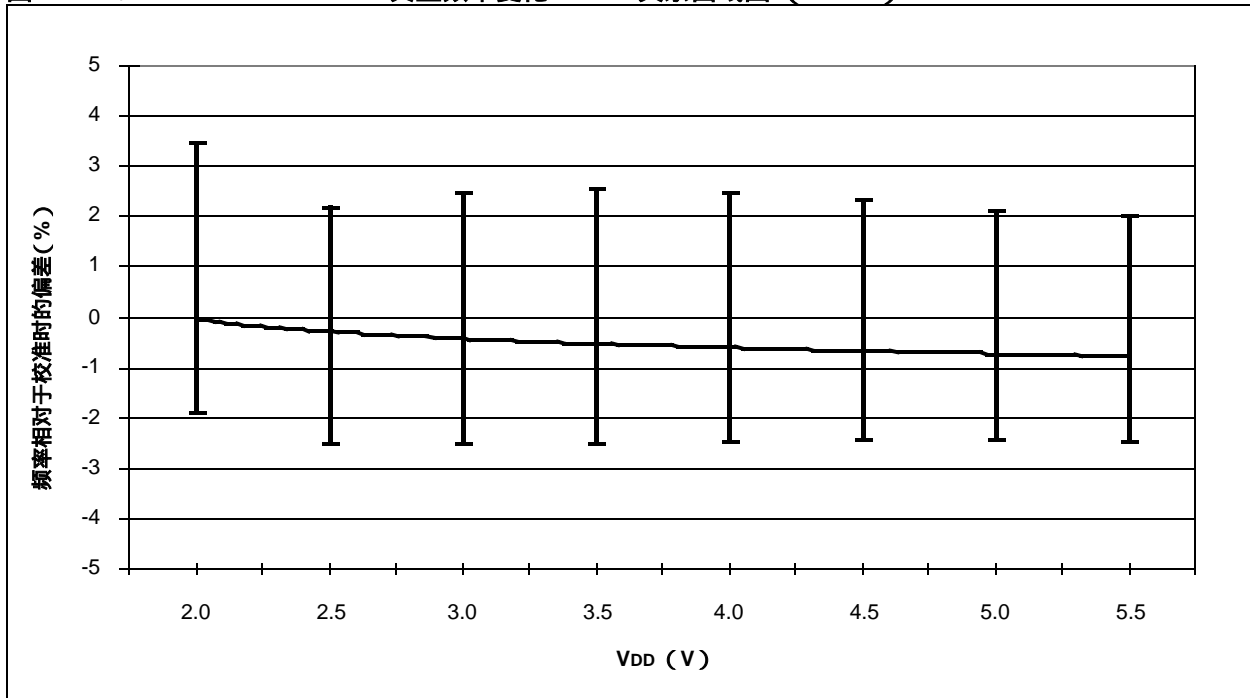
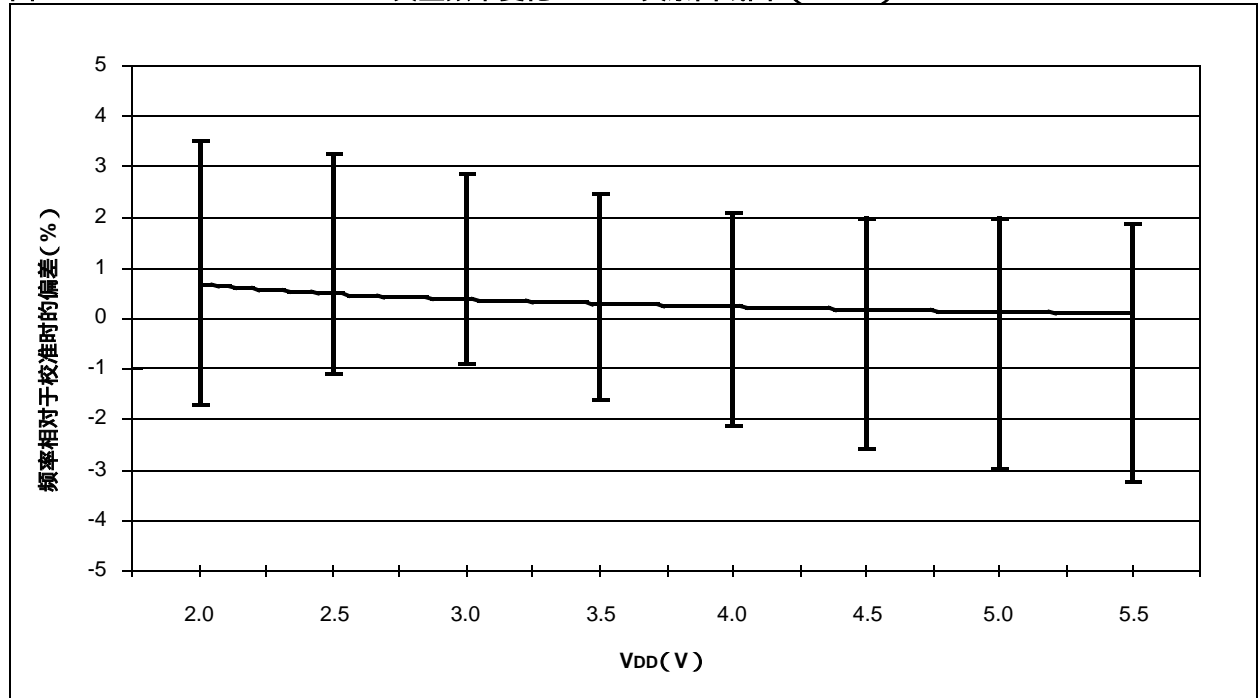


图 16-40 : HFINTOSC 典型频率变化 - V_{DD} 关系曲线图 (-40°C)



PIC12F683

注：

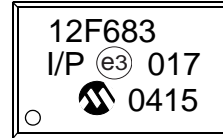
17.0 封装信息

17.1 封装标识信息

8 引脚 PDIP



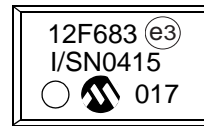
示例



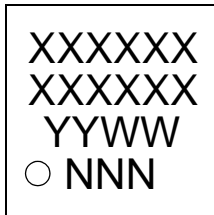
8 引脚 SOIC (3.90 mm)



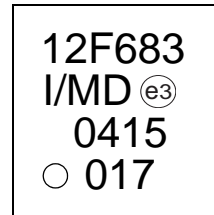
示例



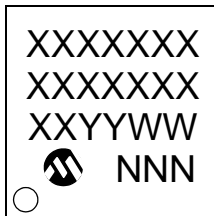
8 引脚 DFN (4x4x0.9 mm)



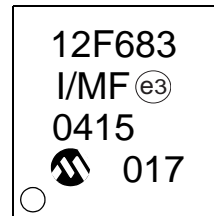
示例



8 引脚 DFN-S (6x5 mm)



示例



图注：

- XX...X 客户指定信息
- Y 年份代码（公历年份的最后一位数字）
- YY 年份代码（公历年份的最后两位数字）
- WW 星期代码（一月的第一个星期的代码为 01）
- NNN 按字母数字排序的追踪代码
- (e3) 雾锡（Sn）的 JEDEC 无铅标识
- * 表示无铅封装。JEDEC 无铅标识（(e3)）标示于此种封装的外包装上。

注： Microchip 元器件编号如果无法在同一行内完整标注，将换行标出，因此会限制客户指定信息的可用字符数。

* 标准 PIC[®] 器件标识由 Microchip 元器件编号、年份代码、星期代码和追踪代码组成。若 PIC 器件标识超出上述内容，需支付一定的附加费用。请向当地的 Microchip 销售办事处了解确认。对于 QTP 器件，任何特殊标记的费用都已包含在 QTP 价格中。

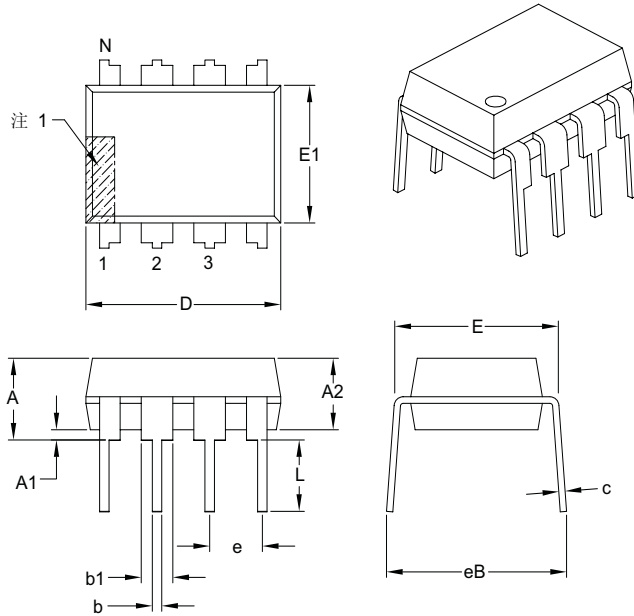
PIC12F683

17.2 封装详细信息

以下部分将介绍各种封装的技术细节。

8 引脚塑封双列直插封装（P 或 PA）——300 mil 主体 [PDIP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



	单位	英寸		
		尺寸范围		
		最小	正常	最大
引脚数	N	8		
引脚间距	e	.100 BSC		
塑模顶部到定位平面距离	A	-	-	.210
塑模封装厚度	A2	.115	.130	.195
塑模底部到定位平面距离	A1	.015	-	-
肩到肩宽度	E	.290	.310	.325
塑模封装宽度	E1	.240	.250	.280
总长度	D	.348	.365	.400
引脚尖到定位平面距离	L	.115	.130	.150
引脚厚度	c	.008	.010	.015
引脚上部宽度	b1	.040	.060	.070
引脚下部宽度	b	.014	.018	.022
总引脚行间距	§ eB	-	-	.430

注：

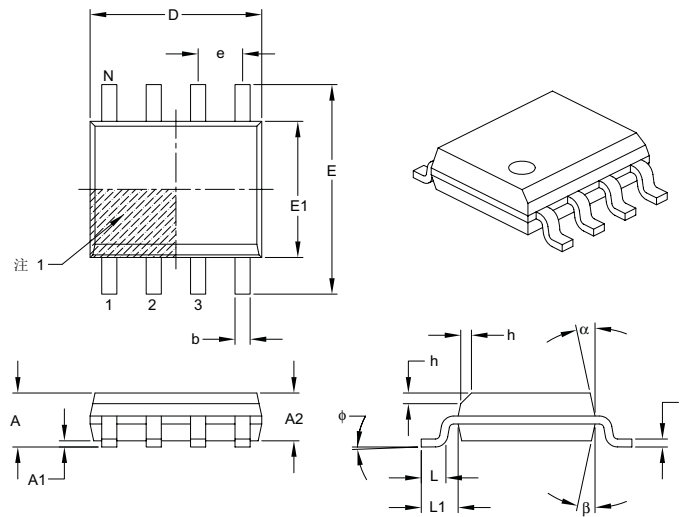
1. 引脚1定位特性可能有变化，但一定位于阴影区域内。
2. § 重要特性。
3. 尺寸D和E1不包括塑模毛边和突起。塑模每侧的毛边和突起不得超过0.010英寸。
4. 尺寸和公差遵循ASME Y14.5M。

BSC: 基本尺寸。理论精确值，不包括公差。

Microchip Technology 图号 C04-018B

8 引脚塑封小外形封装 (SN 或 OA) —— 窄型, 3.90 mm 主体 [SOIC]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	8		
引脚间距	e	1.27 BSC		
总高度	A	—	—	1.75
塑模封装厚度	A2	1.25	—	—
悬空间隙 §	A1	0.10	—	0.25
总宽度	E	6.00 BSC		
塑模封装宽度	E1	3.90 BSC		
总长度	D	4.90 BSC		
塑模斜面投影距离 (可选)	h	0.25	—	0.50
底脚长度	L	0.40	—	1.27
底脚投影距离	L1	1.04 REF		
底脚倾角	φ	0°	—	8°
引脚厚度	c	0.17	—	0.25
引脚宽度	b	0.31	—	0.51
塑模顶部锥度	α	5°	—	15°
塑模底部锥度	β	5°	—	15°

注:

1. 引脚1定位特性可能有变化, 但一定位于阴影区域内。
2. § 重要特性。
3. 尺寸D和E1不包括塑模毛边和突起。塑模每侧的毛边和突起不得超过0.15 mm。
4. 尺寸和公差遵循ASME Y14.5M。

BSC: 基本尺寸。理论精确值, 不包括公差。

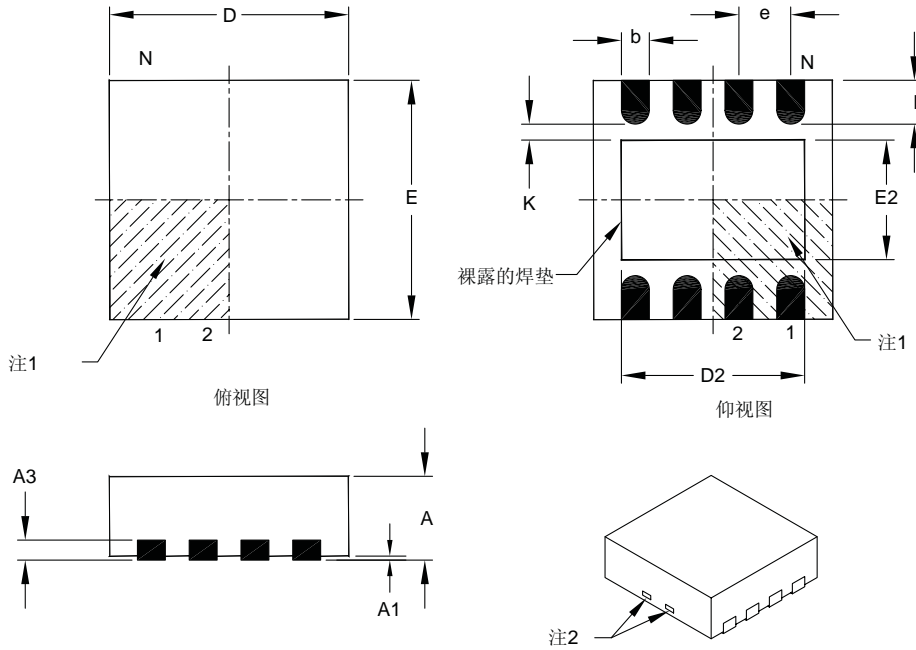
REF: 参考尺寸。仅供参考, 通常不包括公差。

Microchip Technology 图号 C04-057B

PIC12F683

8 引脚塑封双列扁平无引脚封装 (MD) —— 4x4x0.9 mm 主体 [DFN]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



尺寸范围	单位	毫米		
		最小值	正常值	最大值
引脚数	N	8		
引脚间距	e	0.80 BSC		
总高度	A	0.80	0.90	1.00
离地间隙	A1	0.00	0.02	0.05
触点厚度	A3	0.20 REF		
总长度	D	4.00 BSC		
裸露的焊垫宽度	E2	0.00	2.20	2.80
总宽度	E	4.00 BSC		
裸露的焊垫长度	D2	0.00	3.00	3.60
触点宽度	b	0.25	0.30	0.35
触点长度	L	0.30	0.55	0.65
触点至裸露焊垫距离	K	0.20	-	-

注：

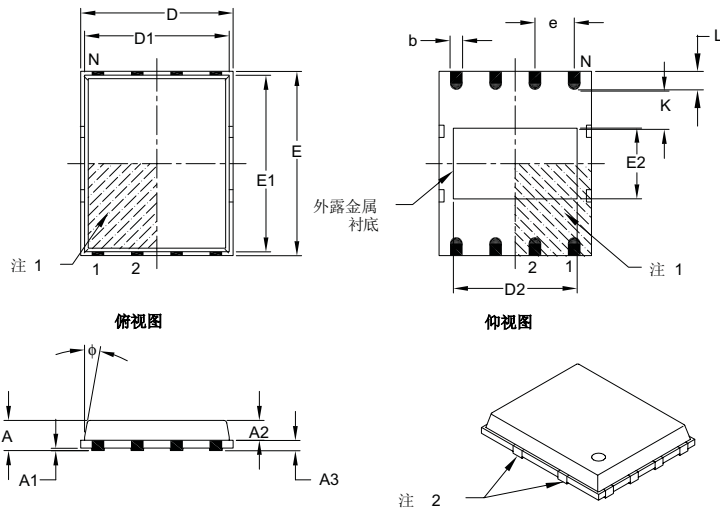
- 引脚1的可视觉定位特性可以变化，但必须位于阴影区域内。
- 封装两侧可以有一个或多个焊露的系杆。
- 封装为切割分离。
- 尺寸和公差遵循ASME Y14.5M。

BSC: 基本尺寸。理论精确值，无公差。
REF: 参考尺寸，通常无公差，仅供参考。

Microchip 图号: C04-131C

8 引脚塑封双列扁平无引脚封装 (MF) —— 6x5 mm 主体 [DFN-S]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



	单位	毫米		
		尺寸范围	最小	正常
引脚数	N	8		
引脚间距	e	1.27 BSC		
总高度	A	-	0.85	1.00
塑模封装厚度	A2	-	0.65	0.80
悬空间隙	A1	0.00	0.01	0.05
基底厚度	A3	0.20 REF		
总长度	D	4.92 BSC		
塑模封装长度	D1	4.67 BSC		
外露衬底长度	D2	3.85	4.00	4.15
总宽度	E	5.99 BSC		
塑模封装宽度	E1	5.74 BSC		
外露衬底宽度	E2	2.16	2.31	2.46
触点宽度	b	0.35	0.40	0.47
触点长度	L	0.50	0.60	0.75
触点到外露衬底的距离	K	0.20	-	-
塑模顶部锥度	φ	-	-	12°

注：

1. 引脚1定位标记可能会有变化，但一定位于阴影区域内。
2. 封装两端可能有一个以上的外露系杆。
3. 尺寸和公差遵循ASME Y14.5M。

BSC: 基本尺寸。理论精确值，不含公差。
REF: 参考尺寸。仅供参考，通常不包括公差。

Microchip Technology 图号 C04-113B

PIC12F683

注：

附录 A： 数据手册版本历史

版本 A

这是新的数据手册。

版本 B

重写了振荡器和 CPU 特殊性能这两个章节。对图和格式进行了一些修改。

版本 C

修订了整个文档。有不少精彩章节。

版本 D

替换了封装图；修改了产品 ID 章节（SN 封装改为 3.90 mm）；将 PICmicro 替换为 PIC；替换了开发工具章节。

附录 B： 从其他 PIC® 器件移植

本节将讨论从其他 PIC 器件移植到 PIC12F683 系列器件的一些问题。

B.1 PIC16F676 到 PIC12F683

表 B-1： 特性比较

特性	PIC16F676	PIC12F683
最高工作频率	20 MHz	20 MHz
程序存储器最大容量 (字)	1024	2048
SRAM (字节)	64	128
A/D 转换的分辨率	10 位	10 位
数据 EEPROM (字节)	128	256
定时器 (8/16 位)	1/1	2/1
振荡模式	8	8
欠压复位	有	有
内部上拉	RA0/1/2/4/5	GP0/1/2/4/5, MCLR
电平变化中断	RA0/1/2/3/4/5	GP0/1/2/3/4/5
比较器	1	1
ECCP	无	无
超低功耗唤醒	无	有
扩展的 WDT	无	有
WDT/BOR 的软件控制选项	无	有
INTOSC 频率	4 MHz	32 kHz-8 MHz
时钟切换	无	有

注： 该器件遵循其数据手册中的参数工作。器件已按电气规范测试，旨在确保其与参数的一致性。由于器件制造工艺不同，该器件可能与早期版本的器件在性能和特征上有所差异。这些差异会使器件在应用中与早期版本的器件有所不同。

PIC12F683

注：

索引

A

A/D	61
采集要求	66
转换器特性	134
ADC	
采集要求	67
参考电压 (VREF)	62
工作原理	63
计算采集时间	67
结果格式	63
内部采样开关 (R _{SS}) 阻抗	67
配置	61
配置中断	64
特殊事件触发器	
特殊事件触发器	64
通道选择	61
相关寄存器	69
信号源阻抗	67
休眠模式下的工作原理	64
中断	63
转换步骤	64
转换时钟	62
ADCON0 寄存器	65
ADRESH 寄存器 (ADFM = 0)	66
ADRESH 寄存器 (ADFM = 1)	66
ADRESL 寄存器 (ADFM = 1)	66
ADRESL 寄存器 (ADFM = 0)	66
ANSEL 寄存器	33

B

版本历史	166
比较模块。请参见捕捉 / 比较 / PWM (CCP)	
比较器	51
C2OUT 用作 T1 门控	45, 57
I/O 工作模式	53
复位的影响	56
工作原理	54
规范	133
配置	53
同步 COUT w/Timer1	57
休眠期间的工作原理	56
中断	54, 55
比较器参考电压 (CVREF)	
复位的影响	56
规范	133
比较器模块	
相关寄存器	59
编程, 器件指令	101
变更通知客户服务	5
捕捉模块。请参见捕捉 / 比较 / PWM (CCP)	
捕捉 / 比较 / PWM (CCP)	75
CCP1 引脚配置	76
PWM 模式	78
PWM 周期	79
PWM 频率和分辨率示例, 20 MHz	79
TMR2 与 PR2 匹配	49
设置	80
比较模式	77
CCP1 引脚配置	77
Timer1 模式选择	77
软件中断模式	77
特殊事件触发信号	77

特殊事件触发信号和 A/D 转换器	77
捕捉模式	
Timer1 模式选择	76
预分频器	76
捕捉 / 比较 / PWM (CCP) 要求	132

C

CCP1CON 寄存器	75
CCP。请参见捕捉 / 比较 / PWM (CCP)。	
CLKOUT 和 I/O 时序要求	128
CONFIG 寄存器	84
CPU 的特殊性能	83
C 编译器	
MPLAB C18	112
MPLAB C30	112
参考电压	
相关寄存器	59
操作码字段说明	101
产品标识体系	7
超低功耗唤醒	32, 35
程序存储器构成	7
PIC12F683 映射和堆栈	7
从其他 PIC [®] 器件移植	166
存储器构成	
数据 EEPROM 存储器	71

D

代码保护	99
代码示例	
A/D 转换	64
超低功耗唤醒初始化	35
读数据 EEPROM	73
改变捕捉预分频比	76
间接寻址	17
预分频器从 Timer0 改到 WDT	42
写校验	73
写数据 EEPROM	73
电气规范	115
掉电模式 (休眠)	98
唤醒	98
使用中断	98
定时器	
Timer1	
T1CON	47
Timer2	
T2CON	50
读 EEPROM 数据存储	73
读 - 修改 - 写操作	101
读者反馈表	6

E

EEADR 寄存器	71
EECON1 寄存器	72
EECON2 寄存器	72
EEDAT 寄存器	71
EEPROM 数据存储	
避免误写操作	74
读	73
写	73
写校验	73

PIC12F683

F

封装	
标识	160
详细信息	161
复位	85
MCLR 复位, 正常工作	85
WDT 复位, 正常工作	85
WDT 复位, 休眠	85
欠压复位 (BOR)	85
上电复位 (POR)	85
休眠, MCLR 复位	85
复位或从休眠状态唤醒	29
负载条件	125

G

GPIO	31
GP0	36
GP1	37
GP2	37
GP3	38
GP4	38
GP5	39
其他引脚功能	
ANSEL 寄存器	32
超低功耗唤醒	35
电平变化中断	32
弱上拉	32
相关的寄存器	39
引脚说明及框图	36
GPIO 寄存器	31
故障保护时钟监视器	29
复位或从休眠状态唤醒	29
清除故障保护条件	29
固件指令	101

H

汇编器	
MPASM 汇编器	112

I

ID 单元	99
INTCON 寄存器	13
INTOSC 规范	127
IOC 寄存器	34

J

校准位	85
寄存器	
ADCON0 (ADC 控制 0)	65
ADRESH (ADC 结果高字节且 ADFM = 1)	66
ADRESH (ADC 结果高字节且 ADFM = 0)	66
ADRESL (ADC 结果低字节且 ADFM = 0)	66
ADRESL (ADC 结果低字节且 ADFM = 1)	66
ANSEL (模拟选择)	33
CCP1CON (CCP1 控制)	75
CMCON0 (比较器控制) 寄存器	56
CMCON1 (比较器控制) 寄存器	57
CONFIG (配置字)	84
EEADR (EEPROM 地址)	71
EECON1 (EEPROM 控制 1)	72

EECON2 (EEPROM 控制 2)	72
EEDAT (EEPROM 数据)	71
GPIO	31
INTCON (外设中断)	13
IOC (电平变化中断 GPIO)	34
OPTION_REG (选项)	12,43
OSCCON (振荡器控制)	20
PCON (电源控制)	16
PIE1 (外设中断使能 1)	14
PIR1 (外设中断寄存器 1)	15
T1CON	47
T2CON	50
TRISIO (GPIO 三态)	32
VRCON (参考电压控制)	58
WDTCON (看门狗定时器控制)	97
WPU (弱上拉 GPIO)	34
复位值	90
复位值 (特殊寄存器)	91
间接寻址、INDF 和 FSR 寄存器	17
交流特性	
工业级和扩展级	126
绝对最大值	115

K

开发支持	111
看门狗定时器 (WDT)	96
相关的寄存器	97
模式	96
时钟源	96
周期	96
勘误表	3
客户通知服务	5
客户支持	5
框图	
ADC	61
ADC 传递函数	68
GP0 引脚	36
GP1 引脚	37
GP2 引脚	37
GP3 引脚	38
GP4 引脚	38
GP5 引脚	39
PIC [®] MCU 时钟源	19
PIC12F683	5
TMR0/WDT 预分频器	41
Timer1	44
比较模式工作原理	77
比较器	51
捕捉模式工作原理	76
故障保护时钟监视器 (FSCM)	29
简化的 PWM 模式	78
看门狗定时器 (WDT)	96
模拟输入模型	68
片上复位电路	85
石英晶振工作原理	22
陶瓷谐振器工作原理	22
外部 RC 模式	23
在线串行编程连接方式	100
中断逻辑	93

M

MPLAB ASM30 汇编器、链接器和库管理器	112
--------------------------	-----

MPLAB ICD 2 在线调试器.....	113	数据 EEPROM 存储器	
MPLAB ICE 2000 高性能通用在线仿真器.....	113	相关的寄存器.....	74
MPLAB PM3 器件编程器.....	113	代码保护.....	71, 74
MPLAB REAL ICE 在线仿真器系统.....	113	数据存储器构成.....	7
MPLAB 集成开发环境软件.....	111	PIC12F683 映射.....	8
MPLINK 目标链接器 /MPLIB 目标库管理器.....	112	双速启动模式.....	27
脉宽调制。请参见捕捉 / 比较 /PWM , PWM 模式。			
模数转换器。请参见 A/D			
N			
内部采样开关 (Rss) 阻抗.....	67		
内部振荡器块			
INTOSC			
规范.....	127		
O			
OPTION 寄存器.....	12,43		
OSCCON 寄存器.....	20		
P			
PCL 和 PCLATH.....	17		
堆栈.....	17		
计算 GOTO.....	17		
PCON (电源控制寄存器).....	88		
PICSTART 2 开发编程器.....	114		
PICSTART Plus 开发编程器.....	114		
PIE1 寄存器.....	14		
PIR1 寄存器.....	15		
配置位.....	83		
Q			
器件概述.....	5		
欠压复位.....	87		
欠压复位 (BOR)			
校准.....	87		
相关的寄存器.....	88		
R			
软件模拟器 (MPLAB SIM).....	112		
S			
上电复位 (POR).....	86		
上电延时定时器 (PWRT).....	86		
时序参数符号.....	125		
时序图			
A/D 转换 (正常模式).....	136		
A/D 转换 (休眠模式).....	136		
CLKOUT 和 I/O.....	128		
INT 引脚中断.....	94		
Timer0 和 Timer1 外部时钟.....	131		
捕捉 / 比较 /PWM (CCP).....	132		
故障保护时钟监视器 (FSCM).....	30		
内部振荡器切换时序.....	26		
欠压复位 (BOR).....	129		
欠压情形.....	87		
双速启动.....	28		
通过中断从休眠模式唤醒.....	99		
时钟源			
相关的寄存器.....	30		
		T1CON 寄存器.....	47
		T2CON 寄存器.....	50
		Timer0.....	41
		T0CKI.....	42
		操作.....	41
		相关寄存器.....	43
		中断.....	41
		Timer0 和 Timer1 外部时钟要求.....	131
		Timer1.....	44
		TMR1H 寄存器.....	44
		TMR1L 寄存器.....	44
		Timer1 门控	
		设置门控信号的极性.....	45
		同步 COUT 和 Timer1.....	57
		选择源.....	45, 57
		相关寄存器.....	48
		休眠期间的工作原理.....	46
		异步计数器模式.....	45
		读和写.....	45
		预分频器.....	45
		振荡器.....	45
		中断.....	46
		Timer2.....	49
		PR2 寄存器.....	49
		TMR2 寄存器.....	49
		TMR2 与 PR2 匹配中断.....	49
		后分频器.....	49
		相关寄存器.....	50
		预分频器.....	49
		工作原理.....	49
		特殊功能寄存器.....	8
		通用文件寄存器.....	7
		W	
		WDTCON 寄存器.....	97
		WPU 寄存器.....	34
		WWW 在线技术支持.....	3
		外部时钟时序要求.....	126
		温度注意事项.....	124
		Y	
		引脚排列说明	
		PIC12F683.....	6
		延时时序.....	88
		Z	
		在线串行编程 (ICSP).....	100
		在线调试器.....	100
		振荡器	
		相关寄存器.....	48
		振荡器参数.....	127

PIC12F683

振荡器模块 (带故障保护时钟监视器)	19	SUBWF	109
EC	19	SWAPF	109
HFINTOSC	19	XORLW	109
HS	19	XORWF	109
INTOSC	19	BTFSC	103
INTOSCIO	19	GOTO	105
LFINTOSC	19	MOVF	106
LP	19	总表	102
RC	19		
RCIO	19		
XT	19		
内部模式			
HFINTOSC	23		
INTOSC	23		
INTOSCIO	23		
振荡器切换			
故障保护时钟监视器	29		
双速时钟启动	27		
直流和交流特性			
图表	138		
直流特性			
工业级和扩展级	117, 121, 122		
扩展级	120		
中断	92		
ADC	64		
GP2/INT	92		
GPIO 电平变化中断	93		
TMR0	93		
TMR2 与 PR2 匹配 (PWM)	49		
现场保护	95		
相关的寄存器	94		
比较器	54, 55		
捕捉	76		
写数据 EEPROM 存储器	72		
电平变化中断	32		
指令格式	101		
指令集	101		
ADDLW	103		
ADDWF	103		
ANDLW	103		
ANDWF	103		
BCF	103		
BSF	103		
BTFSS	104		
CALL	104		
CLRF	104		
CLRW	104		
CLRWDT	104		
COMF	104		
DECF	104		
DECFSZ	105		
INCF	105		
INCFSZ	105		
IORLW	105		
IORWF	105		
MOVLW	106		
MOVWF	106		
NOP	106		
RETFIE	107		
RETLW	107		
RETURN	107		
RLF	108		
RRF	108		
SLEEP	108		
SUBLW	108		

MICROCHIP 网站

Microchip 网站 (www.microchip.com) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的因特网浏览器即可访问。网站提供以下信息：

- **产品支持**——数据手册和勘误表、应用笔记和样本程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及存档软件
- **一般技术支持**——常见问题 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请登录 Microchip 网站 www.microchip.com，点击“变更通知客户 (Customer Change Notification)”服务后按照注册说明完成注册。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 <http://support.microchip.com> 获得网上技术支持。

PIC12F683

读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 Microchip 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 TRC 经理，传真号码为 86-21-5407-5066。请填写以下信息，并从下面各方面提出您对本文档的意见。

致： TRC 经理 总页数 _____
关于： 读者反馈
发自： 姓名 _____
公司 _____
地址 _____
国家 / 省份 / 城市 / 邮编 _____
电话：(_____) _____ 传真：(_____) _____

应用(选填)：

您希望收到回复吗？是____ 否____

器件： PIC12F683 文献编号： DS41211D_CN

问题：

1. 本文档中哪些部分最有特色？

2. 本文档是否满足了您的软硬件开发要求？如何满足的？

3. 您认为本文档的组织结构便于理解吗？如果不便于理解，那么问题何在？

4. 您认为本文档应该添加哪些内容以改善其结构和主题？

5. 您认为本文档中可以删减哪些内容，而又不会影响整体使用效果？

6. 本文档中是否存在错误或误导信息？如果存在，请指出是什么信息及其具体页数。

7. 您认为本文档还有哪些方面有待改进？

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或销售办事处联系。

器件编号	X	/XX	XXX
器件	温度范围	封装	模式
器件	PIC12F683 ⁽¹⁾ 和 PIC12F683T ⁽²⁾ V _{DD} 电压范围：2.0V 至 5.5V		
温度范围	I = -40°C 至 +85°C (工业级) E = -40°C 至 +125°C (扩展级)		
封装	P = 塑封 DIP 封装 MD = 双列扁平无引脚封装 (DFN-S, 4x4x0.9 mm) MF = 双列扁平无引脚封装 (DFN-S, 6x5 mm) SN = 8 引脚小外形封装 (3.90 mm)		
模式	3 位数字编码表示 QTP 模式 (空白为其他情况)		

示例：

a) PIC12F683-E/P 301 = 扩展级温度，PDIP 封装，20 MHz，QTP 模板 #301

b) PIC12F683-I/SN = 工业级温度，SOIC 封装，20 MHz

注 1： F = 标准电压范围
LF = 宽电压范围

2： T = 卷带式 PLCC 封装 (仅 TQFP 封装)。



MICROCHIP

全球销售及服务中心

美洲

公司总部 Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持：
<http://support.microchip.com>
网址：www.microchip.com

亚特兰大 Atlanta
Duluth, GA

Tel: 678-957-9614
Fax: 678-957-1455

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 Kokomo
Kokomo, IN
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣克拉拉 Santa Clara
Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

加拿大多伦多 Toronto
Mississauga, Ontario,
Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 北京
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 香港特别行政区
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 厦门
Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 - 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 珠海
Tel: 86-756-321-0040
Fax: 86-756-321-0049

台湾地区 - 高雄
Tel: 886-7-536-4818
Fax: 886-7-536-4803

台湾地区 - 台北
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-572-9526
Fax: 886-3-572-6459

亚太地区

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-4182-8400
Fax: 91-80-4182-8422

印度 India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 Japan - Yokohama
Tel: 81-45-471-6166
Fax: 81-45-471-6122

韩国 Korea - Daegu
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 UK - Wokingham
Tel: 44-118-921-5869
Fax: 44-118-921-5820

01/02/08